

I

IMPULSNA I DIGITALNA TEHNIKA, elektroničke tehnike u kojima se osnovno djelovanje zasniva na naglim promjenama napona i struja. Elektronički elementi upotrebljavaju se u tim tehnikama tako da dolaze do izražaja njihove nelinearnosti i rade pretežno kao sklopke. Posebice, u impulsnoj tehnici obraduju se vremenska svojstva nesinusnih oblika napona ili struja, kao što su: trajanje impulsa, razmak impulsa, kašnjenje, brzina porasta i opadanja. Uz vremenska svojstva u impulsnoj tehnici i iznosi napona ili struja u nekim su slučajevima nosioci informacija. Impulsni sklopovi služe za generiranje, prijenos, oblikovanje i mjerjenje impulsnih oblika. U digitalnoj tehnici upotrebljavaju se samo dva dobro razlučiva stanja napona i struja. Pojedini naponi ili struje pri tom se interpretiraju kao binarne znamenke. Elektronički sklopovi u digitalnoj tehnici služe za donošenje različitih odluka nad grupama takvih digitalnih signala i za njihovo pamćenje. Promjene stanja u digitalnim sklopovima jesu skokovite i s električkog stanovišta digitalna tehnika može se uključiti u impulsnu tehniku. Međutim, između impulsne i digitalne tehnike postoji suštinska razlika u tome što su u impulsnoj tehnici vremenska svojstva signala osnovni nosioci informacija, dok u digitalnoj tehnici vremenska podjela služi uglavnom samo za razdvajanje različitih stanja, pa se u digitalnim sklopovima prijelazne pojave nastoje ubrzati koliko je to moguće. Zbog toga se u ovom članku impulsna i digitalna tehnika izlažu u dva odvojena poglavљa.

Razvoj impulsne i digitalne tehnike usko je povezan s razvojem tehnologije elektroničkih komponenti (v. *Elektronika, sastavni dijelovi*, TE4, str. 460).

Začeci impulsne tehnike uočavaju se u telegrafiji, a njezina široka primjena počinje razvojem televizijske (v. *Elektronika, uređaji*, TE4, str. 669) i radarske tehnike (v. *Elektronika, uređaji*, TE4, str. 696). Digitalna tehnika razvijala se najprije gradnjom automatskih računskih strojeva (v. *Digitalna računala*, TE3, str. 313), a kasnije je upotreba poluvodičkih sastavnih dijelova, osobito integriranih sklopova, omogućila ekonomičnu primjenu digitalnog načina rada u vrlo različitim elektroničkim uređajima (komunikacije, radar, upravljanje procesima, mjerna instrumentacija).

L. Budin

IMPULSNA TEHNIKA

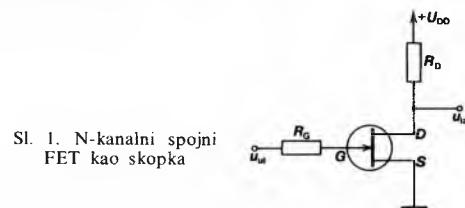
Impulsna tehnika zasnovana je na upotrebi impulsnih elektroničkih sklopova (v. *Elektronika, sklopovi*, TE4, str. 547). Impulsna tehnika je temelj na kojem počiva rad većine današnjih elektroničkih uređaja u komunikacijskim, mjernim, regulacijskim, računskim i drugim sustavima. Veličina s kojom se najčešće radi u impulsnoj tehnici je vrijeme. Pojave se promatraju u funkciji vremena. Stoga je prijelaz s analognih na impulsne sustave karakteristična amplitudno-vremenska pretvorba.

Napredak impulsne tehnike usko je vezan s razvojem tehnologije izradbe poluvodičkih elemenata i integriranih sklopova. Tako se pored sve složenijih digitalnih integriranih sklopova pojavljuju i sve složeniji impulsni sklopovi, često povezani s analognim sklopovima u integrirane uređaje.

Elektroničke sklopke u impulsnoj tehnici

U sklopovima impulsne tehnike elektronički elementi pretežno rade kao sklopke. Pored poluvodičke diode i bipolarnog tranzistora (v. *Elektronika, sklopovi*, TE4, str. 550), u impulsnoj elektronici susreće se još niz drugih elektroničkih elemenata koji rade kao sklopke.

Unipolarni tranzistor ili tranzistor s efektom polja (FET) kao sklopka. Spojni FET (v. *Elektronika, sastavni dijelovi*, TE4, str. 483), kada radi kao sklopka (sl. 1), već prema ulaznom signalu, treba da bude u stanju zapiranja, ili u stanju vođenja



Sl. 1. N-kanalni spojni FET kao sklopka

uz što manji pad napona U_{DS} , tj. da djeluje kao mali otpor R_V . Otpor R_G dodaje se u ulazni krug radi ograničenja struje I_G . Tranzistor ne vodi ako je:

$$u_{Gs} < U_P < 0, \quad (1)$$

i tada je $u_{Dz} \approx U_D$. U_P je napon dodira (engl. pinch-off voltage). U stanju vođenja na ulaz se dovodi dovoljno veliki ulazni napon u_{Gs} , tako da poteče struja I_G , uz pad napona $U_{GS0} \approx 0,7V$. Za rad u području dodira (engl. pinch-off) bilo bi

$$u_{Gz} \geq U_{GS0} - U_P, \quad (2)$$

$$I_D = K(U_{GS0} - U_P)^2, \quad (3)$$

gdje je $K = I_{DSS}/U_P^2$, a I_{DSS} struja odvoda (engl. drain) pri dodiru, uz $U_{GS} = 0$. Međutim, tranzistor treba da bude u tzv. *omskom* (ili *triiodnom*) području, tj. u području u kojem ne nastupa dodir, tako da izlazni napon bude što bliže nuli. Tada je struja odvoda

$$I_D = \frac{U_{DD} - U_{DS}}{R_D} \approx \frac{U_{DD}}{R_D} \text{ jer je } U_{DS} \ll U_{DD}. \quad (4)$$

Stoga otpor R_D treba odabrati prema uvjetu:

$$\frac{U_{DD}}{R_D} \ll K(U_{GS0} - U_P)^2, \quad (5)$$

odnosno

$$R_D \geq \frac{U_{DD}}{K(U_{GSo} - U_P)^2}. \quad (5a)$$

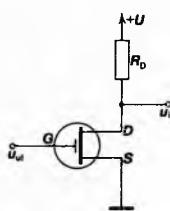
U omskom području izlazni otpor tranzistora jest

$$R_V = \frac{1}{2K(U_{GSo} - U_P)}. \quad (6)$$

Za MOSFET kao sklopku (sl. 2) nema ograničenja napona u_{ul} , tako da uvijek postoji mogućnost da se tranzistor odvede u omsko područje dovoljno velikim naponom u_{ul} , a u ulaznom krugu nema struje, tako da se otpor R_G ispušta. Omsko područje dostiže se uz uvjet

$$\frac{U_{DD}}{R_D} \ll K(U_{ul} - U_P)^2, \quad (7)$$

pa se odatle određuje potrebnii napon u_{ul} za dane R_D , U_{DD} , U_P i K .

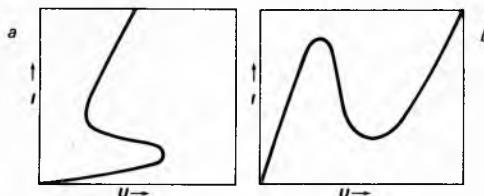


Sl. 2. MOSFET kao sklopka

MOSFET je osobito prikladan za izvedbu sklopki sa samo jednim izvorom napajanja U_{DD} , pod uvjetom da je obogaćenog tipa. Npr. za N-kanalni MOSFET obogaćenog tipa napon je praga $U_P > 0$, pa će tranzistor voditi pri većim pozitivnim naponima na ulazu, a biti zakočen pri malim pozitivnim naponima na ulazu. N-kanalni spojni FET treba za kočenje negativni napon. Stoga se obogaćeni MOSFET mnogo primjenjuje u digitalnim integriranim sklopovima.

Sklopke s unipolarnim tranzistorima, s obzirom na njihova impulsna svojstva, općenito su nešto sporije od sklopki s bipolarnim tranzistorima.

Elementi s karakteristikom negativnog otpora. U ovu grupu elemenata ubrajaju se tunelska dioda, jednospojni tranzistor, te različni tipovi četveroslojnih elemenata, odnosno tiristora (v. Elektronika, sastavni dijelovi, TE4, str. 484). Zajedničko je tim elementima da imaju karakteristiku koja u jednom svom dijelu ima negativni nagib (sl. 3).



Sl. 3. Karakteristike s negativnim nagibom: a) tipa S ili strujno upravljanje, b) tipa N ili naponski upravljanje

Ti elementi imaju niz specifičnih primjena i nadopunjaju mogućnosti koje pružaju elementi opće namjene: diode i tranzistori. Zahvaljujući karakteristici s negativnim nagibom, pomoću ovih elemenata mogu se realizirati jednostavni bistabilni, monostabilni i astabilni sklopovi. S obzirom na impulsna svojstva, kao vrlo brza sklopka ističe se tunelska dioda, pa služi za gradnju oscilatora vrlo visokih frekvencija. Tiristori i jednospojni tranzistori jesu elementi koji nalaze primjenu u impulsnim sklopovima nižih frekvencija (~kHz). Tiristori se primjenjuju u području većih iznosa napona, struja i snaga.

Načini rada elemenata s negativnim otporom prikazat će se prvo na primjeru strujno upravljanje ili S-karakteristike (sl. 4). Napon na S-elementu bit će:

$$u = U - i_R R. \quad (8)$$

Ako je ulazni napon U_1 , radna točka je Q_1 , a ako ulazni napon skoči na U_2 , bit će

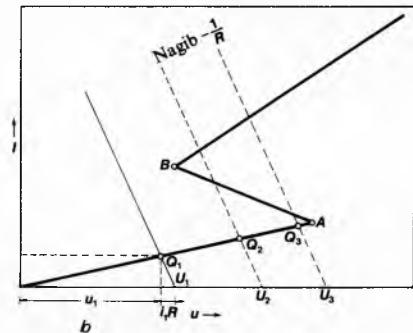
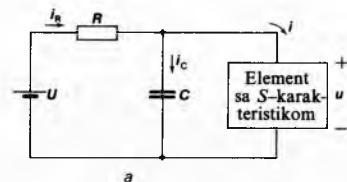
$$i_R = i_c + i = C \frac{du}{dt} + i. \quad (9)$$

Uvrštenjem navedenog izraza za u dobije se

$$RC \frac{du}{dt} = U - (iR + u). \quad (10a)$$

Ako je za neku statičku radnu točku potreban napon U_E , a stvarni je napon U_S , onda će biti

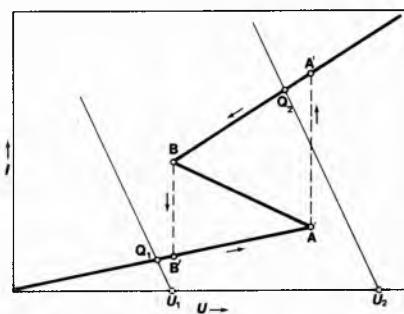
$$RC \frac{du}{dt} = U_S - U_E. \quad (10b)$$



Sl. 4. Sklop s elementom s negativnim otporom.
a shema, b karakteristika s ucrtnim radnim pravcima

Ako se element s negativnim otporom nalazi u radnoj točki pri kojoj ulazni napon treba da bude U_E , a stvarno je ulazni napon U_S , tada će du/dt biti pozitivno ako je $U_S > U_E$, odnosno negativno ako je $U_S < U_E$. Lako se pokazuje da je npr. točka Q_2 stabilna. Ako se zbog neke pobude radna točka pomakne u Q_3 ili Q_1 , ona će se opet vratiti u Q_2 ako je ulazni napon U_2 .

Monostabilni rad. Ako je napon $U = U_1$, statička radna točka je Q_1 (sl. 5). Ako napon skoči na U_2 , radni pravac nađe se iza kritične točke A , a nova radna točka je Q_2 . Pri promjeni napona s U_1 na U_2 radna točka putuje do točke A .

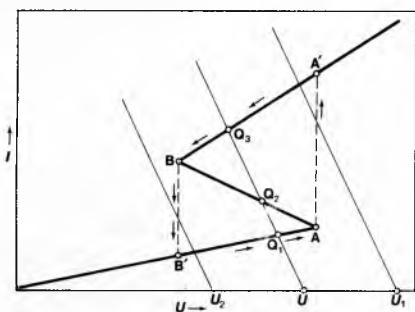


Sl. 5. Položaj i putanja radne točke pri monostabilnom radu

jer je du/dt pozitivno, ali je to ujedno i razlog da ne može krenuti prema B , što bi zahtijevalo negativan du/dt . Stoga se radna točka vrlo brzo premješta iz A u A' , gdje je du/dt negativno, pa radna točka putuje po karakteristici do Q_2 . Skok

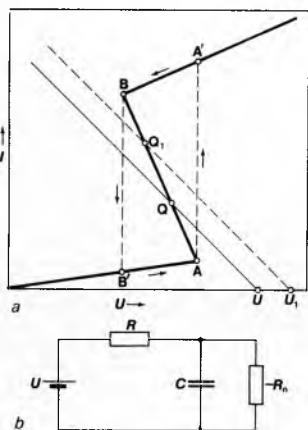
iz A u A' vrlo je brz. Ako pobuda nestane, tj. napon se vratí s U_2 na U_1 , radna točka sama se vraća u točku Q_1 preko B i B' . Prema tome, za prijelaz iz Q_1 u Q_2 potreban je impuls odredene amplitude i trajanja. Iz tog kvazistabilnog stanja (točka Q_2) sklop se sam vraća u početno stabilno stanje (točka Q_1). Ima elemenata u kojima se dovođenjem impulsa mijenja karakteristika, pa zato dolazi do promjene stanja sklopa.

Bistabilni rad. Radni pravac i napon U treba tako odabrat da se karakteristika sijeće u tri točke Q_1 , Q_2 i Q_3 (sl. 6). Npr., neka je na početku radna točka u Q_1 . Napon sa U skoči kratkotrajno na U_1 , pa radna točka putuje preko A i A' u Q_3 . Oba stanja su stabilna. Slično bi se ostvario prijelaz iz točke Q_3 u točku Q_1 . Točka Q_2 bila bi teoretski stabilna ali se nikad ne dostiže.



Sl. 6. Položaji i putanja radne točke pri bistabilnom radu

Astabilni rad. Radni pravac i napon U treba tako odabrat da se karakteristika sijeće u jednu točku, i to u području negativnog otpora (sl. 7a). Tačka Q je nestabilna. Ako se napon U promjeni na U_1 , onda radna točka ide iz Q u Q_1 . U točki Q_1 je $RC \frac{du}{dt} = U - u$, negativno, što znači da točka bježi još dalje od Q prema B .



Sl. 7. Astabilni rad. a) položaji i putanja radne točke, b) nadomjesna shema sklopa negativnog otpora

Iz nadomjesne sheme za područje negativnog otpora (sl. 7b) vremenska konstanta jest

$$R_P C = -\frac{RR_n}{R - R_n} C. \quad (11)$$

Otpor R_P može biti negativan ($R > R_n$) ili pozitivan ($R < R_n$). Ako je stacionarno stanje poremećeno, napon se mijenja eksponentijalno sa $\exp \frac{-t}{R_P C}$. Ako je R_P negativno, eksponent postaje pozitivan i točka bježi sve dalje. Ako je sklop na početku u točki Q , i najmanja promjena izazvat će njen odlazak u A ili B , tj. u jedno od kvazistabilnih stanja. Nakon toga rad

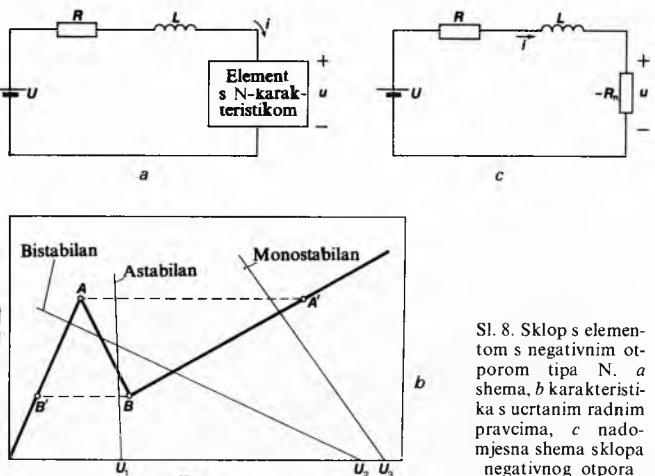
sklopa odvijat će se po stazi $BB'AA'B$ bez vanjskog okidanja. Sklop je astabilan i daje dvije nagle promjene stanja u periodi.

Uz pozitivno R_P sklop je stabilan. Pri tome mora biti $R < R_n$, pa je to ispunjeno za bilo koji R_n , ako je $R = 0$. Element S stabilan je u kratkom spoju.

Nestabilnost je uvjetovana kapacitivnošću. Uz $C = 0$ sklop je stabilan. Praktički, C mora biti veće od neke kritične veličine da bi sustav oscilirao (obično su to deseci pikofarada).

Element s N-karakteristikom. Osnovni sklop i karakteristika s ucrtnim pravcima (sl. 8) prikazuju tri moguća načina rada: bistabilni, monostabilni i astabilni. Prema shemi dobije se izraz za promjenu napona na zavojnjici:

$$L \frac{di}{dt} = U - (iR + u). \quad (12a)$$



Sl. 8. Sklop s elementom s negativnim otporom tipa N. a) shema, b) karakteristika s ucrtnim radnim pravcima, c) nadomjesna shema sklopa negativnog otpora

Pri promjeni ulaznog napona iz stacionarnog iznosa U_E na U_S vrijedi

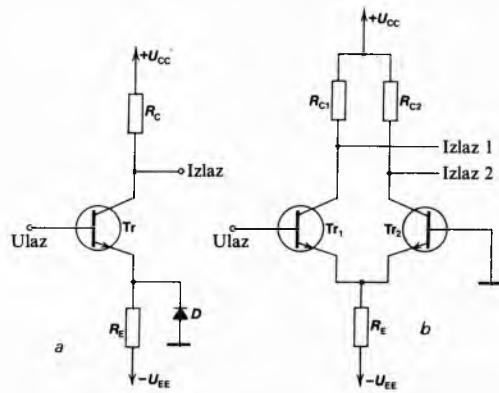
$$L \frac{di}{dt} = U_S - U_E. \quad (12b)$$

Iz te se jednadžbe zaključuje, slično kao u S-elementima, kakav je predznak di/dt , te da li je točka stabilna.

Iz nadomjesnog sklopa za područje negativnog nagiba karakteristike dobije se kao posljedica promjene na ulazu eksponentijalna promjena struje u sklopu koju karakterizira član $\exp \frac{-(R - R_n)t}{L}$. Stabilnost sustava ovisi o predznaku eksponenta, tj. da li je $R_n < R$ (stabilan) ili $R_n > R$ (nestabilan).

Ako bi $R \rightarrow \infty$, onda bi sustav bio stabilan bez obzira na iznos R_n . U naponski upravljanim elementima dolazi u radu sklopa do skokova napona, a ne do skokova struje.

Strujna tranzistorска sklopka. Da se izbjegne nepovoljni utjecaj zasićenja na impulsna svojstva tranzistorске sklopke (v. Elektronika, sklopovi, TE4, str. 550), za veće brzine rada



Sl. 9. Strujna sklopka. a) osnovni spoj, b) diferencijalni spoj

upotrebljava se strujna sklopka (sl. 9a i b). Ova je sklopka u stanju zapiranja ako je na ulazu mali negativni napon od nekoliko desetinki volta. Tada teče struja preko R_E i diode D. Ako na ulaz dođe niski pozitivni napon od nekoliko desetinki volta, tranzistor provede, a dioda D prestane voditi. Otpor R_E odabire se prema željenoj emiterškoj struci, a otpor R_C tako da se tranzistor nalazi u aktivnom području. U diferencijalnom spoju vodi uvijek jedan od tranzistora, tako da se na izlazu dobiju komplementarni signali. Taj se spoj osobito upotrebljava u brzim integriranim logičkim sklopovima (skupina ECL).

Generiranje i oblikovanje impulsa

Za generiranje impulsa najviše se upotrebljavaju različiti astabili (v. Elektronika, sklopovi, TE4, str. 553) koji daju impulse pravokutnog oblika. Za bolje oblikovanje pravokutnih impulsa služi Schmittov okidni sklop (v. TE4, str. 554), za oblikovanje pilastih impulsa služe generatori pilastog napona (v. TE4, str. 555) itd.

Pored ovih osnovnih sklopova postoje brojni mnogouptrebljavani sklopovi koji su nastali kao posljedica specifičnih potreba primjene i razvoja tehnologije (novi elementi i integrirani sklopovi).

Za specifične primjene potrebni su npr. impulsi vrlo kratka ili vrlo duga trajanja, visoke frekvencije, šiljasti impulsi, jednostavnii i ekonomični sklopovi, itd.

Stoga će biti prikazane neke češće izvedbe sklopova za generiranje i oblikovanje impulsa.

Multivibratori s operacijskim pojačalom prikladni su za rad na nižim frekvencijama (deseci kHz), jer integrirana pojačala široke namjene imaju dosta ograničena impulsna svojstva.

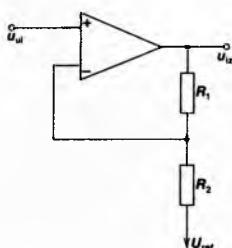
Regenerativni komparator (sl. 10), koji po funkciji odgovara Schmittovom okidnom sklopu, ima okidne razine i histerizu:

$$U_1 = \frac{R_1}{R_1 + R_2} U_{ref} + \frac{R_2}{R_1 + R_2} U_{iz}, \quad (13a)$$

$$U_2 = \frac{R_1}{R_1 + R_2} U_{ref} - \frac{R_2}{R_1 + R_2} U_{iz}, \quad (13b)$$

$$U_H = U_1 - U_2 = 2 \frac{R_2}{R_1 + R_2} U_{iz}. \quad (13c)$$

Stabilnost napona U_1 , U_2 i U_H ovisi o stalnosti napona U_{ref} i U_{iz} . Napon U_{iz} ovisi o stabilnosti napona napajanja pojačala,



Sl. 10. Regenerativni komparator

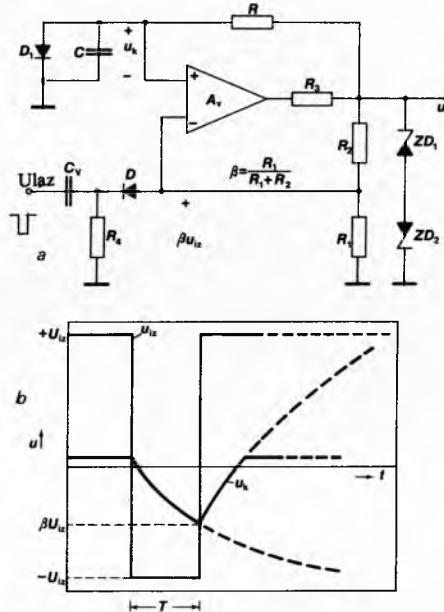
ali i o opterećenju izlaza. Stalnost napona U_{iz} postiže se Zenerovim diodama kako je to prikazano za monostabil i astabil s operacijskim pojačalom.

Monostabil s operacijskim pojačalom (sl. 11) normalno je u stabilnom stanju. Pri tom je $u_k = +U_{iz}$, a kondenzator C nabijen je na svega -0.7V , jer dioda D₁ vodi. Napon $\beta \cdot U_{iz} > U_D$. Da bi monostabil prešao u kvazistabilno stanje, treba da na ulaz za okidanje dođe negativni okidni impuls amplitude veće od razlike napona $U_{iz} - U_D$. U kvazistabilnom stanju napon $u_k = -U_{iz}$. Kondenzator C nabija se s izlaza preko otpora R prema $-U_{iz}$, jer dioda D₁ sada ne vodi. Kada napon u_k postane negativniji od $-U_{iz}$, sklop se vraća u stabilno stanje. Izlazni se napon vrati na $+U_{iz}$, a kondenzator se nastoji prepolarizirati prema tom naponu. Taj se proces prepolarizacije kondenzatora prekida čim dioda D₁ provede. Napon na kondenzatoru C može se opisati izrazom:

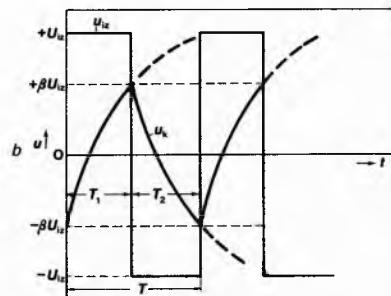
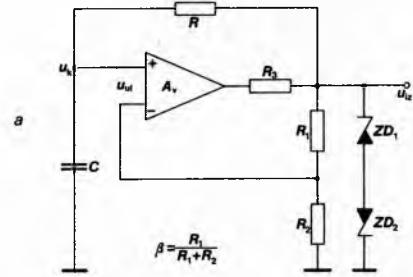
$$u_k = -U_{iz} + (U_D + U_{iz})^{-t/\tau}, \text{ gdje je } \tau = R \cdot C. \quad (14)$$

Pri $t = T$ je $u_k = -\beta U_{iz}$, pa se srednjem dobije za trajanje kvazistabilnog stanja:

$$T = \tau \ln \frac{1 + \frac{U_D}{U_{iz}}}{1 - \beta}. \quad (15)$$



Sl. 11. Monostabil s operacijskim pojačalom. a shema, b oblici napona



Sl. 12. Astabil s operacijskim pojačalom. a shema, b oblici napona

Astabil s operacijskim pojačalom (sl. 12) prikladan je za rad na frekvencijama od nekoliko herca do nekoliko desetaka kiloherca. Izlazni napon ograničen je i stabiliziran antiserijskim spojem Zenerovih dioda na $+U_{iz}$ i $-U_{iz}$. Preko pozitivne povratne veze dio izlaznog napona, određen koeficijentom povratne veze $\beta = R_1/(R_1 + R_2)$, vraća se na neinvertirajući ulaz. Diferencijalni ulazni napon jest $U_{ul} = u_k - \beta U_{iz}$. S obzirom na veliko pojačanje pojačala (veće od 10^4), obično je dovoljan vrlo mali

napon u_{ul} pa da izlaz dostigne $\pm U_{\text{iz}}$. Iz dijagrama napona vidi se da se uz izlaz na $+U_{\text{iz}}$ na ulaz vraća $+\beta U_{\text{iz}}$, a kondenzator C nabija se prema $+U_{\text{iz}}$. Proces nabijanja prekida se čim napon u_k dostigne iznos samo minimalno veći od βU_{iz} , jer tada izlaz mijenja odmah stanje na $-U_{\text{iz}}$. Proces se ponavlja uz suprotne polaritete. Iz slike, za rastuću eksponencijalnu karakteristiku može se pisati:

$$u_k(t) = U_{\text{iz}} - (U_{\text{iz}} + \beta U_{\text{iz}})^{-t} = U_{\text{iz}}[1 - (1 + \beta)^{-t}], \quad (16)$$

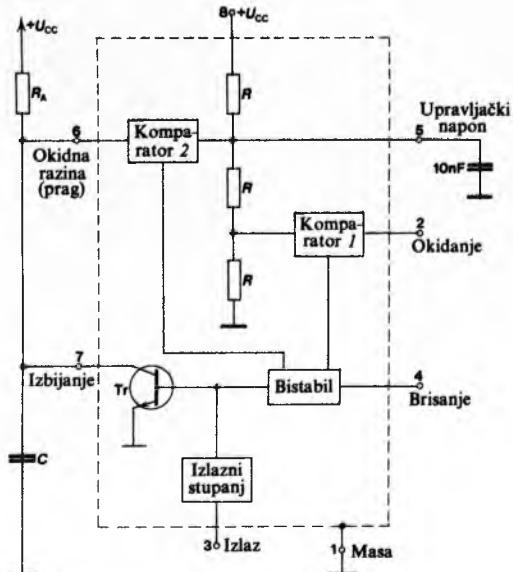
gdje je $\tau = RC$. Za $t = T_1$ bit će $u_k = +\beta U_{\text{iz}}$, pa je

$$T_1 = \tau \ln \frac{1 + \beta}{1 - \beta}. \quad (17)$$

Izlazni napon je simetričan pa je $T_2 = T_1 = T/2$, a frekvencija je $f = 1/T$.

Vremenski sklop (engl. timer) općenito je naziv za impulsni sklop kojim se određuje trajanje nekog stanja. Takvi su skloovi danas načinjeni kao integrirani skloovi i imaju široke mogućnosti primjene.

Tipičan primjer integriranog vremenskog sklopa pokazuje da se radi o složenom sklopu koji sadrži otporno djelilo, dva komparatora, bistabil, izlazni stupanj i tranzistor za izbijanje. Dodavanjem elemenata i veza izvana ostvaruju se monostabilni (sl. 13) i astabilni skloovi (sl. 14).



Sl. 13. Blok-sHEMA integriranog vremenskog sklopa s clementima dodanim izvana za monostabilni rad

U monostabilnom sklopu u stabilnom stanju tranzistor Tr vodi i drži praznim kondenzator C. Određena razina na ulazu 2 okida sklop. Komparator 1 mijenja stanje i okine bistabil. Tranzistor Tr više ne vodi. Kondenzator C nabija se prema eksponencijalnom zakonu uz vremensku konstantu $R_A C$. Kada napon na kondenzatoru dostigne $2U_{\text{CC}}/3$, komparator 2 mi-

jenja stanje i vrati bistabil u početno stanje, tako da tranzistor Tr provede i izbjije kondenzator C. Napon na kondenzatoru mijenja se prema izrazu:

$$u_C = U_{\text{CC}} \left(1 - \exp \frac{-t}{\tau}\right), \quad (18)$$

gdje je $\tau = R_A C$. Kada je $u_C = 2U_{\text{CC}}/3$, završava kvazistabilno stanje $t = T$, pa se dobije

$$T = \tau \ln 3 \approx 1.1 \tau. \quad (19)$$

Kada je u kvazistabilnom stanju, monostabilni sklop ignoriра eventualni okidni impuls. Kvazistabilno stanje može se ranije završiti preko ulaza za brisanje. Istovremeni impuls na ulazu za brisanje za vrijeme kvazistabilnog stanja uzrokuju izbijanje kondenzatora i ponovno odmjeravanje vremena od početka.

Sklop može poslužiti za odmjeravanje kratkih i dugih vremenskih intervala (od mikrosekundi do sati), što se postiže izborom elemenata R_A i C .

U astabilnom sklopu (sl. 14) kondenzator C nabija se preko $R_A + R_B$ od $U_{\text{CC}}/3$ do $2U_{\text{CC}}/3$, a izbjija samo preko R_B od $2U_{\text{CC}}/3$ do $U_{\text{CC}}/3$. Razine okidanja određene su ugrađenim djelilom i komparatorima koji djeluju na bistabil, a on na sklopu Tr. Izrazi za napone na kondenzatoru jesu

$$u_C = -\frac{2U_{\text{CC}}}{3} \exp \frac{-t}{\tau_1} + U_{\text{CC}} \quad \text{pri nabijanju}, \quad (20a)$$

$$u_C = \frac{2U_{\text{CC}}}{3} \exp \frac{-t}{\tau_2} \quad \text{pri izbijanju}, \quad (20b)$$

gdje su $\tau_1 = (R_A + R_B)C$ i $\tau_2 = R_B C$.

Pri nabijanju je $t = T_1$ za $u_C = 2U_{\text{CC}}/3$, a pri izbijanju je $t = T_2$ za $u_C = U_{\text{CC}}/3$. Kvazistabilna stanja su:

$$T_1 = \tau_1 \ln 2 = 0.693 \tau_1, \quad (21a)$$

$$T_2 = \tau_2 \ln 2 = 0.693 \tau_2, \quad (21b)$$

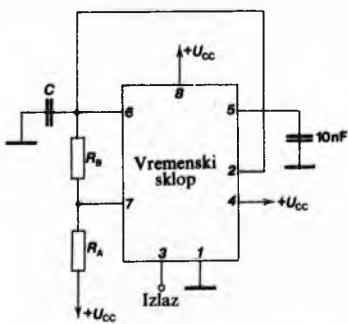
a frekvencija $f = 1/T = 1/(T_1 + T_2)$.

Ove analize monostabilnog i astabilnog sklopa pokazuju da trajanja kvazistabilnih stanja ne ovise o naponu napajanja.

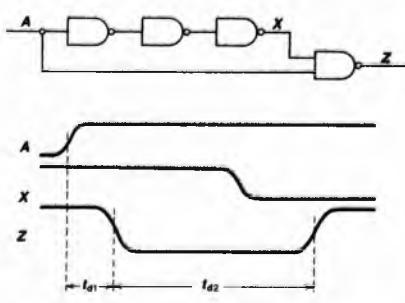
Skloovi iz skupina integriranih digitalnih skloova. Za rad digitalnih uređaja potrebni su skloovi za generiranje, oblikovanje i kašnjenje impulsa. To je razlog da se u skupinama integriranih digitalnih skloova susreću i tipični impulsni skloovi: monostabili, astabili, Schmittov okidni sklop.

Osnovni integrirani logički skloovi mogu se upotrijebiti za manja kašnjenja. Pri tome se primjenjuje kašnjenje logičkih skloova (sl. 15), ili se na neki način ubacuje mreža s vremenom konstantom (sl. 16).

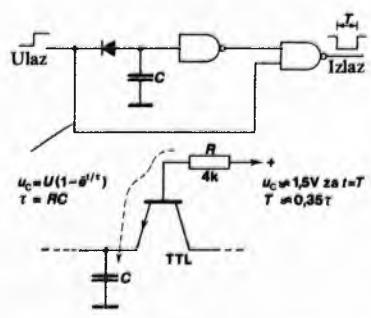
Za integrirane monostabile iz skupine integriranih digitalnih skloova (sl. 17) karakteristična su slijedeća svojstva: kompatibilnost ulaza i izlaza s ostalim digitalnim skloovima skupine; pravi i komplementarni izlaz; ulazi za okidanje, kako za pozitivnu tako i za negativnu promjenu; logički ulazi funkcije I, odnosno ILI; ulaz za brisanje (prekid kvazistabilnog stanja); mogućnost ponovnog okidanja unutar trajanja kvazistabilnog stanja i podešavanje trajanja kvazistabilnog stanja vremenskom konstantom dodanom izvana. Monostabili takvih mogućnosti



Sl. 14. Vremenski sklop spojen za astabilni rad

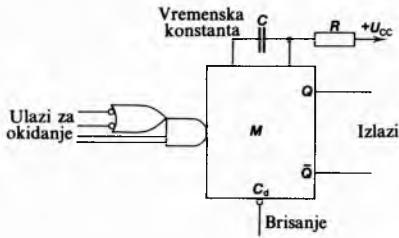


Sl. 15. Kašnjenje pomoću logičkih NI-skloova; pretvorba skoka u impuls

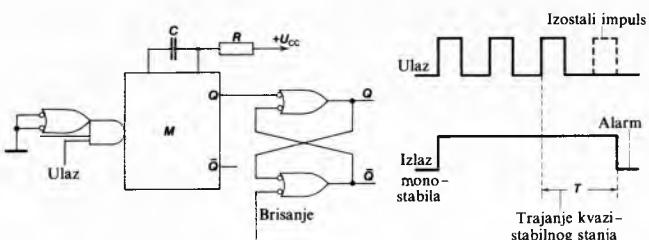


Sl. 16. Kašnjenje pomoću logičkih skloova i kondenzatora

nalaze općenito široku primjenu ne samo u digitalnim uređajima. Npr., zahvaljujući svojstvu ponovnog okidanja, ovaj monostabil može poslužiti kao alarmni sklop koji javlja izostanak impulsa ritma (sl. 18). Uzvodni impulsi stalno okidaju monostabil takо da se on ne stigne vratiti u kvazistabilno stanje. Međutim,



Sl. 17. Integrirani monostabil — simbol i označenim ulazima i izlazima i elementima koji se dodaju izvana

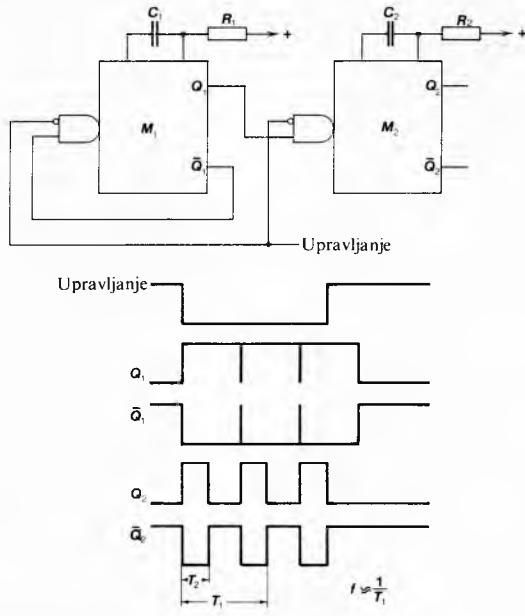


Sl. 18. Izvedba alarmnog sklopa s monostabilom koji se može ponovno okidati

ako impuls izostane, monostabil se vrati u stabilno stanje i postavlja jednostavni bistabil u stanje $Q = 1$, koji pamti izostanak impulsa. Sklop ponovo počinje nadzirati impulse ritma ako se izbriše sadržaj bistabila preko ulaza za brisanje.

Opisani monostabili upotrebljavaju se i za izvedbe astabila, odnosno generatora impulsa.

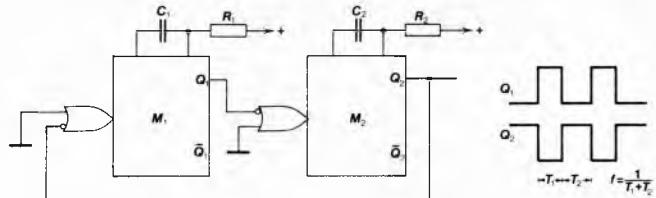
U izvedbi na sl. 19 monostabil M_1 spojen je kao astabil. To se postiže povratnom vezom sa \bar{Q}_1 na prvi ulaz tako da monostabil pri povratku u stabilno stanje sam sebe okida. Na izlazu \bar{Q}_1 dobiju se vrlo uski impulsi, a na izlazu Q_1 isto takve kratke stanke između impulsa, čije je trajanje određeno vremenskom konstantom $R_1 C_1$. Time je i određena frekvencija. S izlaza Q_1 okida se monostabil M_2 , u kojem se vremenskom konstantom $R_2 C_2$ podešava trajanje impulsa unutar perioda.



Sl. 19. Generator impulsa sa dva monostabila — prvi primer

Preko ulaza za upravljanje dozvoljava se i obustavlja rad sklopa.

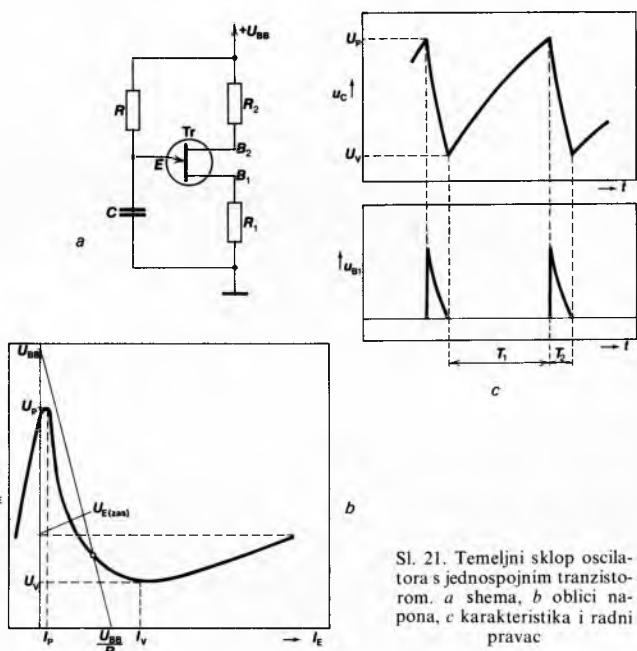
U izvedbi na sl. 20 monostabili su tako spojeni da prvi okida drugoga, a drugi prvoga. Svaki određuje trajanje svojega kvazistabilnog stanja, a zbroj kvazistabilnih stanja čini periodu.



Sl. 20. Generator impulsa sa dva monostabila — drugi primer

Skloovi s jednospojnim tranzistorom. jednospojni tranzistor (engl. Unijunction Transistor, kratica UJT), ili dioda s dvije baze (v. Elektronika, sastavni dijelovi, TE4, str. 484), ima u određenom području karakteristiku negativnog otpora pa se upotrebljava za izvedbe jednostavnih astabilnih, monostabilnih i bistabilnih sklopova.

Astabilni sklop (sl. 21) pored jednospojnog tranzistora sadrži elemente R i C koji čine vremensku konstantu o kojoj ovisi frekvencija osciliranja. Na otporu R₁ (~10Ω) dobiju se



Sl. 21. Temeljni sklop oscilatora s jednospojnim tranzistom. a shema, b oblici napona, c karakteristika i radni pravac

šljasti impulsi, a otpor R₂ dodaje se radi manje temperaturne osjetljivosti napona vrha U_p. Za astabilni rad otpor R treba tako odabrati da sijeće karakteristiku jednospojnog tranzistora u jednoj točki, i to u području negativnog nagiba. Uvjet za to (prema sl. 21c) jest:

$$\frac{U_{BB} - U_p}{I_p} > R > \frac{U_{BB} - U_v}{I_v}. \quad (22)$$

Ako se sklop priključi na napon napajanja U_{BB}, kondenzator C postepeno se nabija preko otpornika R. Kada se na kondenzatoru dostigne napon U_p, jednospojni tranzistor provede i kondenzator C negativno se nabija preko vodljive diode E—B₁ i otpornika R₁. Struja pada na nulu i proces započinje ponovno postupnim nabijanjem kondenzatora C. Trajanje T₁ može se odrediti iz slike napona u_C, koji se mijenja prema izrazu:

$$u_C = U_v + (U_{BB} - U_v) \left(1 - \exp \frac{-t}{\tau} \right), \quad (23)$$

gdje je $\tau = R C$. Za $u_C = U_P$ bit će $t = T_1$, pa se uvrštavanjem i sredjivanjem dobije

$$T_1 = RC \ln \frac{U_{BB} - U_V}{U_{BB} - U_P}. \quad (24)$$

Uzme li se u obzir da je $U_{BB} \gg U_V$ i da je faktor $\eta \approx U_P/U_{BB}$, dobije se

$$T_1 \approx RC \ln \frac{1}{1 - \eta}. \quad (25a)$$

Trajanje T_2 vrlo je kratko i može se izračunati pomoću izraza

$$T_2 \approx (5C + 2 \cdot 10^{-6})U_{Ezas}. \quad (25b)$$

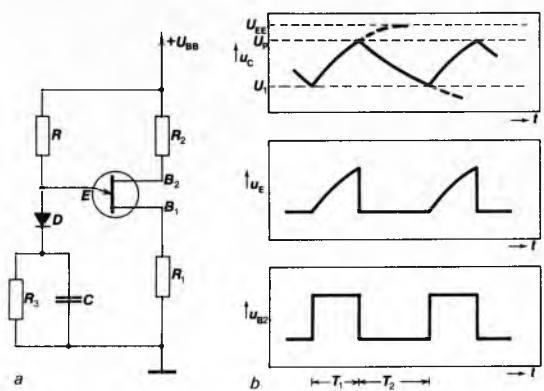
Obično je $T_2 \ll T_1$, pa je $f \approx 1/T_1$.

U astabilu prema sl. 22 može se podešavati vrijeme T_2 . Takvim sklopom može se zamijeniti tranzistori astabil (v. Elektronika, sklopovi, TE4, str. 553). Trajanja su:

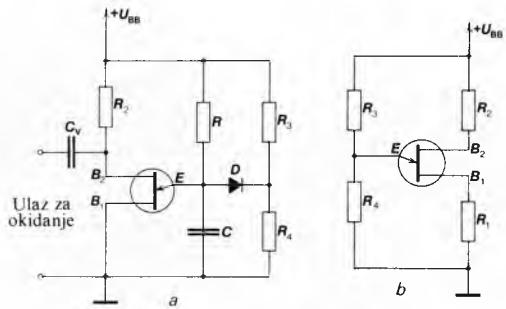
$$T_1 = R_E C \ln \frac{U_{EE} - U_1}{U_{EE} - U_P}, \quad (26a)$$

$$T_2 = R_3 C \ln \frac{U_P}{U_1}, \quad (26b)$$

gdje su $R_E = R \parallel R_3$, $U_{EE} = U_{BB}R_3/(R + R_3)$, a U_1 napon pri kojem pravac otpora R sijeće ulaznu karakteristiku jednospojnog tranzistora.



Sl. 22. Astabil s jednospojnim tranzistorom. a shema, b oblici napona



Sl. 23. a monostabil i b bistabil s jednospojnim tranzistorom

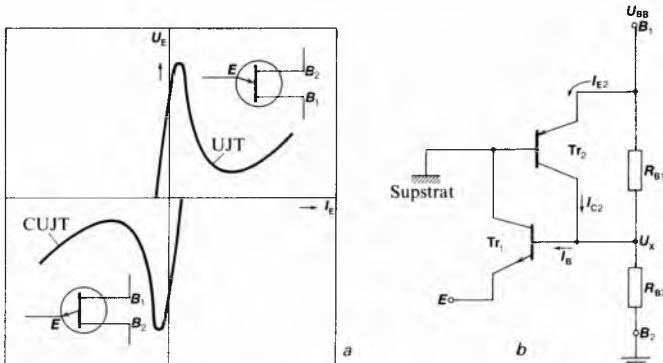
U monostabilnom sklopu (sl. 23a) za vrijeme stabilnog stanja tranzistor ne vodi, dioda vodi, a kondenzator C nabijen je na napon određen djelilom R_3, R_4 . Taj napon nije dovoljan da bi tranzistor proveo. Okidnim impulsom izazove se vođenje tranzistora i kondenzator C se brzo izbjije. Tranzistor opet prestane voditi, kondenzator se ponovno nabije.

Elementi bistabilnog sklopa (sl. 23b) odabiru se tako da radni pravac sijeće karakteristiku u tri točke. Promjena stanja može se pobuditi dovodenjem impulsa na bazu B_2 , kao i u monostabilima.

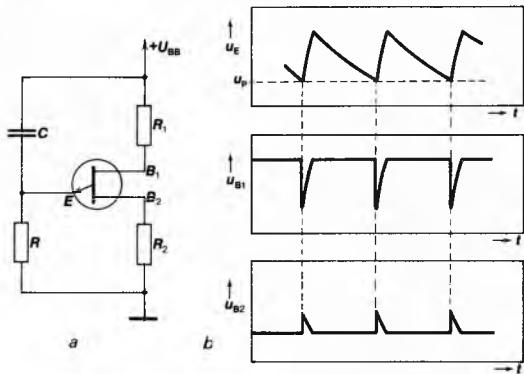
Sklop s jednospojnim tranzistorom mnogo se upotrebljava kao generator šiljastih impulsa za okidanje tiristora (v. Elektronika, sklopovi, TE4, str. 547).

U generatoru pilastog napona, sklop s jednospojnim tranzistorom može poslužiti za naglo izbijanje kondenzatora u trenutku kada pilasti impuls dostigne iznos U_P .

Sklopovi s komplementarnim jednospojnim tranzistorom. Komplementarni jednospojni tranzistor (engl. kratica CUJT) po svojoj strukturi znatno je složeniji element od običnog jednospojnog tranzistora. Karakteristika mu je komplementarna u usporedbi sa UJT i pada u treći kvadrant (sl. 24a). Rad CUJT može se objasniti na temelju nadomjesne sheme (sl. 24b).



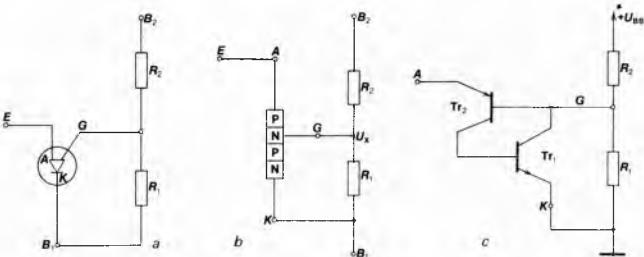
Sl. 24. a IU-karakteristike i simboli UJT i CUJT, b nadomjesna shema



Sl. 25. Osnovni spoj oscilatora sa CUJT. a shema, b oblici napona

Ako emiter postane negativniji od U_X , tranzistor Tr₁ provede, a zbog toga provede i Tr₂, jer je vezan s Tr₁ u petlju pozitivne povratne veze. Opor R_{B1} biva premošten malim otporom, slično kao u običnom jednospojnom tranzistoru gdje se taj otpor smanjuje zbog povećane vodljivosti. Osnovni spoj oscilatora sa CUJT prikazan je na sl. 25.

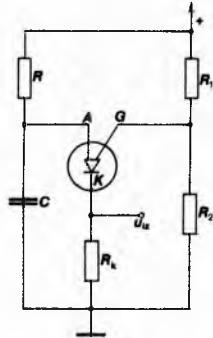
Sklopovi s programabilnim jednospojnim tranzistorom. Programabilni jednospojni tranzistor (engl. Programmable Unijunction Transistor, kratica PUT) po svojoj je strukturi, sličan CUJT, znatno složeniji element od običnog jednospojnog trans-



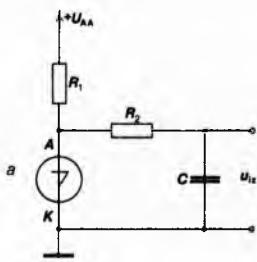
Sl. 26. Programabilni jednospojni tranzistor (PUT) kojemu se napon U_x određuje djelilom R_1, R_2 dodanom izvana. a simbol, b četveroslojna struktura, c nadomjesna shema

zistora. To je četveroslojna struktura, kojoj se rad objašnjava nadomjesnom shemom (sl. 26). Karakteristično je za PUT da se napon U_X programira dodavanjem prikladnih otpora R_1 i R_2 izvana. Iz nadomjesne sheme očito je da će element naglo provesti ako napon u točki A postane malo pozitivniji od točke G (dioda PN), zbog regenerativnog procesa (Tr_1 i Tr_2 spojeni su u petlju pozitivne povratne veze).

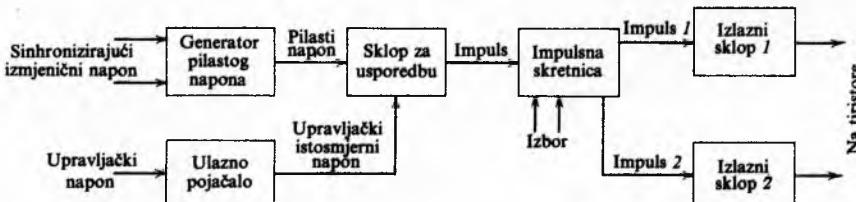
PUT nalazi primjenu tamo gdje i obični jednospojni tranzistor, ali ima prednosti koje ga čine prikladnim za izvedbu vremenskih sklopova za odmjeravanje dužih vremena (sl. 27). Uz upotrebu velikih vrijednosti za otpor R i kvalitetan C (mali odvod) moguća su i vremena od nekoliko sati.



Sl. 27. Vremenski sklop s PUT za duga trajanja

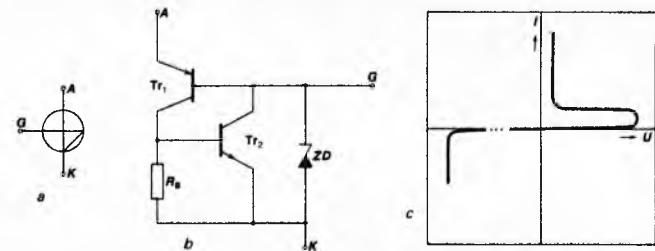


Sl. 28. Generator pilastog napona sa četveroslojnom diodom. a) shema, b) oblik napona



Umjesto četveroslojne diode danas se upotrebljava integrirani sklop poboljšanih karakteristika (sl. 29). Osim za izvedbu spomenutih osnovnih sklopova, ti se elementi upotrebljavaju za okidanje tiristora, djelila frekvencije, brojila, zaštitu od prenapona itd.

Sklopovi s tiristorima. Iako se naziv tiristori proteže na čitavu skupinu četveroslojnih elemenata, obično kada se kaže samo *tiristor*, misli se na jednosmjerni upravlјivi tiristor (v. *Elektronika, sastavni dijelovi*, TE4, str. 484, sl. 90). To su redovno elementi za velike struje i napone pa služe kao izvršni članovi u impulsnim uređajima. Područja primjene sežu od sklopova za upravljanje otklonskim sustavom televizijske cijevi do usmjerivača, regulatora brzine vrtnje motora itd. Za reguliranje ispravljene i izmjenične struje postoje osnovni spojevi, a u impulsnom sklopu za okidanje tiristora vrlo često upotrebljavaju se jednospojni tranzistori (v. *Elektronika, sklopovi*, TE4, str. 547), bipolarni tranzistori i integrirani sklopovi. Na sl. 30 dan je primjer blok-sheme impulsnog sklopa za upravljanje tiristorima. Pilasti napon generira se u sinhronizmu s izmjeničnim naponom, a sklop za usporedbu daje impuls čim pilasti napon pređe upravljački istosmjerni napon. Impulsna



Sl. 29. Silicijska unilateralna sklopka (engl. Silicon Unilateral Switch, kratica SUS). a) simbol, b) nadomjesna shema, c) karakteristika

Sklopovi s četveroslojnim diodama. Četveroslojne diode (v. *Elektronika, sastavni dijelovi*, TE4, str. 484), kao elementi s karakteristikom negativnog otpora, također služe za jednostavnu realizaciju impulsnih sklopova (sl. 28). Takav generator pilastog napona zapravo se može načiniti sa svakim strujno upravljanim elementom negativnog otpora (slični oblik dobije se npr. na emiteru jednospojnog tranzistora u spoju oscilatora). Izraz za vrijeme T_1 dobije se opisivanjem eksponentne funkcije po kojoj se napon mijenja. Izlazni napon $u_{iz} = U_p$ za $t = T_1$, pa se dobije kao i u sklopu s jednospojnim tranzistorom:

$$T_1 = \tau \ln \frac{U_{AA} - U_V}{U_{AA} - U_p}, \quad (27)$$

gdje je $\tau = (R_1 + R_2)C$. Tada četveroslojna dioda provede i kondenzator se naglo izbijje preko diode i malog otpora R_2 koji se stavlja upravo da struja izbijanja ne pređe dozvoljeni iznos za diodu. Frekvencija se može mijenjati vremenskom konstantom, tj. s R_1 i/ili C . Pri promjeni otpora R_1 treba biti oprezan. Za astabilan rad pravac otpora treba sjeći karakteristiku četveroslojne diode u samo jednoj točki, i to u području negativnog nagiba.

Prikazani sklop može poslužiti i kao generator impulsa tako da R_2 i C zamijene mjesta, i da se izlazni napon uzima sa R_2 . Podešavanjem R_2 sklop se može načiniti i monostabilnim. Za bistabilni sklop obično se upotrebljavaju dvije četveroslojne diode.

skretница usmjerava impulse, koji dolaze u razmaku od 180° , prema izlaznim sklopopovima 1, odnosno 2. Pojačani impulsi s izlaznih sklopovala transformatorskom se vezom vode na upravljačke elektrode tiristora.

Prijenos impulsa

I u impulsnoj i u digitalnoj tehnici potrebno je osigurati pouzdan prijenos impulsa. Za prijenos impulsa upotrebljavaju se linije, a po potrebi i posebni odašiljači i prijemni skloovi na liniji. Zbog impulsnog rada sklopova dolazi do pojave smetnji unutar sustava. Te se smetnje mogu lakše analizirati i otkloniti za razliku od vanjskih smetnji. Smetnje unutar sustava nastaju zbog refleksija i preslušavanja na linijama.

Linije u impulsnoj tehnici. Za žični prijenos upotrebljavaju se koaksijalni kabeli, jednožilne linije iznad mase, tiskane veze i dvožilne linije u prostoru.

Za liniju je karakteristično da ima određenu raspodijeljenu induktivnost L i kapacitivnost C po duljini, te karakterističnu impedanciju koja se manifestira kao omski otpor $Z_0 = R_0 = \sqrt{L/C}$. Karakteristični otpor koaksijalnih kabela tipično je $50\ldots 60\Omega$, a jednožilnih linija i tiskanih veza $50\ldots 150\Omega$.

Najveća brzina širenja elektromagnetskog vala jest $c = 1/\sqrt{\mu_0 \epsilon_0} \approx 3 \cdot 10^8 \text{ ms}^{-1}$, a brzina širenja kroz liniju jest $v = 1/\sqrt{\mu_r \epsilon_r} = c/\sqrt{\mu_r \epsilon_r} = 1/\sqrt{LC}$. Kašnjenje po jedinici duljine bit će $t_d = 1/v = \sqrt{LC} = \sqrt{\mu_r \epsilon_r}$. Tipična kašnjenja u koaksijalnim kabelima i linijama u obliku tiskanih veza jesu $\sim 5 \mu\text{s m}^{-1}$, a u slobodnom prostoru $\sim 3,3 \mu\text{s m}^{-1}$.

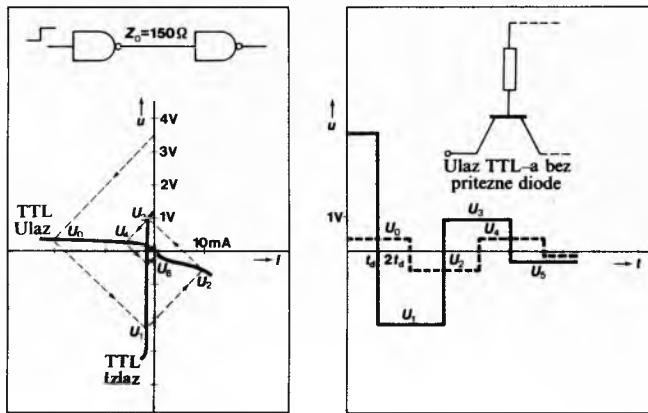
Linija ima gornju graničnu frekvenciju, vrijeme porasta i gušenje.

Da ne bi dolazilo do refleksija, linije treba da budu zaključene otporom koji je jednak karakterističnom otporu linije. U protivnom, nastaje reflektirani impuls jednak dolaznom impulsu pomnoženom s faktorom refleksije:

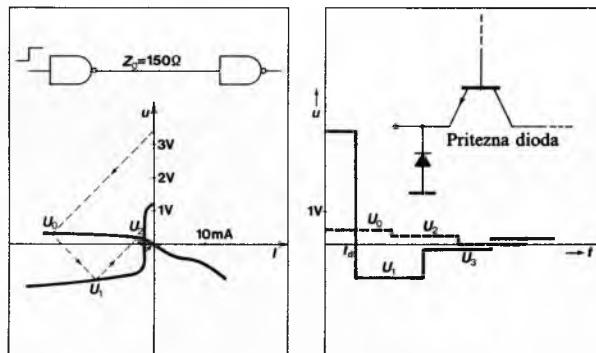
$$\varrho = \frac{Z - Z_0}{Z + Z_0}. \quad (28)$$

Pojave refleksija. Ako priključeni elementi ili sklop na kraju linije ima otpor $R \neq R_0$, dolazi do refleksije. Općenito je priključeni omski otpor $0 \dots \infty$. Npr. za $R = 0$ faktor refleksije bit će -1 i reflektirani impuls bit će jednak dolaznom, ali suprotnog predznaka. Ako je $R = \infty$, bit će $\varrho = 1$, a reflektirani impuls jednak dolaznom. Za $R_0 < R < \infty$ reflektirani impuls bit će manji od dolaznog, a za $0 < R < R_0$ takođe, s time da će biti suprotnog polariteta. Pri kapacitivnim i induktivnim opterećenjima dolazi do prijelaznih pojava, eksponentijalnih promjena i titraja.

Višestruke refleksije na izlazu i ulazu linije posljedica su neprilagođenja na izlazu i ulazu. Kao primjer mogu poslužiti logički sklopovi skupine TTL bez pritezne diode u ulazu i s njome (sl. 31 i 32). Te diode smanjuju amplitudu reflektiranih impulsa pa su redovito prisutne u integriranim sklopovima TTL. Inače su sklopovi TTL izraziti primjer sklopova



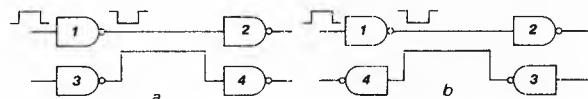
Sl. 31. Grafičko određivanje napona na ulazu i izlazu linije koja povezuje TTL-sklopove, bez pritezne diode na ulazu



Sl. 32. Grafičko određivanje napona na ulazu i izlazu linije koja povezuje TTL-sklopove, s priteznom diodom na ulazu

koji nisu prilagođeni na karakteristični otpor linija. Izlazni otpor sklopa TTL jest $\sim 10\Omega$ pri niskoj razini, a $\sim 150\Omega$ pri visokoj razini. Ulagani otpor sklopa TTL jest $\sim 1000\Omega$ pri niskoj razini, a teži k vrlo velikim vrijednostima (može se uzeti i ∞) pri visokoj razini. To su prosječne vrijednosti, ali je stvarni otpor izrazito nelinearan, tako da je za analizu prikladnije upotrijebiti ulaznu i izlaznu karakteristiku otpora i grafičku metodu kako je i prikazano na sl. 31 i 32.

Pojave preslušavanja. Zbog parazitnih induktivnih i kapacitivnih veza između vodova zbog pojave impulsa u jednom vodiču, inducira se impuls u bliskom vodiču. Kao primjer mogu poslužiti veze između logičkih sklopova skupine TTL (sl. 33). Ako signali putuju istim smjerom, preslušavanje nije kritično, jer izlaz sklopa čini mali otpor i smetnja biva kratko spojena. Ako signali putuju suprotnim smjerovima, inducirani impuls biva kratko spojen tek kad prođe liniju. Na ulazu sklopa 4 smetnja djeluje u vremenu koje odgovara dvostrukom vremenu kašnjenja linije. Utjecaj na stanje sklopa 4 neće ovisiti samo u amplitudu inducirane smetnje, nego i o trajanju koje je određeno duljinom linije prema izlazu sklopa 3.



Sl. 33. Bliški spojni vodovi između logičkih sklopova mogu biti uzrok smetnjama zbog preslušavanja, a vodovi istog smjera, b vodovi suprotnog smjera



Sl. 34. Ekvivalentni krug za izračunavanje smetnje

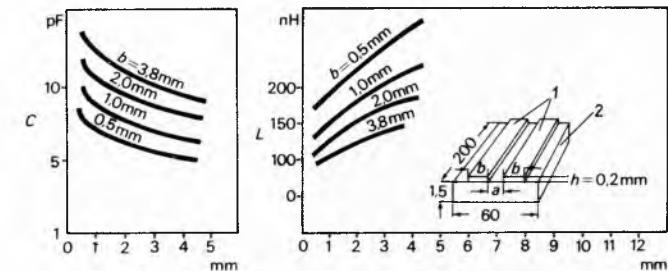
Ako su bliske veze istog smjera (sl. 32a) dugačke, treba misliti na to da sklopovi vide karakteristične impedancije linije. Ako sklop 1 daje impuls, ekvivalentni krug (sl. 34) pored izvora sadrži unutarnji otpor sklopa R_1 , parazitnu veznu impedanciju Z_v i prepolovljenu karakterističnu impedanciju linije $Z_0/2$ (paralelna kombinacija). Iz sheme je

$$U_{sm} = U_1 \frac{\frac{Z_0}{2}}{R_1 + Z_v + \frac{Z_0}{2}}. \quad (29a)$$

Taj napon dolazi na ulaz sklopa, kojemu je ulazni otpor vrlo velik, tako da se praktički podvostručuje. Ako se uzme da je $R_1 \approx Z_0$, izlazi

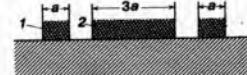
$$U_{sm} \approx U_1 \frac{1}{1,5 + \frac{Z_v}{Z_0}}. \quad (29b)$$

Situacija je tim nepovoljnija što je Z_0 veće od Z_v , a do nje praktički dolazi ako su linije udaljene od mase, a međusobno su vrlo blizu.



Sl. 35. Kapacitet i induktivitet tiskanih vodova u ovisnosti o širini i razmaku vodova. 1 vod, 2 izolator (epoksidna smola)

Sl. 36. Rasporred tiskanih vodova kojim se dobije manje prelušavanje. 1 signalni vod, 2 uzemljeni vod (masa)



U tiskanim vezama pored razmaka važne su i širine vodova (sl. 35). Dobri rezultati postižu se ubacivanjem uzemljenog vodiča (mase) između signalnih vodiča (sl. 36). U žičanim vodičima dobri rezultati postižu se pletenom paricom.

Smetnje izvana. Utjecaji elektrostatickih polja otklanjaju se oklapanjem. Oklop od bakra ili aluminija treba da bude dobro uzemljen na oba kraja. Utjecaj elektromagnetskih polja mogao bi se otkloniti debljim željeznim oklopom, ali to nije praktično. Stoga treba izbjegavati da vodiči prolaze tik uz izvore jakih elektromagnetskih smetajućih polja, kao što su transformatori, motori, elektromagneti itd.

Odašiljači i prijemnici za linije. Primjena specijalnih sklopova za odašiljanje i primanje impulsnih i digitalnih signala na linijama (engl. line driver and line receiver) preporuča se pri većim duljinama linija i povećanom djelovanju smetnji.

S takvim se sklopovima ide na više razine, tj. amplitude impulsa, čime se automatski dobivaju bolji odnosi korisnog signala i smetnje. Vrlo dobri rezultati, posebno s obzirom na smetnje izvana, postižu se pri radu s diferencijalnim signalima. U tu svrhu upotrebljavaju se diferencijalni odašiljači i prijemnici za linije.

Pojačanje impulsa

Za pojačanje impulsa upotrebljavaju se aktivni elementi koji rade kao pojačala ili kao sklopke.

Pojačanje pojačalom. Pojačalo za pojačanje impulsa treba da ima dobra niskofrekvenčna svojstva kako bi se dobro prenijeli oni dijelovi impulsa kada je napon stalan. Zbog toga je pri nižim frekvencijama potrebno istosmjerno pojačalo. Za dobar prijenos naglih promjena potrebna su dobra visokofrekvenčna svojstva pojačala. Prema tome, za pojačanje impulsa služe širokopojasna pojačala, u kojima se na različite načine (frekvenčna kompenzacija, raspodijeljeni parametri) nastoji proširiti frekvenčni pojas (v. Elektronika, sklopovi, TE4, str. 521).

Potreba da se impuls pojača *linearnim* pojačalom javlja se najviše u instrumentima kao što su osciloskopi i generatori impulsa.

Pojačanje sklopkom. Tranzistorska sklopka (v. Elektronika, sklopovi, TE4, str. 550) može se također smatrati pojačalom, ali nelinearnim, ili sklopnim pojačalom. Pojačanje sklopke sastoji se u tome što se impulsom manje amplitude može uključiti i isključiti sklopka i tako izazvati pojava impulsa veće amplitude u izlaznom krugu. To pojačanje može se odnositi i na napon i na struju, pa prema tome i na snagu.

Pri radu s velikim naponima i strujama u izlaznom krugu tranzistorske sklopke, osim ograničenja s obzirom na najveće snage, posebnu pažnju treba posvetiti opasnosti od probaja tranzistora. Tu su osobito opasni lavinski probaj do kojeg dolazi pri prevelikim naponima na kolektoru, posebno pri induktivnom opterećenju (v. Elektronika, sklopovi, TE4, str. 557), te tzv. sekundarni probaj do kojeg dolazi pri velikim strujama.

Tranzistor nije uvijek pogodan kao sklopno pojačalo. Kada se radi o većim strujama, jednosmjerni upravlјivi tiristor postaje prikladnije rješenje s obzirom na potrebnu pobudu. Npr. za uključenje struje od 50A, bipolarni će tranzistor uz faktor pojačanja $h_{FE} = 50$ trebati struju baze 1A, i to sve dok struja od 50A treba da teče preko kolektora. Prikladni tiristor treba za uključenje samo kratkotrajni impuls amplitude 1,5V uz struju 50mA, a za dalje vođenje tiristor ne treba pobudjavati. Najveće snage kojima mogu upravljati tranzistori znatno su niže od onih kojima mogu upravljati tiristori.

Primjene impulsne tehnike

Impulsna se tehnika u elektronici vrlo često primjenjuje. Najveće područje jest digitalna tehnika, koja se neprestano sve više širi i koja se u ovom članku posebno obrađuje. Međutim, impulsna tehnika susreće se i u sklopovima i uređajima koji nisu digitalni. To mogu biti različiti analogni, pa i posve impulsni sustavi. Kao primjeri sustava koji nisu digitalni, a u kojima se primjenjuje impulsna tehnika, prikazat će se principi impulsnog stabilizatora, te naponski upravljeni oscilator.

Impulsni stabilizator. U serijskom stabilizatoru istosmjernog napona tranzistor u serijskoj grani znači promjenljivi otpor kome je zadaća da preuzme na sebe promjene ulaznog napona,

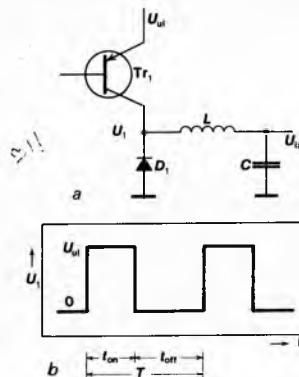
tako da je izlazni napon stalan (v. Elektronika, sklopovi, TE4, str. 546). Disipacija snage na serijskom tranzistoru raste s opterećenjem i dostiže relativno velike iznose, osobito ako se mora računati s velikim promjenama ulaznog napona.

Primjenom impulsne tehnike može se ostvariti veći stupanj djelovanja sklopa. U impulsnom stabilizatoru disipacija snage na serijskom tranzistoru gotovo da ne ovisi o razlici ulaznog i izlaznog napona. Impulsni stabilizator može se smatrati i pretvaračem istosmjernog napona (s time da se istosmjerni napon transformira na niže), jer se istosmjerni ulazni napon pretvara u izmjenični (impulski), a taj opet u istosmjerni. Pretvarači se rade i za transformiranje istosmjernog napona na više, a najviše se primjenjuju pri baterijskom napajanju uređaja.

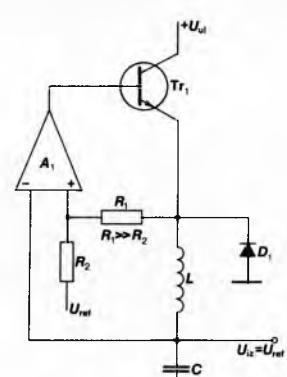
Pretvorba uz velik stupanj djelovanja temelji se na impulsnom radu tranzistora Tr_1 (sl. 37). Dioda D_1 omogućuje tok struje kroz zavojnici kada tranzistor Tr_1 ne vodi. Izlazni napon U_{iz} filtera LC bit će srednja vrijednost impulsnog napona, tj.

$$U_{iz} \approx U_{ul} \frac{t_{on}}{T}. \quad (30)$$

Zadaća stabilizatorskog sklopa jest da, već prema promjenama napona U_{ul} , mijenja vrijeme t_{on} unutar kojeg je tranzistor Tr_1 uključen, tako da izlazni napon U_{iz} ostane stalan.



Sl. 37. Impulsni sklop za pretvorbu oblika napona. a) shema, b) oblici napona



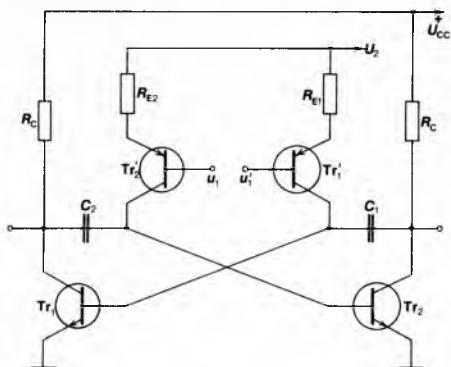
Sl. 38. Samooscilirajući impulsni stabilizator

U samooscilirajućem impulsnom stabilizatoru (sl. 38) operacijskom pojačalu A_1 doveden je na neinvertirajući ulaz referentni napon U_{ref} , koji odgovara želenom izlaznom naponu stabilizatora U_{iz} . Izlaz operacijskog pojačala upravlja tranzistom Tr_1 . Ako se sklop uključi $U_{iz} < U_{ref}$, tada tranzistor provede. Struja kroz R_1 diže potencijal neinvertirajućeg ulaza malo iznad U_{ref} , tako da pojačalo i dalje drži sklopku Tr_1 uključenom. Kada izlazni napon dostigne taj iznos, pojačalo mijenja stanje, i tranzistor Tr_1 prelazi u stanje zapiranja. Referentni napon koji sada vidi pojačalo smanjen je i sklop će opet promijeniti stanje tek kada izlazni napon padne do tog iznosa. Izlaz će oscilirati oko referentnog napona, a amplituda oscilacija (brujanje izlaza) može se načiniti vrlo malom, izborom R_1 i R_2 . Umjesto operacijskog pojačala mogu se upotrebljavati integrirani stabilizatori opće namjene.

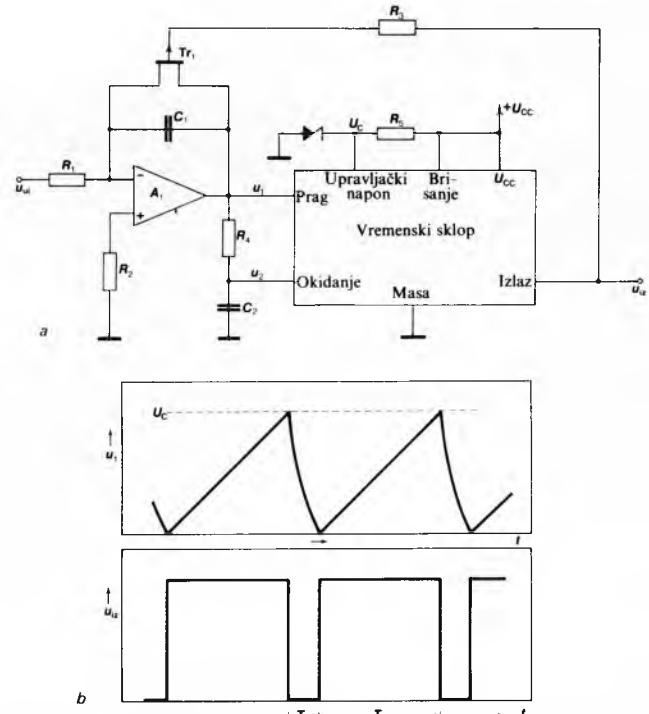
Naponski upravljeni oscilator. Generatori impulsna čija se frekvencija dade mijenjati naponom nalaze veliku primjenu u sustavima impulsne tehnike, regulacije i komunikacija. S obzirom na široku primjenu javljaju se za ove generatore različiti nazivi: naponski upravljeni oscilator (kratica VCO od engl. Voltage-Controlled Oscillator), naponski upravljeni impulsni generator, naponsko-frekvenčni pretvornik (kratica V/F pretvornik od engl. Voltage to Frequency Converter, a odatle još VFC). Već prema upravljačkom signalu ponekad se govori i o strujno upravljanom oscilatoru.

VCO ili VFC može se izvesti i pomoću astabilnog multivibratora kojemu se vezni kondenzatori nabijaju iz izvora stalne struje, koja je podešena naponom koji upravlja frekvenicom (sl. 39).

Na sl. 40 prikazana je izvedba naponski upravljanog impulsnog generatora izведенog pomoću vremenskog sklopa i operacijskog pojačala. Operacijsko pojačalo u spolu integratora nastoji mijenjati izlaz prema izrazu $\Delta u_1 / \Delta t = u_{ul} R_1 C_1$. Svaki



Sl. 39. Astabil za naponsko-frekvencijsku pretvorbu



Sl. 40. Naponski upravljen impulsni generator. a shema, b oblici napona

put kada napon u_1 dostigne prag U_C , vremenski sklop promjeni stanje, što uzrokuje izbijanje kondenzatora C_1 preko tranzistora Tr_1 . Napon U_1 pada, i kad dostigne $\frac{1}{2} U_C$, vremenski se sklop vrati u ranije stanje, tako da tranzistor Tr_1 više ne vodi. Da se to ne dogodi prije nego se kondenzator C_1 izbjije, stavljaju se vremenska konstanta $R_4 C_2 > R_{on} C_1$, gdje je R_{on} otpor tranzistora kada vodi. Karakteristični oblici napona vide se na sl. 40b. Vrijeme T_1 određuje vremensku konstantu $R_4 C_2$, a vrijeme T_2 određuje ulazni napon u_{ul} , o kojem ovisi brzina rasta pilastog napona.

A. Szabo

DIGITALNA TEHNIKA

Digitalna tehnika zasnovana je na upotrebi digitalnih elektroničkih sklopova (v. *Elektronika, skloovi*, TE4, str. 558). S obzirom na to da ti skloovi obrađuju signale koji poprimaju samo dva različita stanja, sve veličine unutar digitalnog sustava mogu se interpretirati kao brojevi u binarnom sustavu (v. *Digitalna računala*, TE3, str. 315 i *Elektronika, skloovi*,

TE4, str. 560), pa je zbog toga i uveden naziv digitalna tehnika (digit = engl. znamenka). Digitalna tehnika razvijala se osobito intenzivno nakon pojave integriranih sklopova i proširila se na različita područja ljudske djelatnosti. Složenost digitalnih naprava kreće se od najjednostavnijih, koje se sastoje od samo nekoliko osnovnih sklopova, pa do kompleksnih digitalnih sustava, kao što su digitalna računala. Digitalni način rada ima niz prednosti u usporedbi s analognom obradom signala. U prvom redu, unutar digitalnog sustava može se postići *proizvoljna točnost* prikaza podataka, podaci se mogu *pamtitи* proizvoljno dugo i s njima se mogu provoditi *složene matematičke operacije*. Nadalje, digitalni sustav omogućuje *automatiziranje* slijeda operacija, što ima veliko značenje u upravljanju složenim tehničkim sustavima. U mnogim primjenama važno je svojstvo *otkrivanja i otklanjanja grešaka*, koje se može ostvariti unutar digitalnog sustava.

Snažan utjecaj na razvoj i upotrebu digitalne tehnike ima razvoj poluvodičke tehnologije. U tom se razvoju mogu uočiti tri osnovna stupnja. Prvi je proizvodnja *integriranih osnovnih sklopova* koji su nadomjestili sklopove sastavljene od diskretnih komponenata. Iskustvo je pokazalo da se u digitalnim sustavima često pojavljuju jednake veće funkcionalne cjeline, te da je moguće provesti stanovitu standardizaciju na razini višoj od razine osnovnih digitalnih sklopova. Drugi je tehnološki napredak kojim je omogućeno da se takve funkcionalne cjeline proizvode kao jedan sklop *srednjeg stupnja integracije* koji sadrži nekoliko desetaka osnovnih sklopova povezanih u cjelinu. S obzirom na to da je proizvodnja integriranih sklopova ekonomična samo kada se proizvodi velika količina jednakih sklopova koji imaju što svestraniju primjenu, tehnologija snažno potiče standardizaciju u koncipiranju i gradnji digitalnih sustava. S tehnološkog stanovišta bilo bi idealno kada bi se sve funkcije mogle ostvariti jednim univerzalnim sklopm. Treći je stupanj zbog toga proizvodnja sklopova *visokog stupnja integracije*, koji sadrže ekvivalent od više stotina, pa i tisuća, osnovnih digitalnih sklopova. Danas se u toj tehnologiji proizvode memorije i mikroprocesori, čija je upotreba unijela revolucionarnu promjenu u digitalnu tehniku. Mikroprocesor je kompleksni digitalni sklop, kome se funkcija može mijenjati pod utjecajem programa pohranjenog u memoriji i na taj način se koncepcija rada digitalnih računala prenosi u gradnju ostalih naprava digitalne tehnike.

U suvremenim digitalnim sustavima upotrebljavaju se sve tri vrste sklopova iz navedenih stupnjeva tehnološkog razvoja. Naime, iako upotreba sklopova srednjeg i visokog stupnja integracije ima niz prednosti (jednostavnija mehanička konstrukcija, smanjen broj veznih puteva, smanjeni utrošak energije i manja cijena, povećana pouzdanost), ne može se potpuno izbjegći upotreba osnovnih sklopova. Oni se upotrebljavaju za ostvarenje specifičnih funkcija za koje ne postoje sklopovi višeg stupnja integracije, ili za međusobno povezivanje većih funkcionalnih cjelina.

Prikaz podataka o digitalnim sustavima

S obzirom na to da je digitalna tehnika zasnovana na upotrebi elektroničkih sklopova koji razlikuju dva diskretna stanja, svi podaci unutar digitalnog sustava prikazuju se nizom binarnih znamenki, tzv. *bitova*, koje poprimaju dva značenja: nula (0) ili jedan (1) (v. *Digitalna računala*, TE3, str. 315 i *Elektronika, skloovi*, TE4, str. 560). Niz bitova određene duljine čini *rijec*. Obično se bitovi obilježavaju oznakom b_i , gdje indeks i označuje poredak, i to tako da indeks nula pripada najdesnjem bitu, a u riječi s n bitova indeks krajnjeg lijevog bita je $n-1$. U prirodnom binarnom sustavu taj je indeks ujedno i potencija baze koja pripada pojedinom mjestu. Općenito se binarni broj B prikazuje kao

$$B = b_{n-1} 2^{n-1} + b_{n-2} 2^{n-2} + \dots + b_1 2^1 + b_0 2^0, \quad (31a)$$

ili kraće

$$B = b_{n-1} b_{n-2} \dots b_1 b_0. \quad (31b)$$

Riječ od n bitova može poprimiti 2^n različitih sadržaja. (Varijacije s ponavljanjem drugog reda i n -tog razreda!). Kada se

pojedinom sadržaju pripisuje određeno značenje, govori se o kodiranju. Iako je moguće odrediti proizvoljno mnogo različitih kodova, tokom vremena usvojeni su i standardizirani samo neki određeni kodovi.

Prirodni binarni kôd dobiva se kada se sadržaj riječi interpretira kao binarni broj. Sa n bitova mogu se predočiti brojevi od 1 do $2^n - 1$. Tako se npr. sa osam bitova mogu prikazati brojevi od 0 (00000000) do 255 (11111111). U ovom kodu mogu se prikazati samo prirodni brojevi. Za prikaz pozitivnih i negativnih brojeva najčešće se upotrebljava kôd u kojem bit b_{n-1} predočuje predznak, i to da $b_{n-1} = 0$ označava pozitivni predznak, a $b_{n-1} = 1$ negativni predznak. Dekadni ekvivalent broja prikazanog u tom kodu dobiva se izrazom

$$B_k = -b_{n-1} 2^{n-1} + b_{n-2} 2^{n-2} + \dots + b_1 2^1 + b_0. \quad (32)$$

Kada se bit predznaka interpretira kao binarna znamenka, tada zbroj pozitivnog broja i negativnog broja s jednakom apsolutnom vrijednošću iznosi 2^n . Zbog toga svojstva ovaj se kôd naziva dvokomplementarnim prikazom binarnih brojeva. Operacije zbrajanja i oduzimanja obavljaju se u tom kodu na jednak način (v. *Digitalna računala*, TE3, str. 325). Tablica 1 prikazuje prirodni binarni kôd sa četiri bita i dvokomplementni prikaz s istim brojem bitova.

Tablica 1
PRIRODNI BINARNI KÔD I
DVOKOMPLEMENTNI PRIKAZ

b_3	b_2	b_1	b_0	B	B_k
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	2	2
0	0	1	1	3	3
0	1	0	0	4	4
0	1	0	1	5	5
0	1	1	0	6	6
0	1	1	1	7	7
1	0	0	0	8	-8
1	0	0	1	9	-7
1	0	1	0	10	-6
1	0	1	1	11	-5
1	1	0	0	12	-4
1	1	0	1	13	-3
1	1	1	0	14	-2
1	1	1	1	15	-1

Tablica 2
KÔD ZA ZNAMENKE
OKTALNOG SUSTAVA

b_2	b_1	b_0	Znamenka
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

Tablica 3
KÔD ZA ZNAMENKE
HEKSADEKADNOG SUSTAVA

b_3	b_2	b_1	b_0	Znamenka
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	A
1	0	1	1	B
1	1	0	0	C
1	1	0	1	D
1	1	1	0	E
1	1	1	1	F

Tablica 4
ASCII KÔD

b_3	b_2	b_1	b_0	$b_6 b_5 b_4$							
				000	001	100	101	010	011	110	111
0	0	0	0	NUL	DLE	@	P	SP	0	`	p
0	0	0	1	SOH	DC1	A	Q	!	1	a	q
0	0	1	0	STX	DC2	B	R	"	2	b	r
0	0	1	1	ETX	DC3	C	S	#	3	c	s
0	1	0	0	EOT	DC4	D	T	\$	4	d	t
0	1	0	1	ENQ	NAK	E	U	%	5	c	u
0	1	1	0	ACK	SYN	F	V	&	6	f	v
0	1	1	1	BEL	ETB	G	W	,	7	g	w
1	0	0	0	BS	CAN	H	X	(8	h	x
1	0	0	1	HT	EM	I	Y)	9	i	y
1	0	1	0	LF	SUB	J	Z	*	:	j	z
1	0	1	1	VT	ESC	K	[+	:	k	{
1	1	0	0	FF	FS	L	\	,	<	l	:
1	1	0	1	CR	GS	M]	-	=	m	}
1	1	1	0	SO	RS	N	,	.	>	n	~
1	1	1	1	SI	VS	O	-	/	?	o	DEL

S obzirom na uobičajenu upotrebu dekadnog brojevnog sustava potrebno je kodirati dekadne znamenke. Za kodiranje deset znamenki potrebna su četiri bita. Najčešće je u upotrebi *prirodnji binarno-decimalni kôd*, oznaka NBCD ili BCD (v. *Elektronika, sklopolovi*, TE4, str. 560).

Riječi s velikim brojem bitova mogu biti nepregledne, pa se za kraće zapisivanje upotrebljava *oktalni sustav* s bazom osam i *heksadekadni* s bazom šesnaest. Naime, grupe od po tri bita imaju osam mogućih kombinacija i mogu se kraće zapisati kao znamenke oktalognog sustava (tabl. 2). Isto tako grupa od četiri bita sa šesnaest različitih kombinacija može se zapi-

sati kao znamenka heksadekadnog sustava (tabl. 3). Za prikaz zadnjih šest znamenki heksadekadnog sustava upotrebljavaju se prva slova abecede. Tako se npr. binarni broj 110101111010 u oktalnom prikazu zapisuje kao 6572, a u heksadekadnom kao D7A.

Kodovi koji uz znamenke dekadnog sustava omogućuju i prikaz slova i posebnih simbola nazivaju se *alfanumeričkim kodovima*. U posljednje vrijeme najviše je u upotrebi kôd koji se označava ASCII (od engl. American Standard Code for Information Interchange). Taj kôd ima sedam bita i prema tome može izraziti $2^7 = 128$ znakova. Uz kombinacije za dekadne znamenke, velika i mala slova engleske abecede i znakova interpunkcije u kôd su uvedeni i posebni upravljački znakovi koji služe za komuniciranje između digitalnih naprava, te za formatiziranje teksta na izlaznim uređajima digitalnih sustava (tabl. 4). Tako npr. znak STX znači početak teksta (Start of Text), ETX označuje kraj teksta (End of Text), LF obilježava novi red (Line Feed) i sl. Taj se kôd može prilagoditi našoj abecedi tako da se umjesto nekih manje upotrebljavanih znakova uvedu slova naše abecede.

Kodovi u kojima nisu iskorištene sve moguće kombinacije mogu se odabrat tako da se omogući otkrivanje pogreške, koja nastaje zbog slučajne promjene pojedinog bita. Takve pro-

mjene nastaju najčešće na prijenosnim putovima između digitalnih naprava. Najjednostavnija a i najčešće upotrebljavana zaštita jest upotreba *paritetnih kodova*. Uz bitove koda dodaje se dodatni bit, tzv. paritetni bit. Vrijednost se bita odabire tako da ukupni broj jedinica u riječi bude uvek paran, odnosno uvek neparan. Provjerom broja jedinice u riječi može se ustanoviti da li je nastala pogreška u jednom bitu. U kodu ASCII, npr., treba dodati bit b_8 , pa kôd slova A s parnim paritetom glasi

01000001,

a s neparnim paritetom

11000001.

Povećanjem broja suvišnih bitova mogu se konstruirati kodovi u kojima je, uz otkrivanje, moguće i otklanjanje pojedinačne pogreške.

Unutar digitalnog sustava zbog pojednostavljenja i standardizacije stanovitih operacija upotrebljava se i kod s toliko

DEKADNE ZNAMENKE U KODU »1 od 10«

b_9	b_8	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0	Znamenka
0	0	0	0	0	0	0	0	0	1	0
0	0	0	0	0	0	0	0	1	0	1
0	0	0	0	0	0	0	1	0	0	2
0	0	0	0	0	0	1	0	0	0	3
0	0	0	0	0	1	0	0	0	0	4
0	0	0	0	1	0	0	0	0	0	5
0	0	0	1	0	0	0	0	0	0	6
0	0	1	0	0	0	0	0	0	0	7
0	1	0	0	0	0	0	0	0	0	8
1	0	0	0	0	0	0	0	0	0	9

bitova koliko različitih značenja treba kodirati. U kodu se pritom pojavljuje samo jedna jedinica, pa se takvi kodovi nazivaju »1 od n«. Dekadne znamenke izražene u tom kodu prikazuje tabl. 5.

L. Budin

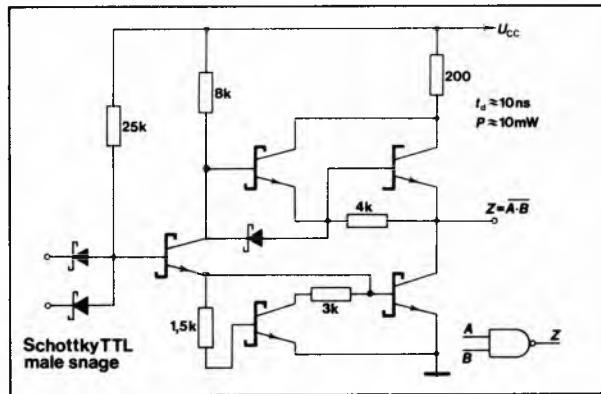
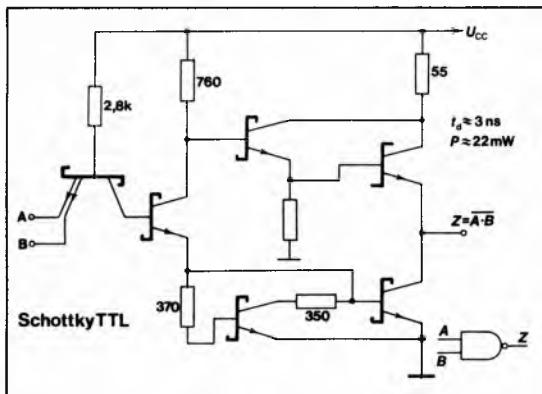
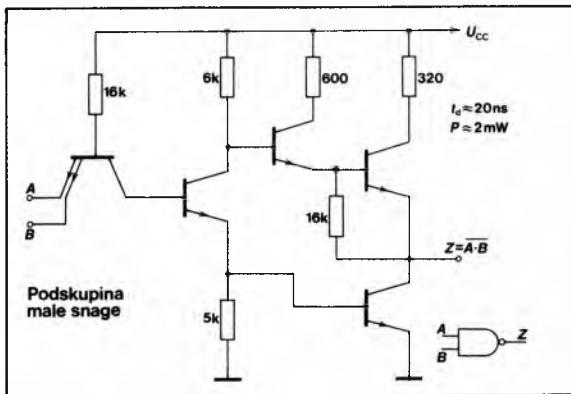
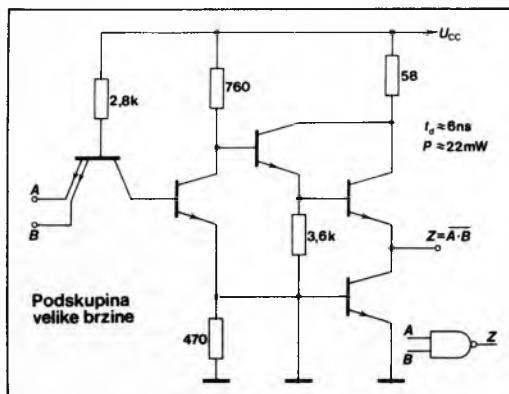
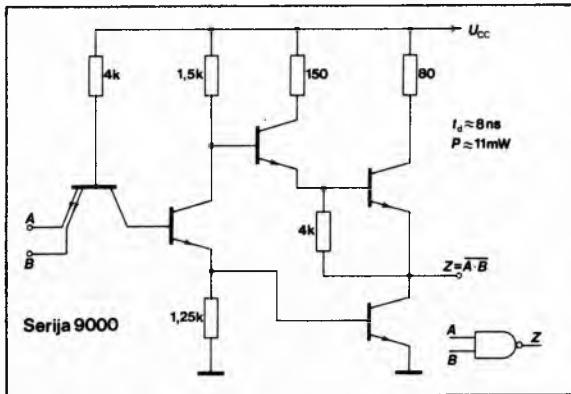
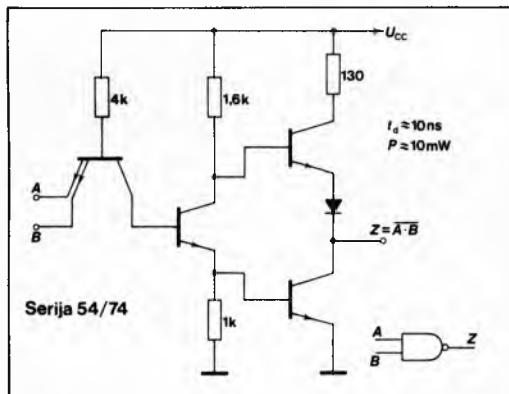
Integrirani digitalni sklopovi

Integrirani digitalni sklopovi mogu se razmatrati prema skupinama (familijama) ili razvrstati prema stupnju integracije.

Skupine integriranih digitalnih sklopova. Integrirani digitalni sklopovi redovito pripadaju nekoj od skupina integriranih digitalnih ili logičkih sklopova (v. Elektronika, sklopovi, TE4, str. 561). Za svaku skupinu karakterističan je temeljni sklop na kome se temelje konstrukcije ostalih sklopova skupine.

Razvoj tehnologije i rješenja sklopova u integriranoj tehnici uvjetuje pojavu novih skupina, te sve širi izbor i sve složenije sklopove. Pojavljuju se i sklopovi koji se više i ne mogu izravno uvrstiti u neku od skupina, jer su u njima primijenjene različite tehnike izvedbi. Međutim, ulazi i izlazi takvih sklopova redovito su kompatibilni (tj. mogu se izrav-

Tablica 6
SKUPINA TTL, PREGLED TEMELJNIH SKUPOVA U PODSKUPINAMA

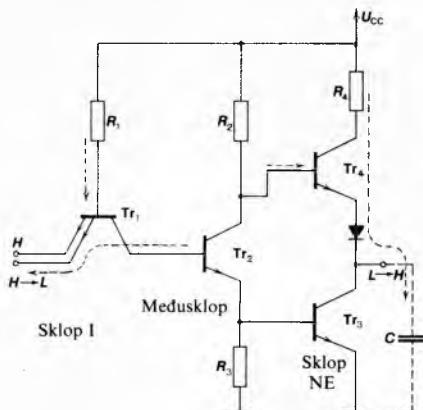


no spajati) sa sklopovima određene skupine (najčešće su to razine TTL).

Uz dani prikaz skupina integriranih logičkih sklopova RTL, DTL, TTL, HTL, ECL i MOS (v. Tabl. 16, TE4, str. 562) treba istaći razvoj skupine TTL prema pojavama nekoliko podskupina, razvoj skupine ECL (također više podskupina), razvoj MOS, te pojavu i razvoj skupine CMOS.

Skupina TTL. U skupini TTL prvo su se pojavili skloovi dviju podskupina, tzv. serija 74 i serija 9000. Serija 74 vremenom je prevladala i može se smatrati standardnim TTL.

Temeljni sklop skupine TTL, koji obavlja funkciju NI može se podijeliti na tri dijela: ulazni I-sklop, međusklop i izlazni NE-sklop (sl. 41). Za ulazni I-sklop, izведен pomoću više-emitereskog tranzistora, karakteristično je da se pri promjeni



Sl. 41. Dijelovi temeljnog sklopa skupine TTL. Prikazani su tokovi struja pri promjeni stanja na ulazu (H u L) i izlazu (L u H)

stanja ulaza iz visoke na nisku razine spomenuti tranzistor nađe u aktivnom području, pa relativno velikom strujom ($I_c = h_{FE} I_B$) izvlači naboje iz baze tranzistora Tr₂ i tako ubr-

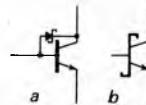
zava promjenu stanja sklopa. Međusklop prilagođuje razine i daje komplementarne signale izlaznom sklopu, tako da pobudu za vođenje dobiva uvek samo jedan od izlaznih tranzistora, Tr₃ ili Tr₄. Zahvaljujući takvoj izvedbi izlaznog NE-sklopa, ostvaruje se mali izlazni otpor kako pri niskoj tako i pri visokoj razine na izlazu, a time i brže nabijanje parazitnih kapacitivnosti, tj. brži rad sklopa. Izlazni sklop služi ne samo kao ponor za struje iz priključenih sklopova nego i kao izvor relativno velike struje.

Nedostatak je TTL-sklopa nejednoliko opterećenje izvora, već prema stanju sklopa. Pri promjeni stanja sklopa, izvor mora dati znatno veću struju. Nastaju šiljci struje i generiraju se smetnje.

Sklopovi podskupine TTL velike brzine (engl. High Speed TTL) zahvaljujući poboljšanom tehnološkom procesu i povećanju utroška snage (manji otpori u sklopu) ostvaruju manja kašnjenja od standardnog TTL.

Sklopovi podskupine TTL male snage (engl. Low Power TTL) imaju veće otpore u sklopu nego standardni TTL i prikladni su za primjene gdje nije toliko bitna brzina rada, a želi se uštedjeti na energiji.

Sklopovi podskupine Schottky TTL ostvaruju najveće brzine rada u skupini TTL, zahvaljujući primjeni Schottkyjeve diode između baze i kolektora tranzistora (sl. 42). Ta dioda svojim malim padom napona pri vođenju priteže kolektor bliže bazi i

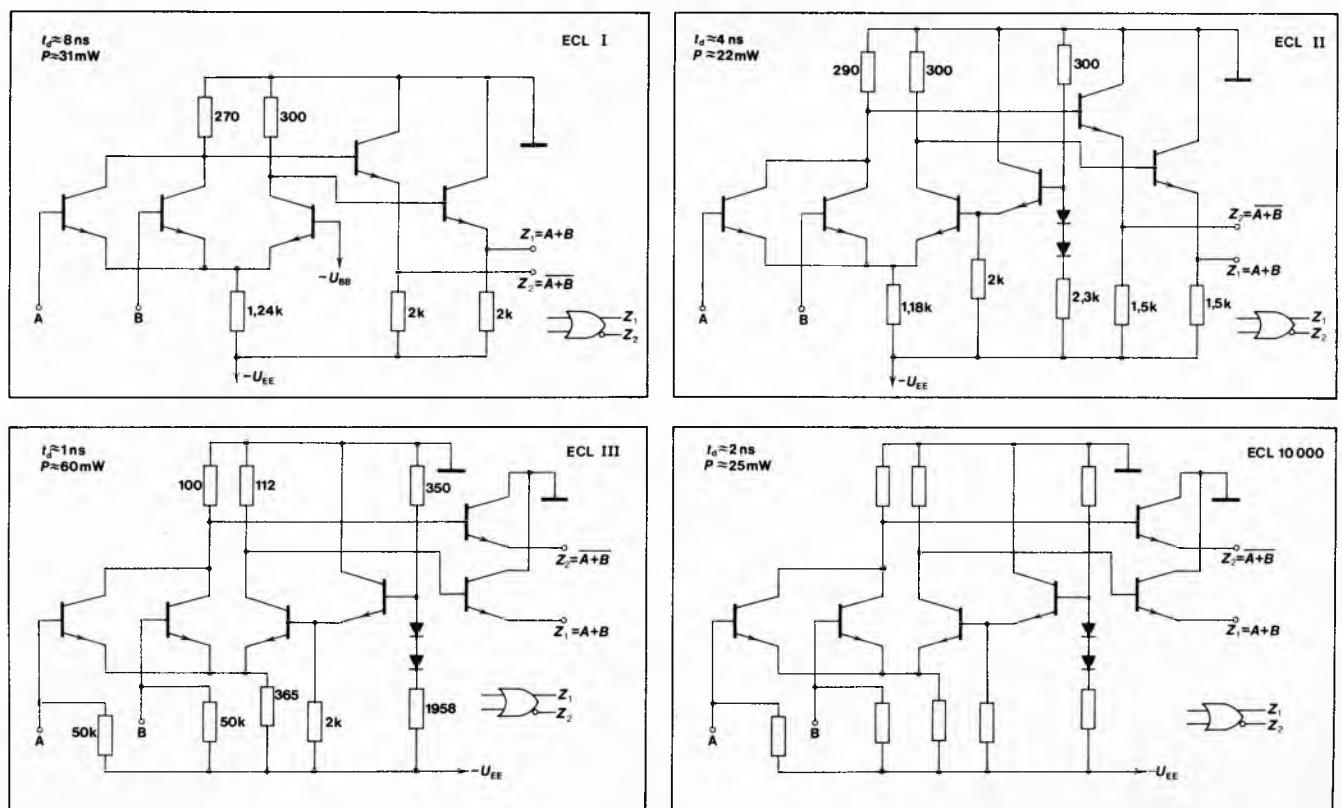


Sl. 42. Primjena Schottkyjeve diode. a pozicija diode, b tzv. Schottkyjev tranzistor je jednostavni prikaz spoja pod a

onemogućuje odlazak tranzistora duboko u zasićenje. Npr. uz napon baza-emiter u zasićenju $\sim 0,8\text{ V}$, te pad napona na diodi $\sim 0,4\text{ V}$, bit će napon kolektor-emiter $\sim 0,4\text{ V}$ (duboko u zasićenju bio bi taj napon $\sim 0,1\text{ V}$).

Sklopovi podskupine Schottky TTL male snage (engl. Schottky Low Power TTL) imaju najbolja svojstva s obzirom na brzinu

Tablica 7
SKUPINA ECL, PREGLED PODSKUPINA



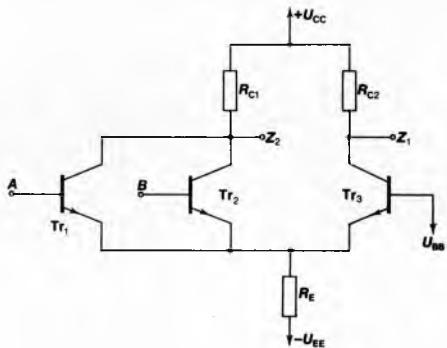
i snagu. Iako ostvaruju brzine tipične za standardni TTL, utrošak snage im je oko pet puta manji. To je i razlog sve široj primjeni ove podskupine na račun standardnog TTL.

Izbor sklopova u svim podskupinama TTL vrlo je velik i svakako najširi u usporedbi s drugim skupinama integriranih sklopova.

Svi TTL-sklopovi, bez obzira na podskupinu, mogu se međusobno spajati, brinući o mogućnostima izlaza i opterećenjima koja predstavljaju ulazi, već prema podskupini. Sklopovi skupine TTL vrlo su rašireni u digitalnoj elektronici i to je razlog da se i sklopovi drugih skupina ili tehnika izvedbi redovito prilagođuju za spajanje s TTL, tj. rade s logičkim razinama TTL.

Skupina ECL. U skupini ECL postoje četiri podskupine (tabl. 7). To su vrlo brzi sklopovi. Tranzistori u njima ne idu u zasićenje, pa se izbjegava pojava dugog vremena zadržavanja (v. Elektronika, sklopovi, TE4, str. 550). Utrošak je snage u ovim sklopovima dosta velik.

Konstrukcija ECL-sklopova temelji se na tzv. strujnoj sklopu. Ulaganje ECL-sklop (sl. 43) podseća na diferencijalno pojačalo, ali ima malu nesimetriju (kolektorski otpori), a baza tranzistora Tr_3 spojena je na stalni potencijal. Promjene stanja sklopa ostvaruju se malim promjenama napona na ulazima.



Sl. 43. Ulagni ECL-sklop koji obavlja funkcije ILI i NILI

Pri niskim razinama na ulazima vodi tranzistor Tr_3 , a ako je visoka razina na barem jednom ulazu, struju preuzima jedan od ulaznih tranzistora, a tranzistor Tr_3 više ne vodi. Na kolektorima se dobiju komplementarni signali koji se na stvarnom sklopu (v. tabl. 7) preko emiterских sljedila kao međusklopova vode na izlaze: izlaz ILI ($Z_1 = A + B$) i izlaz NILI ($Z_2 = \overline{A} + \overline{B}$).

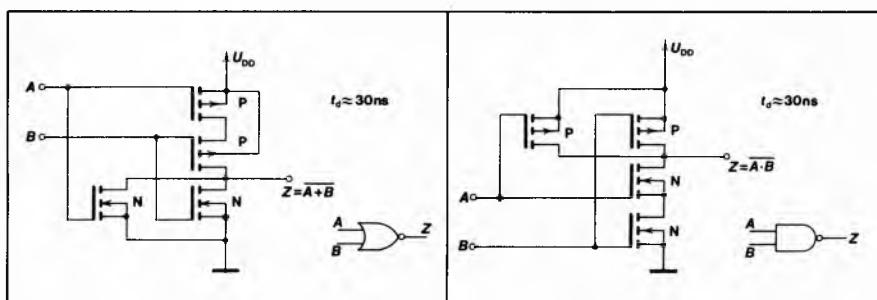
Razvoj ECL započeo je pojavom prve podskupine ECL I (god. 1962). Zahtjev za većim brzinama uvjetovao je pojavu podskupine ECL II (god. 1966) i najbrže podskupine ECL III (god. 1968), koje su postepeno istisnule iz upotrebe podskupinu ECL I. Podskupina ECL 10000 (god. 1971) popunila je prazninu u pogledu brzine između podskupina ECL II i ECL III. Osim toga, ova podskupina jednostavnija je u praktičnoj primjeni s obzirom na vrlo brzi ECL III, a po utrošku snage sumjerljiva je s dvostruko sporijim ECL II, a troši manje od polovice snage potrebne za ECL III. Izbor sklopova rastao je s razvojem podskupina, a u podskupini ECL 10000 on je vrlo veliki. S obzirom na kompatibilnost sklopova ECL III i ECL 10000 mogu se ovi sklopovi optimalno upotrijebiti pri gradnji složenih uređaja.

ECL općenito spada u kategoriju brze logike (engl. High Speed Logic) u koju se ubraju logike čiji temeljni sklopovi kasne manje od 6ns, a bistabili dozvoljavaju frekvenciju impulsita ritma veću od 50MHz. Očito je da ovamo pored ECL spada još samo Schottky TTL. ECL ima nekoliko karakterističnih dobroih svojstava: veliki ulazni i mali izlazni otpor sklopova i veliki faktor razgranjivanja, odnosno mogućnost opterećenja, postojanje komplementarnih izlaza, mogućnost spajanja izlaza i ostvarivanja funkcije spojeni ILI (engl. wired OR), mogućnost pobudivanja linija, stalni utrošak snage bez obzira na stanje sklopa i beznačajno generiranje smetnji.

Skupina integriranih digitalnih sklopova s MOS-tranzistorima, zahvaljujući novim sklopovskim rješenjima i razvoju tehnologije, bilježe stalni napredak. U početku se radilo s PMOS (P-kanalni MOSFET), a brzine su bile relativno male. Nova rješenja upotrebljavaju NMOS (N-kanalni MOSFET) i niz sklopovskih i tehnoloških detalja za poboljšanja, tako da se ostvaruju i sve veće brzine rada sklopova, i sve viši stupanj integracije na području mikroprocesora, te memorijskih sklopova (v. Memorije, str. 463).

Skupina integriranih digitalnih sklopova s komplementarnim MOS-tranzistorima (CMOS — engl. Complementary MOS ili COS/MOS — engl. Complementary Symmetry MOS) imaju neznatan utrošak snage u statičkim uvjetima (reda nW). Pri radu sklopa utrošak snage ovisi o frekvenciji, ali je općenito dosta mali (reda mW za temeljne i ostale jednostavnije sklopove). Pored toga prednosti CMOS jesu: velik raspon u izboru napona napajanja (3...18V), moguća kompatibilnost s TTL, velika imunost na smetnje (dozvoljavaju se smetnje do 45% napona napajanja), veliki faktor razgranjivanja (~50), te vrlo veliki izbor sklopova od niskog do visokog stupnja integracije. Iz shema temeljnih sklopova vidi se (tabl. 8) da je u bilo kojem logičkom stanju sklopa strujni krug prekinut, jer je uvijek

Tablica 8
SKUPINA CMOS, TEMELJNI SKLOPOVI



Elementi ulaznog sklopa odabiru se tako da u stanju vođenja tranzistor nije u zasićenju nego u aktivnom području (stabilizacija struje emiterškim otporom kao u pojačalu). Kolektorski otpori odabrani su tako da se ostvari potrebeni hod napona kolektora. Ako npr. tranzistor Tr_1 provede kada je napon na njegovoj bazi veći od U_{BB} , tada je i struja kroz tranzistor Tr_1 veća od struje koja je tekla kroz tranzistor Tr_3 , pa je $R_{C1} < R_{C2}$ zbog toga da bi se na tim otporima ostvarili jednak padovi napona pri protjecanju struje.

jedan od serijski spojenih tranzistora zakočen. Pri promjenama stanja nabijaju se i izbijaju parazitne kapacitivnosti, tako da utrošak snage raste s frekvencijom.

Stupanj integracije integriranih digitalnih sklopova. U početku u skupinama integriranih digitalnih sklopova susreće se samo ograničen izbor jednostavnih sklopova. Pored temeljnog sklopa, koji obično obavlja funkciju NI, odnosno NILI (ove su funkcije prikladne za realizaciju bilo koje osnovne ili složene funkcije, v. Elektronika, sklopovi, TE4, str. 559), susreću

se snažni logički sklop (engl. power gate, buffer) s povećanim faktorom razgranjivanja, bistabil, te još po neki logički ili digitalni sklop.

Razvoj tehnologije vremenom omogućuje sve viši stupanj integracije, tako da se ide na integriranje sve složenijih sklopova, pa čak i čitavih uređaja. Razlikuju se: *niski (mali) stupanj integracije* (engl. Small Scale Integration, kratica SSI). Radi se o sklopovima koji sadrže do ~100 elemenata (tranzistor, dioda, otpora), odnosno nekoliko desetaka osnovnih logičkih sklopova; *srednji stupanj integracije* (engl. Medium Scale Integration, kratica MSI). Radi se o sklopovima koji sadrže do nekoliko stotina elemenata, odnosno do ~100 osnovnih logičkih sklopova (odnosno ekvivalentnih funkcija); *visoki (veliki) stupanj integracije* (engl. Large Scale Integration, kratica LSI). Radi se o sklopovima koji sadrže do nekoliko tisuća elemenata, odnosno stotine, pa i tisuće osnovnih logičkih funkcija; *vrlo visoki (veliki) stupanj integracije* (engl. Very Large Scale Integration, kratica VLSI). Radi se o sklopovima koji sadrže desetak i više tisuća elemenata, odnosno ~4000 i više osnovnih logičkih funkcija. Navedene granice između pojedinih stupnjeva integracije su tipične i nisu oštore.

SSI-skloovi. Tipični SSI-sklopovi jesu: logički sklopovi NI, NILI, NE, I, ILI, EXILI, I-ILI-NE, snažni logički sklopovi, sklopovi za odašiljanje i primanje signala na prijenosnim linijama, Schmittov okidni sklop s logičkim ulazima, različne izvedbe bistabila, monostabili, logički sklopovi s tri stanja itd.

Karakteristično je za SSI-sklopove da se u početku išlo na mali broj osnovnih sklopova (npr. NILI i bistabil) s kojima su prikladnim spajanjem realizirane sve osnovne i složene funkcije. Vremenom se broj sklopova povećava jer se pokazuju da je ipak povoljnije imati ne samo, npr. funkciju NI nego i sve ostale osnovne funkcije. Uočava se (ne samo za SSI nego i za MSI i LSI) potreba za različnim izvedbama izlaznih stupnjeva logičkih sklopova i potreba za mogućnošću spajanja izlaza (spojeni I, v. Elektronika, sklopovi, TE4, str. 562). Osnovne izvedbe izlaza sklopova TTL-skupine prikazane su u tabl. 9.

Protutaktni izlaz penje se brzo prema visokoj razini zahvaljujući aktivnom elementu Tr_4 (engl. active pull-up). Spojeni I se ne dozvoljava.

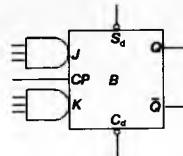
Izlaz s otvorenim kolektorom, kojemu se otpor dodaje izvana, penje se sporije prema visokoj razini. Razlog je upravo u dodanom pasivnom elementu, otporu, koji s parazitnim kapa-

citivnostima čini relativno veliku vremensku konstantu (engl. passive pull-up). Međutim, spajanje izlaza, tj. funkcija spojeni I je dozvoljena, s time da zajednički otpor R_c treba proračunati da bude unutar granica koje određuju struje i naponske razine sklopa za oba logička stanja.

Izlaz sa tri stanja može pored stanja niske i visoke razine poprimiti i treće stanje pri kojem oba izlazna tranzistora (Tr_3 i Tr_5) ne vode, tj. rad sklopa je onemogućen. Iako se radi o protutaktnom izlazu, izlazi takvih sklopova mogu se međusobno spajati, s time da se signalom na ulazu D omogući uvijek rad samo jednog sklopa.

Sve tri prikazane izvedbe izlaznih stupnjeva susreću se kako u SSI-sklopovima, tako i u sklopovima viših stupnjeva integracije, pa se prema primjeni bira sklop s prikladnom izvedbom izlaza. Tako su izlazi sa tri stanja posebno prikladni ako se izlazi vezuju na sabirnice (engl. bus).

Osnovne izvedbe integriranih bistabila jesu: *jednostavni bistabil* (engl. latch) dobiven spajanjem logičkih NI-sklopova (ili NILI) u petlju pozitivne povratne veze. To su bistabili tipa RS ili D (v. Elektronika, sklopovi, TE4, str. 561). Ako se upis omogućuje (engl. enable) preko posebnog ulaza, radi se o upravljanom bistabili (tabl. 10); *dvostruki bistabil* (engl. master-slave flip-flop) dobiven od dva jednostavna (v. Elektronika, sklopovi, TE4, str. 563); *bridom okidanu bistabil* (engl. edge-triggered flip-flop), koji po mogućnostima odgovara dvostrukom bistabili, ali ima prednost u pogledu manje osjetljivosti na smetnje na ulazima. Dok je pristup u bistabil preko ulaza J i K u dvostrukom bistabili otvoren za cijelo vrijeme trajanja impulsa ritma CP (engl. Clock Pulse), dotele je u bridom okidanom bistabili pristup otvoren samo kratkotrajno za vrijeme brida impulsa CP. Pored sinhronih ulaza J i K koji djeluju u sinhronizmu s impulsom ritma CP, ovi bistabili redovito imaju i asinhronne ulaze za brisanje i/ili postavljanje (C_d i S_d na sl.



Sl. 44. Logički simbol dvostrukog i bridom okidanog bistabila tipa JK

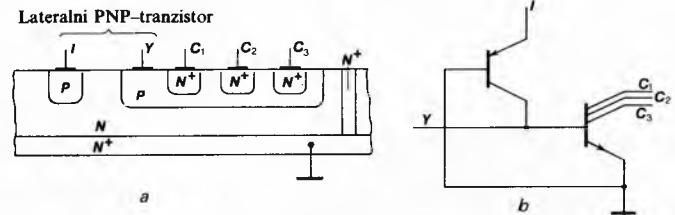
44). Da li neki od ulaza ima ili nema kružić (negaciju) ovisi o tome da li visoka ili niska razina, odnosno pozitivni ili negativni brid djeluje na stanje sklopa.

Tablica 9
IZLAZI SKLOPOVA TTL-SKUPINE ILUSTRIRANE NA INVERTORU

Simbol invertora i shema protutaktnog izlaza (engl. totem-pole output)	Simbol invertora i shema izlaza s otvorenim kolektorom (engl. open-collector output)	Simbol invertora s tri stanja i njegova shema (engl. tri-state output)

MSI-sklopovi. Problemi koje je trebalo optimalno riješiti pri prijelazu na integraciju srednjeg stupnja bili su: prihvativa cijena, ograničena dissipacija snage i prilagodljivost standardnim kućistima. Cijenu određuju u prvom redu dobar prinos (engl. yield, to je postotak ispravnih sklopova dobiven u proizvodnji) i velika serija. Ograničena dissipacija snage za određena kućista ograničavala je stupanj integracije, odnosno zahtijevala je rješenja sklopova koja troše manje snage po osnovnom sklopu. Standardna kućista ograničavaju broj pristupa sklopu, pa pri projektiranju sklopa treba strogo paziti na broj i funkcionalnost ulaza i izlaza koji se žele dovesti na izvode kućista. Svi ti problemi optimalno su riješeni tako da postoji vrlo široki izbor MSI-sklopova u skupinama TTL, CMOS i ECL. Tipični MSI-sklopovi jesu zbrajala, množila, komparatori, generatori i ispitivala pariteta, registri, ispisne memorije (engl. Read Only Memories, kratica ROM) manjih kapaciteta, uključujući i programabilne (PROM), memorije s izravnim pristupom (engl. Random Access Memory, kratica RAM) manjih kapaciteta, pretvornici kodova, selektori podataka, odnosno multipleksori, dekoderi, odnosno demultipleksori, međusklopovi za indikatore, asinhrona i sinhrona brojila, koderi.

strukture vidi se da se tu stapa područje tranzistora, tj. područje N je baza PNP-tranzistora i emiter NPN-tranzistora, a područje P koje je kolektor PNP-tranzistora ujedno je i baza NPN-tranzistora. Emiter PNP-tranzistora izvodi se kao traka, tako da svi PNP-tranzistori u složenom sklopu s puno celija

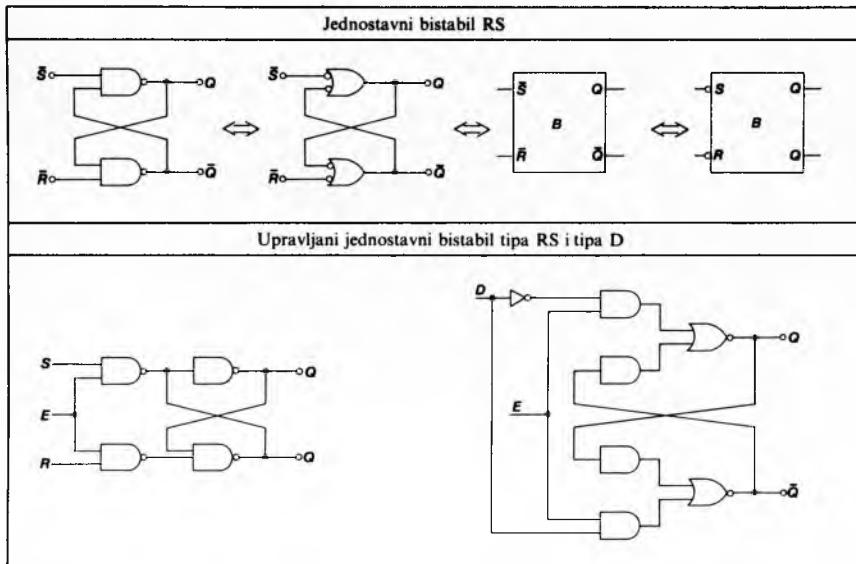


Sl. 45. Osnovna ćelija I²L. a) tehnički presjek b) ekvivalentna shema

imaju zajednički emiter, tzv. injektor. To su razlozi da se ova tehnika javila i pod imenom stopljena tranzistorska logika, kraće MTL (engl. Merged Transistor Logic).

Sama za sebe osnovna ćelija bi obavljala funkciju NE, s time da se izlaz dobiva na više kolektora. Međusobnim spa-

Tablica 10
JEDNOSTAVNI BISTABILI



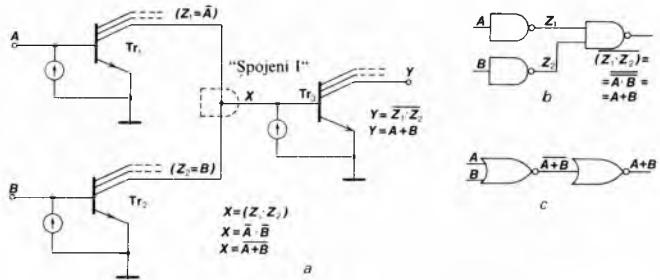
LSI-sklopovi. Tipični LSI-sklopovi jesu: dinamičke i statičke memorije s izravnim pristupom, ispisne memorije (s upisanim sadržajem, programabilne i reprogramabilne), generatori znakova, programabilni logički nizovi, dinamički i statički MOS-registri velikih kapaciteta, aritmetičke logičke jedinice, mikroprocesori.

Spomenuti problemi u MSI-sklopovima javili su se u još jačoj mjeri u LSI-sklopovima i VLSI-sklopovima. Osnovne elemente, odnosno sklopove nastojalo se načiniti čim manjima kako bi veliki sklop zauzimao što manju površinu silicijске pločice. Osim toga, osnovni sklop treba trošiti što manje snage uz što veću brzinu rada. Tako je osim dimenzija kao mjerilo pogodnosti sklopa za visoki stupanj integracije uveden umnožak utrošene snage (dissipacije) i kašnjenja sklopa (engl. speed-power product).

S obzirom na dimenzije elemenata, MOS-tehnika imala je u početku veliku prednost pred bipolarnom tehnikom. Međutim, pojavom integrirane injekcijske logike ili skraćeno I²L-a (engl. Integrated Injection Logic) dolazi do znatnog prodora bipolarnih tehnika u područje LSI, a i poticaja za dalji razvoj u područjima bipolarnih i MOS-tehnike.

Tehnika I²L. Osnovna ćelija, koja je ujedno i osnovni sklop, sastoji se od višekolektorskog NPN-tranzistora i jednog dodatnog, tzv. lateralnog PNP-tranzistora (sl. 45). Iz tehničke

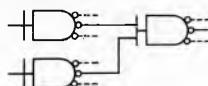
janjem ćelija ostvaruju se funkcije NI, odnosno NILI, pa prema tome i sve osnovne i složene funkcije (sl. 46). Injektor je prikazan kao strujni izvor i služi kao izvor struje za bazu PNP-tranzistora (npr. Tr₃), ili kao trošilo za neki od ranijih tranzistora koji vodi (npr. Tr₁). Bitno je da se ne smiju me-



Sl. 46. Spajanje ćelija u tehnici I²L. a) električna shema, b i c logičke interpretacije

dušobno spajati baze tranzistora, jer to može uzrokovati nejednoliku raspodjelu struje po spojenim bazama zbog nejednakosti ulaznih karakteristika (ta se pojava naziva engl. current

hogging). Od logičkih interpretacija popularnija je ona s NI-funkcijama, s time da se simbol može modificirati s obzirom na višekolektorski izlaz i samo jedan ulaz (bazu) prema sl. 47.

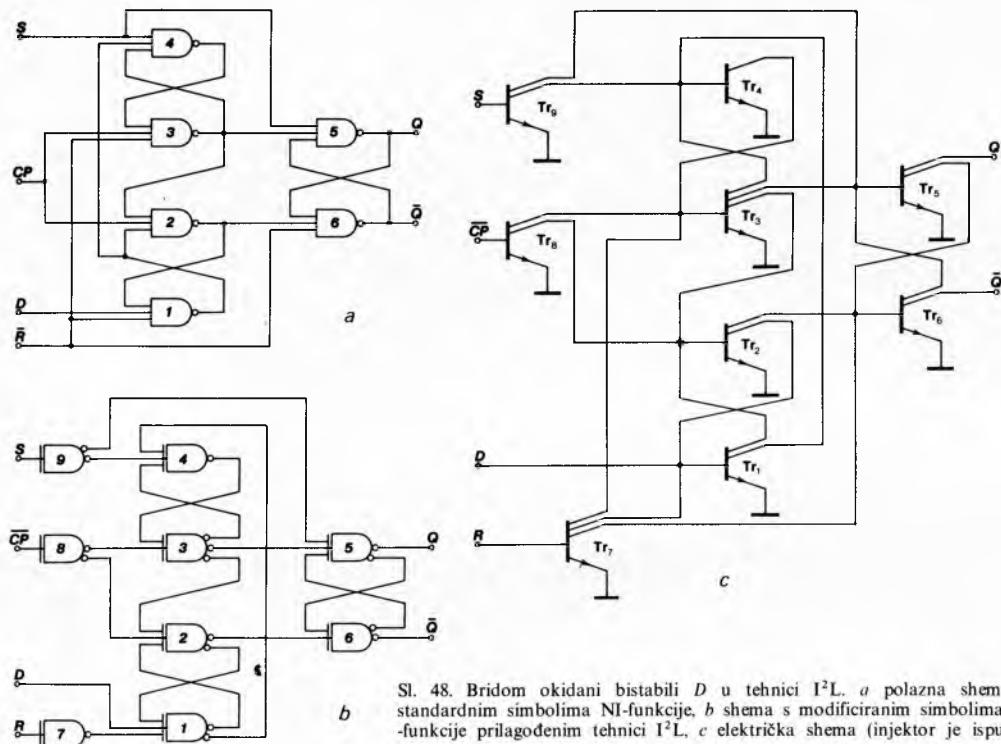


Sl. 47. Modificirani simboli za NI-funkciju prikladniji za I²L

Na sl. 48 prikazana je logička shema (*a* i *b*) i električka shema (*c*) ispuštenim injektorom (*c*) bridom okidnog bistabila tipa D, s ulazima za postavljanje i brisanje. Vidi se da sklop sadrži svega devet celija.

pova rađenih za specifične primjene. U mnogim skloporovima kombiniraju se ECL, TTL i analogni skloporovi s I²L-om. U dinamičkim memorijama to je jednostavna jednotranzistorска celija, a u statičkim memorijama celija od 6 tranzistora stopljena u svega 3 N-područja, 2 P-područja, plus 3 P-područja koja su zajednička za dvije celije.

Prikladnost sklopa za LSI. Usporede li se ekvivalentni osnovni skloporovi nekih karakterističnih izvedbi prema tabl. 11, uočava se prikladnost određenih rješenja za LSI. Traži se što manja površina, što manji broj elemenata, a u tehnološkom procesu što manji broj maski i difuzija.



Sl. 48. Bridom okidani bistabili D u tehnici I²L. *a* polazna shema sa standardnim simbolima NI-funkcije, *b* shema s modificiranim simbolima NI-funkcije prilagođenim tehnici I²L, *c* električka shema (injektor je ispušten)

Mnogi se skloporovi u tehnici I²L/MTL danas već nalaze u proizvodnji: dinamičke i statičke memorije s izravnim pristupom, mikroprocesori, djelila frekvencije, sklop sata te niz sklo-

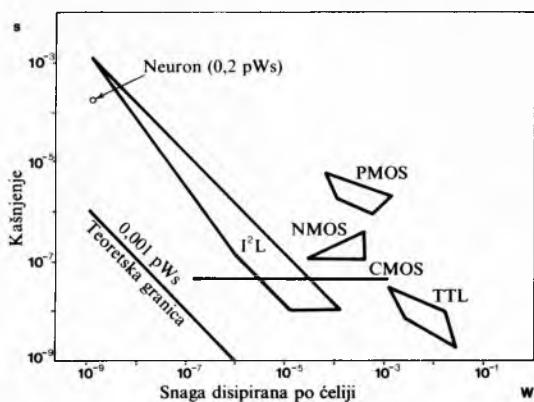
Da li je sklop prikladan za LSI pokazuje i umnožak dissipacije snage i kašnjenja. Taj se umnožak promatra za temeljni sklop i treba da bude što manji.

Tablica 11
MEHANIČKE KARAKTERISTIKE OSNOVNIH INTEGRIRANIH LOGIČKIH SKLOPOVA

	STD TTL	CMOS	ECL LSI	SCHOTTKY LSI	PMOS	SG NMOS	I2L
Broj komponenata	3	3	3	3	2	2	1
Površina sklopa (u kvadratnim milima)	52,8	49,8	31	19,9	10,6	5,6	4,8
Broj maski	7	6	7	7	4	7	4
Broj difuzija	4	3	4	4	1	3	2

$$1 \text{ mil} = 10^{-3} \text{ incha} = 10^{-3} \cdot 2,54 \text{ cm}$$

Na sl. 49 grafički su prikazana područja u kojima se nalaze sklopovi različnih izvedbi koji se susreću u području LSI.



Sl. 49. Grafički prikaz ovisnosti kašnjenja o snazi pojedinih sklopova.

Vidi se da su postojeće karakteristike još dosta daleko od teoretske granice, pa se očekuje dalji razvoj i pomicanje naznačenih polja prema teoretskoj granici (0,001 pWs).

A. Szabo

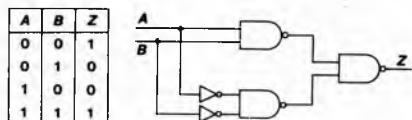
Funkcionalni moduli srednjeg stupnja integracije

Digitalni sustav za obavljanje definirane funkcije gradi se od manjih cjelina, tzv. modula, koji se međusobno povezuju u cjelinu. Moduli u kojima izlazne veličine ovise samo o trenutnim veličinama na ulazima nazivaju se *kombinacijskim modulima* ili sklopovima. Za gradnju takvih cjelina upotrebljavaju se samo jednostavni logički sklopovi (v. *Elektronika, sklopovi*, TE4, str. 558). *Sekvenčni (slijedni) moduli* ili sklopovi jesu takvi moduli u kojima ponašanje ne ovisi samo o trenutnoj pobudi, nego i o sekvenčnosti ranijih vrijednosti ulaza. S obzirom na konstrukciju, ti sklopovi sadrže barem jedan memorijski element — bistabil.

Ponašanje pojedinih digitalnih sklopova opisuje se pomoću apstraktnih *logičkih varijabli*. Taj je naziv upotrijebljen zbog analogije u matematičkom aparatu originalno upotrijebljenom za analizu u logici sudova. Logičke varijable označavaju se velikim slovima, npr. A, B, C, ..., odnosno ako se radi o grupi varijabli koje imaju neko zajedničko svojstvo, s indeksiranim velikim slovom, npr. B₀, B₁, ..., B_{n-1}.

Logička varijabla može poprimiti samo dva značenja. Najčešće upotrebljavane oznake za ta dva stanja jesu znamenke binarnog sustava 0 i 1. Te oznake nemaju pri tom primarno značenje brojki, što ne znači da im se to značenje ne može prema potrebi pripisati. Susreću se često i oznake T (od engl. true = istinito) i F (od engl. false = lažno). Nadalje, zbog toga što se logičke varijable fizičko ostvaruju kao razine napona na pojedinim stezalkama električkih sklopova, upotrebljavaju se i oznake H (od engl. high = visok) i L (od engl. low = nizak).

Karakteristični kombinacijski sklopovi. Kombinacijski sklopovi opisuju se tablicama stanja, i to tako da se za svaku kombinaciju ulaznih varijabli definira vrijednost izlaznih varijabli. Na sl. 50 je i tablica stanja za sklop koji uspore-

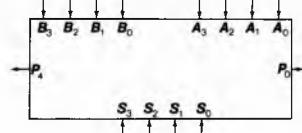


Sl. 50. Tablica stanja sklopa za usporedbu

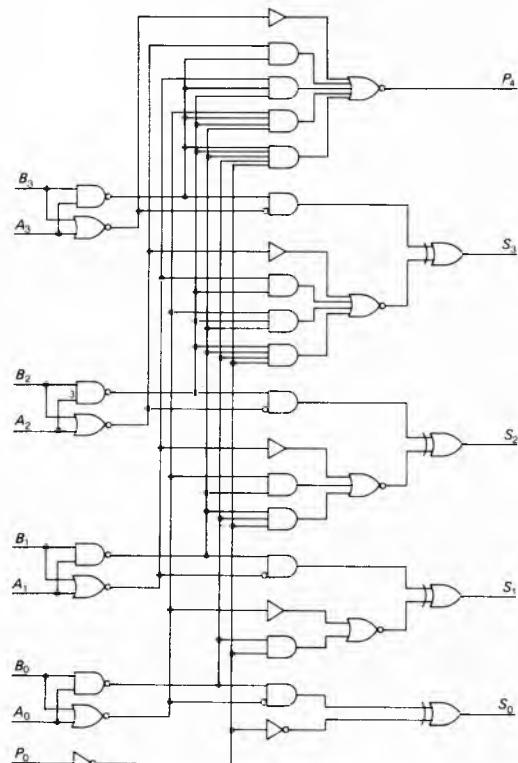
đuje dvije ulazne logičke varijable A i B. Izlazna varijabla mora poprimiti vrijednost 1 kada su ulazne varijable jednakih vrijednosti. Sklop koji ostvaruje zadatu funkciju izведен je s osnovnim sklopovima NI i NE. Logički izraz koji povezuje

izlazne i ulazne varijable glasi $Z = AB + \bar{A}\bar{B}$ (v. *Elektronika, sklopovi*, TE4, str. 560). Izlazna varijabla Z logička je funkcija ulaznih varijabli. Svaka logička funkcija može se ostvariti povezivanjem određenih osnovnih logičkih sklopova u cjelinu. Postupak projektiranja provodi se tako da se na osnovi tablice stanja ili algebarskih izraza upotrebom teorema logičke algebre nastoji izvesti što jednostavniji i prema tome ekonomičniji sklop. Prilikom konačnog izbora rješenja mora se osim toga paziti na fizička svojstva osnovnih sklopova, kao što su dozvoljena opteretivnost sklopa i vrijeme potrebno za uspostavljanje mirnog stanja u sklopu. Pojavom sklopa srednjeg stupnja integracije, koju čine zaokružene funkcionalne cjeline projektiranje i izvedba digitalnih sustava sastoji se pretežno od upotrebe takvih sklopova uz samo najnužniju upotrebu jednostavnih sklopova. Prema funkciji karakteristični kombinacijski moduli mogu se svrstati u nekoliko kategorija: aritmetički sklopovi, pretvarači kodova, komparatori, multipleksori, demultipleksori. Čitav niz proizvođača proizvodi različite varijante sklopova u različitim tehnologijama. Nastojanje za što širom upotrebljivošću očituje se u tim sklopovima na dva načina: dodatnim upravljačkim ulazima može se donekle variirati funkcija sklopa, odnosno nastoji se sklopove projektirati tako da se povezivanjem jednakih sklopova može po volji povećavati broj bitova u riječima nad kojima se provodi neka operacija. U daljem tekstu opisuju se samo najtipičniji moduli, i to s funkcionalnog stanovišta.

Sklop za zbrajanje dvaju četverobitnih brojeva prikazuje sl. 51, a jednu od mogućih izvedbi tog sklopa sl. 52. Čitav sklop smješten je u standardno kućište sa šesnaest izvoda (četvrnaest funkcionalnih i dva za priključak napona napajanja). Brojevi A i B svaki sa četiri bita mogu dati sumu koja ima jedan bit više (v. *Digitalna računala*, TE3, str. 324). Zbog

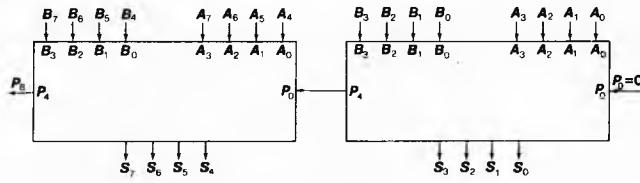


Sl. 51. Sklop za zbrajanje



Sl. 52. Shema sklopa za zbrajanje

toga, uz četiri izlazne varijable S_0 , S_1 , S_2 i S_3 , postoji i peti izlaz P_4 , koji je peti bit zbroja, odnosno prijenos na peto binarno mjesto. Ulaž P_0 , dodan je u sklop zbog toga da se omogući prijenos s ranijeg binarnog mjesta i time omogući upotrebljivost tog sklopa za zbrajanje višebitnih brojeva. Pri najnižem binarnom mjestu treba postaviti $P_0 = 0$. Slika 53 prikazuje način spajanja dvaju sklopa za zbrajanje, čime se omogućuje zbrajanje dvaju osambitnih binarnih brojeva A i B .



Sl. 53. Sklop za zbrajanje dvaju osambitnih brojeva

Oznake unutar pravokutnika koji simbolizira modul služe za opis funkcije modula, dok su oznake uz pojedinu ulaznu i izlaznu liniju po korisniku definirane logičke varijable. Proizvoljno dugim lancem može se ostvariti sklop za zbrajanje riječi s više bitova.

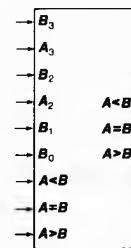
Digitalni komparator. Često je potrebno uspoređivati dvije riječi. Ako riječ sadrži kôd nekog znaka, tada treba samo ustanoviti da li je sadržaj jednak ili različit sadržaju druge riječi. Međutim, ako se riječi interpretiraju kao binarni brojevi, npr. A i B , tada je često poželjna potpuna usporedba, tj. treba ustanoviti da li je $A = B$, $A > B$ ili $A < B$. I jedna i druga operacija može se provesti univerzalnim sklopom za usporedbu ili komparatorom. Usporedba se zasniva na činjenici da se odluka o relativnom odnosu dvaju binarnih brojeva može donijeti na osnovi prvog različitog para bitova, počevši od najtežeg binarnog mjeseta. Npr., ako se uspoređuju dva četverobitna binarna broja

$$A = 11xx$$

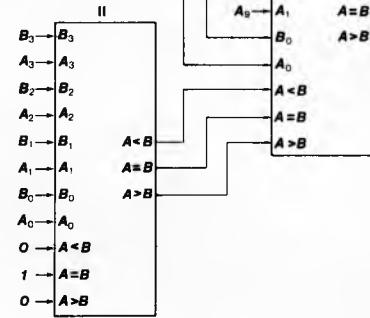
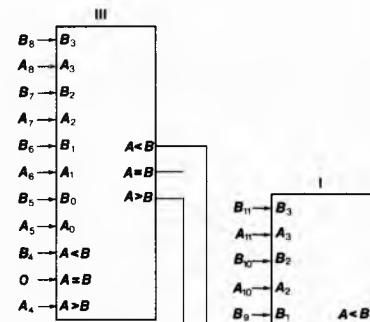
$$B = 10xx,$$

tada je broj A veći od broja B , što se može ustanoviti u drugom bitu slijeva. Brojevi su naravno jednakci ako su svi bitovi međusobno jednakci.

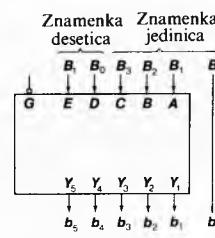
Sl. 54 prikazuje sklop za usporedbu dvaju četverobitnih brojeva, a sl. 55 jednu od mogućih izvedbi tog sklopa. Sklop ima tri izlaza $A < B$, $A = B$ i $A > B$, od kojih je samo jedan u stanju 1, i to onaj koji odgovara relativnom odnosu dvaju binarnih brojeva. Osim toga sklop ima i tri ulaza $A < B$, $A = B$, $A > B$, koji omogućuju proširenje. Stanja sa tih ulaza direktno se prenose na izlaze, ako su svi bitovi koji se uspoređuju jednakci. Tablica 12 potpuno opisuje ponašanje tog sklopa. S obzirom da sklop ima ukupno jedanaest ulaznih varijabli, klasična tablica stanja koja prikazuje sve kombinacije ulaznih



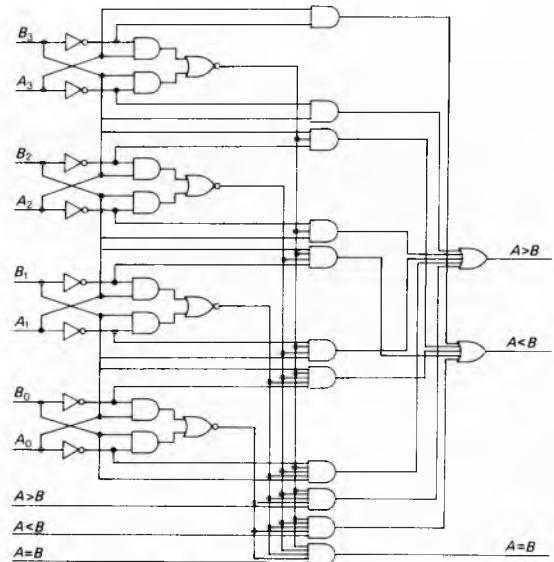
Sl. 54. Sklop za usporedbu



Sl. 56. Sklop za uspoređivanje dvaju dvaestibitnih brojeva



Sl. 57. Sklop za pretvorbu BCD u binarni kôd



Sl. 55. Shema sklopa za usporedbu

Tablica 12
FUNKCIJA SKLOPA ZA USPOREDBU

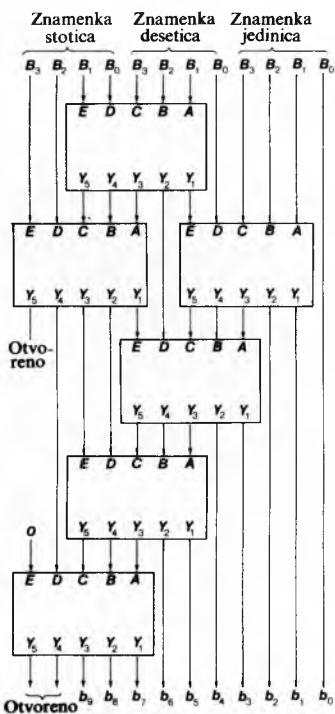
A ₃ , B ₃	ULAZI					IZLAZI			
	A ₂ , B ₂	A ₁ , B ₁	A ₀ , B ₀	A > B	A < B	A = B	A > B	A < B	A = B
A ₃ > B ₃	x	x	x	x	x	x	1	0	0
A ₃ < B ₃	x	x	x	x	x	x	0	1	0
A ₃ = B ₃	A ₂ > B ₂	x	x	x	x	x	1	0	0
A ₃ = B ₃	A ₂ < B ₂	x	x	x	x	x	0	1	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ > B ₁	x	x	x	x	1	0	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ < B ₁	x	x	x	x	0	1	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ > B ₀	x	x	x	1	0	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ < B ₀	x	x	x	0	1	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	1	0	0	1	0	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	0	1	0	0	1	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	0	0	1	0	0	1
<hr/>									
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	0	0	0	0	0	0
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	0	1	0	0	0	1
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	0	1	0	1	1	1
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	1	0	1	1	0	1
A ₃ = B ₃	A ₂ = B ₂	A ₁ = B ₁	A ₀ = B ₀	1	1	1	1	1	1

varijabli ($2^{11} = 2048$) bila bi preglomazna i nepregledna. Zbog toga se u tablici upotrebljavaju oznake: $A_i > B_i$ za $A_i = 1$ i $B_i = 0$; $A_i < B_i$ za $A_i = 0$ i $B_i = 1$; $A_i = B_i$ za $A_i = 0$ i $B_i = 0$, odnosno $A_i = 1$ i $B_i = 1$. Oznaka x znači da varijable mogu imati proizvoljne iznose koje ne utječu na funkciju sklopa. Osnovno ponašanje sklopa opisano je u tablici do crtkane linije, a dio funkcije opisan ispod crtkane linije omogućuje fleksibilno povezivanje za proširenje u strukturu za usporedbu riječi s većim brojem bitova. Slika 56 prikazuje kako se sa tri sklopa uspoređuju dva broja A i B sa dvanaest bitova. Za razliku od povezivanja sklopova za zbrajanje (sl. 53) u lančastu strukturu, na sl. 56 uočuje se tzv. stablena struktura. Dodavanjem još triju sklopova na ulaze sklopa označenog na slici sa I, može se proširiti broj bitova na 24, a dodavanjem još jedne razine na ukupno 120 bitova, što zadovoljava praktički sve potrebe.

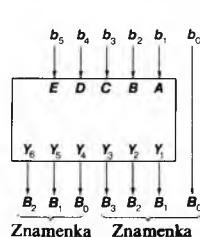
Pretvorba kodova. Prevođenje jednog koda u drugi jest vrlo često u digitalnim sustavima, i to osobito pri unošenju podataka u sustav, te pri pripremi za izdavanje podataka. Postoje sklopovi za pretvaranje jednostavnijih kodova, dok se složeniji kodovi danas pretvaraju pomoću ispisanih memorija, i to tako da se bitovi ishodnog koda upotrebljavaju kao bitovi adrese, a pripadni drugi kód upisan je kao sadržaj riječi s tom adresom. Zbog toga što je dekadni sustav uobičajen u normalnoj upotrebi, a binarni sustav brojeva je svojstven digitalnom sustavu, vrlo se često moraju obaviti pretvorbe između ta dva koda.

Simbol sklopa kojim se može provoditi pretvorba dekadnog sustava čije znamenke su kodirane u *kodu BCD* u *binarni sustav* prikazuje sl. 57, a funkcija mu je opisana u tabl. 13. Najniži bit u toj pretvorbi ne treba modificirati tako da se direktno može upotrijebiti u binarnom kodu. Osobitost tog sklopa jest da za znamenku desetnicu postoje samo dva bita, pa se mogu prikazati samo znamenke 0, 1, 2 i 3. Prema tome, maksimalni dekadni broj je 39, te je potrebno samo šest binarnih znamenki na izlazu.

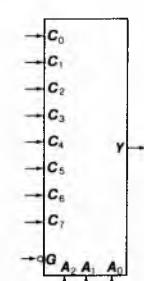
Pogodnim spajanjem više jednakih sklopova može se obaviti pretvorba dekadnih brojeva s više znamenki. Slika 58 prikazuje način spajanja za pretvorbu broja sa tri dekadne znamenke. Binarni broj mora imati deset bitova ($2^{10} = 1024$) da bi se mogao prikazati maksimalni dekadni broj 999. Obrнутa pretvorba može se obaviti *pretvaračem iz binarnog koda u dekadne*



Sl. 58. Sklop za prevođenje troznamenkastog broja u binarni



Sl. 59. Sklop za pretvorbu binarnog u dekadni sustav



Sl. 60. Selektor/multiplexorsa osam ulaza

Tablica 13
FUNKCIJA SKLOPA ZA PRETVORBU BCD U BINARNI KÓD

Dekadni brojevi	ULAZI					IZLAZI				
	E	D	C	B	A	Y ₅	Y ₄	Y ₃	Y ₂	Y ₁
0,1	0	0	0	0	0	0	0	0	0	0
2,3	0	0	0	0	1	0	0	0	0	1
4,5	0	0	0	1	0	0	0	0	1	0
6,7	0	0	0	1	1	0	0	0	1	1
8,9	0	0	1	0	0	0	0	1	0	0
10,11	0	1	0	0	0	0	0	1	0	1
12,13	0	1	0	0	1	0	0	1	1	0
14,15	0	1	0	1	0	0	0	1	1	1
16,17	0	1	0	1	1	0	1	0	0	0
18,19	0	1	1	0	0	0	1	0	0	1
20,21	1	0	0	0	0	0	1	0	1	0
22,23	1	0	0	0	1	0	1	0	1	1
24,25	1	0	0	1	0	0	1	1	0	0
26,27	1	0	0	1	1	0	1	1	0	1
28,29	1	0	1	0	0	0	1	1	1	0
30,31	1	1	0	0	0	0	1	1	1	1
32,33	1	1	0	0	1	1	0	0	0	0
34,35	1	1	0	1	0	1	0	0	0	1
36,37	1	1	0	1	1	1	0	0	1	0
38,39	1	1	1	0	0	1	0	0	1	1

BCD-znamenke prema sl. 59. Binarni broj od šest bita rezultira u dekadnom broju koji može imati maksimalni iznos 63. Zbog toga se znamenka desetica mora prikazati barem sa tri bita. Iz opisane funkcije može se lako napisati tablica koja opisuje ponašanje sklopa. Spajanjem više sklopova proširuje se pretvorba na veći broj bitova.

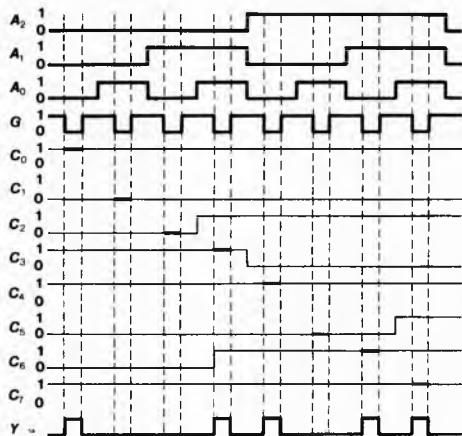
Selektor/multiplexors. Široku primjenu ima kombinacijski modul nazvan *selektor/multiplexor*, kojim se može jedan od više logičkih ulaza odabrati i prenijeti na izlaz. Izbor ulaza obavlja se upravljačkim, tzv. adresnim varijablama. Simbol sklopa sa osam ulaza prikazuje sl. 60, a njegovo ponašanje tabl. 14. Uz osam ulaza C_i i tri adresna ulaza A_i dodana je još jedna ulazna varijabla G , koja djeluje tako da paralizira funkciju sklopa kada ima iznos jedan, a omogućuje normalno ponašanje kada joj je vrijednost nula. S obzirom na to da je nula djelotvorni signal, u simbolu je to istaknuto kružićem na ulaznoj liniji. Ulazi tog djelovanja susreću se i u drugim digitalnim sklopovima i nazivaju se *omogući* (engl. enable) ili pak *onemogući* (engl. disable). Sklopom se mogu obaviti dvije

Tablica 14
FUNKCIJA SELEKTORA/MULTIPLEKSORA

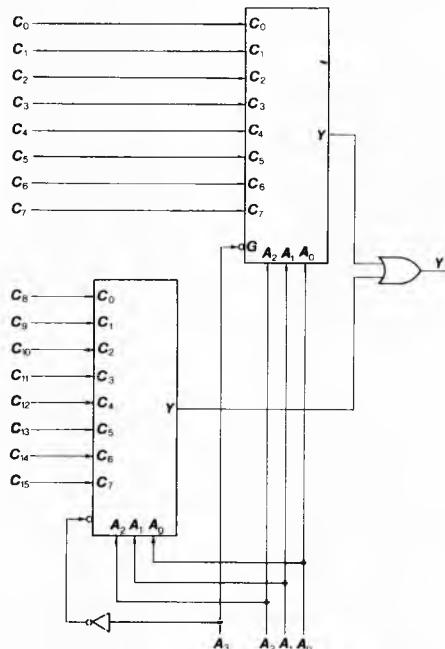
G	ULAZI			Y
	A ₂	A ₁	A ₀	
0	0	0	0	$Y = C_0$
0	0	0	1	$Y = C_1$
0	0	1	0	$Y = C_2$
0	0	1	1	$Y = C_3$
0	1	0	0	$Y = C_4$
0	1	0	1	$Y = C_5$
0	1	1	0	$Y = C_6$
0	1	1	1	$Y = C_7$
1	x	x	x	0

osnovne funkcije: izbor (selekcijski) ulazne varijable i uzastopni prikaz signala s različitim ulaza u vremenskom slijedu na izlaznoj liniji (multiplesiranje), ako se signali na adresnim ulazima i ulazu G mijenjaju kao odredene funkcije vremena. Slika 61 prikazuje takvu upotrebu sklopa. Nakon uspostavljanja adresnih varijabli postavlja se ulaz G u stanje nula i time dozvoljava prijenos prikladnog ulaza na izlaz (podebljani dio linije) samo u kratkom dijelu vremena. Višekratnom upotreboom istog sklopa može se proširiti funkcija na više ulaza. Princip proširivanja prikazan je na sl. 62 upotrebom dvaju selektora/multiplexorsa, čime se dobiva sklop sa šesnaest ulaza.

Adresa pri tom mora imati četiri bita. Proizvode se i selektori/multiplexori sa šesnaest ulaza, ali zbog broja izvoda ne mogu se smjestiti u standardno kućište sa šesnaest izvoda, nego se pojavljuju u kućištu sa dvadeset i četiri izvoda. Osim za opisanu uobičajenu primjenu, ti se sklopovi jednostavno mogu upotrijebiti za ostvarenje proizvoljne logičke funkcije. Tako se



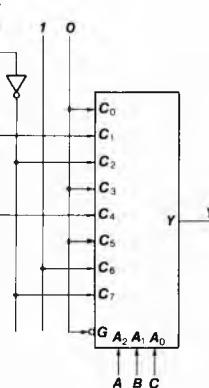
Sl. 61. Prikaz upotrebe selektora/multiplexorsa



Sl. 62. Sklop za proširenje broja ulaza selektora/multiplexorsa

Tablica 15
FUNKCIJA OSTVARENA
SKLOPOM NA SL. 63

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0



Sl. 63. Ostvarenje logičke funkcije selektorom/multiplexorom

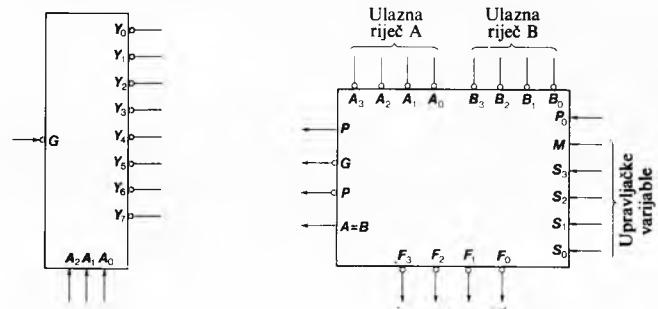
pomoću sklopa sa osam ulaza može jednostavno načiniti kombinacijski sklop za ostvarenje bilo koje logičke funkcije od četiri varijable. Na sl. 63, radi ilustracije tog svojstva, prikazan je sklop sa četiri ulazne varijable A, B, C i D, koji ostvaruje funkciju zadatu tabl. 15.

Dekoder/demultiplexor. Obrnutu funkciju od selektora/multiplexora obavlja sklop *dekoder/demultiplexor*. S jedne ulazne linije stanje se može prenijeti na jednu od izlaznih linija, i to onu koju određuje trenutni podatak na adresnim ulazima. Jedan tip takvih sklopova sa osam izlaza i tri ulazne varijable prikazuje sl. 64, na kojoj se može uočiti da je djelotvorna vrijednost ulazne varijable nula, a isto tako se to odnosi i na izlazne varijable. Taj način rada, često se upotrebljava u integriranim sklopovima i to zbog dva razloga: jednostavnije izvedbe sklopa, ili jednostavnijeg spajanja sklopa u veće strukture. Ponašanje sklopa prikazuje tabl. 16 iz koje se može zaključiti da će pojedini izlaz poprimiti iznos nula samo kada na adresnim ulazima postoji kombinacija bitova koja je u binarnom kodu indeks izlaza i uz to je $G = 0$. Taj sklop, dakle, uz $G = 0$, obavlja i pretvaranje binarnog koda u kód 1 od 8.

Tablica 16
FUNKCIJA DEKODERA/DEMULITPLEKSORA

G	ULAZI			IZLAZI							
	A ₂	A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
0	0	0	0	0	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1
0	1	1	0	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	0
1	x	x	x	1	1	1	1	1	1	1	1

Pretvaranje bilo kojeg koda u kód 1 od n naziva se u digitalnoj tehnici *dekodiranjem*, pa otuda i drugi dio naziva za takav sklop. Proizvode se još i sklopovi srednjeg stupnja integracije sa dvobitnim i četverobitnim adresama, odnosno sa četiri i šesnaest izlaza, te tzv. *BCD-dekoder* koji dekadne znamenke iz koda BCD pretvara u kód 1 do 10.

Sl. 64. Dekoder/
demultiplexor
sa osam izlaza

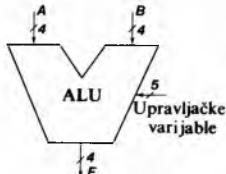
Sl. 65. Aritmetičko-logička jedinica

Aritmetičko-logička jedinica. U kategoriji sklopova srednjeg stupnja integracije, težnja je za što univerzalnijim sklopm rezultirala razvojem i *proizvodnjom aritmetičko-logičke jedinice*, za koju se upotrebljava kratica ALU (engl. Arithmetic Logic Unit). Sklop obavlja različite operacije na dvije četverobitne ulazne riječi A i B, a rezultat se operacije pojavljuje kao četverobitna riječ F (sl. 65). Osim toga, postoji pet ulaznih upravljačkih varijabli, koje definiraju vrstu operacije. Operacije su podijeljene u dvije grupe od po šesnaest. Uz $M = 1$ obavljaju se tzv. logičke operacije, i to pojedinačno nad svakim parom ulaznih bitova A_i i B_i , a uz $M = 0$ aritmetičke i logičke operacije. Upravljačka riječ S sastavljena od bitova prikazanih varijablama S_0, S_1, S_2 i S_3 detaljnije određuje operaciju. Osim spomenutih izvoda, sklop ima izvode koji omogućuju proši-

Tablica 17
FUNKCIJA ARITMETIČKO-LOGIČKE JEDINICE

S_3	S_2	S_1	S_0	$M = 1$ logičke operacije	$M = 0$ aritmetičke operacije	
					$P_0 = 0$, bez prijenosa	$P_0 = 1$, s prijenosom
0	0	0	0	$F = \bar{A} $	$F = A \text{ MINUS } 1$	$F = A$
0	0	0	1	$F = \bar{A}B$	$F = AB \text{ MINUS } 1$	$F = AB$
0	0	1	0	$F = \bar{A} + B$	$F = \bar{A}\bar{B} \text{ MINUS } 1$	$F = A\bar{B}$
0	0	1	1	$F = 1$	$F = \text{MINUS } 1$	$F = \text{NULA}$
0	1	0	0	$F = A + B$	$F = A \text{ PLUS } (A + \bar{B})$	$F = A \text{ PLUS } (A + \bar{B}) \text{ PLUS } 1$
0	1	0	1	$F = \bar{B}$	$F = AB \text{ PLUS } (A + \bar{B})$	$F = AB \text{ PLUS } (A + \bar{B}) \text{ PLUS } 1$
0	1	1	0	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
0	1	1	1	$F = A + \bar{B}$	$F = A + \bar{B}$	$F = (A + \bar{B}) \text{ PLUS } 1$
1	0	0	0	$F = \bar{AB}$	$F = A \text{ PLUS } (A + B)$	$F = A \text{ PLUS } (A + B) \text{ PLUS } 1$
1	0	0	1	$F = A \oplus B$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
1	0	1	0	$F = B$	$F = \bar{AB} \text{ PLUS } (A + B)$	$F = \bar{AB} \text{ PLUS } (A + B) \text{ PLUS } 1$
1	0	1	1	$F = A + B$	$F = A + B$	$F = (A + B) \text{ PLUS } 1$
1	1	0	0	$F = 0$	$F = A \text{ PLUS } A$	$F = A \text{ PLUS } A \text{ PLUS } 1$
1	1	0	1	$F = \bar{AB}$	$F = AB \text{ PLUS } A$	$F = AB \text{ PLUS } A \text{ PLUS } 1$
1	1	1	0	$F = AB$	$F = \bar{AB} \text{ PLUS } A$	$F = \bar{AB} \text{ PLUS } A \text{ PLUS } 1$
1	1	1	1	$F = A$	$F = A$	$F = A \text{ PLUS } 1$

renje za obradbu riječi s više bitova. Tako ulaz P_0 služi za prijenos s ranijeg binarnog mesta, a izlaz P_4 za prijenos na slijedeće više binarno mjesto. Izlazi G i P omogućuju da se pri upotrebi lanca od više aritmetičko-logičkih jedinica posebnim sklopovima brže odredi konačni preljev. Postoji i poseban izlaz $A = B$ koji pokazuje jednakost ulaznih riječi. Ponašanje sklopa potpuno je opisano tablicom 17. Aritmetičke operacije zbrajanja i oduzimanja označene su u tablici sa PLUS, odnosno MINUS, da bi se razlikovala od logičkih operacija. Logičke operacije naznačene u tablici cijelim riječima A , B i F odnose se na pojedine bitove tih riječi. Tako npr. operacija $F = A \oplus B$ (ekskluzivno ILI) znači $F_i = \bar{A}_i B_i + A_i \bar{B}_i$ za $i = 0, 1, 2$ i 3 . Jedinice takvog karaktera, ali sa mnogo većim repertoarom operacija upotrebljavaju se u digitalnim računalima (v. *Digitalna računala*, TE3, str. 322). Simbol jedi-



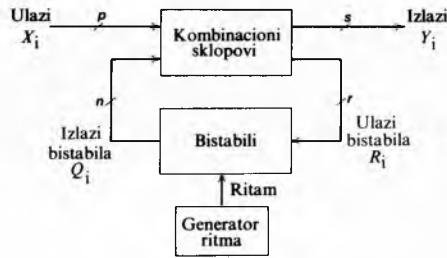
Sl. 66. Simbol aritmetičko-logičke jedinice

nice koji se u posljednje vrijeme upotrebljava prikazuje sl. 66. U simbolu su obično izostavljeni upravljački ulazi, a ulazne i izlazne riječi simboliziraju se samo jednom linijom s naznakom broja bitova.

Karakteristični sekvenčni skloovi

Sekvenčni skloovi sastavljeni su od kombinacijskih sklopova i bistabila, koji djeluju kao memoriski elementi (v. *Elektronika, skloovi*, TE4, str. 561). Za kombinacijske sklobove definirane su izlazne varijable kao funkcije trenutnih vrijednosti ulaznih varijabli, pa je u razmatranjima kombinacijskih sklopova moguće potpuno eliminirati ovisnost o vremenu. Međutim, ponašanje sekvenčnih sklopova opisuje se kao funkcija vremena, jer vrijednosti izlaznih varijabli ovise ne samo o trenutnim iznosima ulaznih varijabli nego i o cijelokupnoj historiji rada sklopa. Razlikuju se dva osnovna načina rada sekvenčnih sklopova: asinhroni i sinhroni. U asinhronim se sklopopovima dozvoljava da se promjene signala događaju relativno proizvoljno u vremenu, dok se u sinhronim sklopopovima svi bistabili upravljaju jednim zajedničkim signalom, tzv. *signalom ritma*. Sve promjene iznosa varijabli događaju se u sklopu praktički istovremeno. Takav način rada znatno pojednostavnjuje izvedbe sklopova i češće se primjenjuje od asinhronog rada. Opći model sinhronog sekvenčnog sklopa prikazuje sl. 67. Sklop se sastoji od kombinacijskih sklopova i grupe bistabila.

Postoje četiri grupe logičkih varijabli: ulazne varijable X_i , $i = 1, \dots, p$; izlazne varijable Y_i , $i = 1, \dots, s$; ulazne varijable bistabila R_i , $i = 1, \dots, r$; izlazi bistabila Q_i , $i = 1, \dots, n$. Na sl. 67 prikazana je grupa linija kao jedna crta prekrivena kratkom dužinom uz koju je naznačen broj linija. Svi bistabili upravljaju se iz zajedničkog generatora ritma. U takvom modelu



Sl. 67. Model sinhronog sekvenčnog sklopa

sklopa može se pojednostaviti razmatranje vremenskih zavisnosti. Vrijeme je impulsima ritma diskretizirano, pa se analiza može provesti za niz uzastopnih diskretnih stanja. Označi li se indeksom k vrijednost varijabli nakon k -tog impulsa ritma, za varijable Z_i i R_i mogu se napisati logičke funkcije:

$$Y_i^k = f_1(X_1^k, X_2^k, \dots, X_p^k, Q_1^k, Q_2^k, \dots, Q_n^k), \quad (33a)$$

$$i = 1, \dots, s;$$

$$R_i^k = f_2(X_1^k, X_2^k, \dots, X_p^k, Q_1^k, Q_2^k, \dots, Q_n^k), \quad (33b)$$

$$i = 1, \dots, r.$$

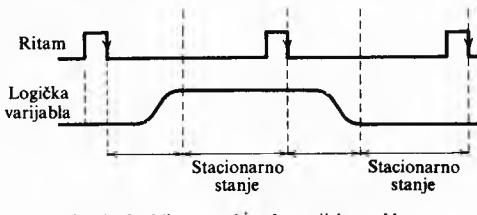
Varijable Q_i su varijable stanja sklopa (često se nazivaju i varijablama unutrašnjih stanja). Varijable R_i^k na ulazima bistabila određuju kakva će stanja poprimiti izlazi bistabila nakon slijedećeg impulsa ritma, što se može napisati u obliku

$$Q_i^{k+1} = f_3(R_1^k, R_2^k, \dots, R_r^k) \quad (34)$$

$$i = 1, \dots, n.$$

Sa spomenutim trima jednadžbama potpuno je opisano ponašanje sekvenčnog sklopa. U realnim se sklopopovima novo stanje ne uspostavlja trenutno, nego tek kad se, nakon konačnih vremena, uspostavi stacionarno stanje u sklopu. Zbog toga vrijeme treba podijeliti na odsječke prijelaznih pojava i odsječke s ustaljenim vrijednostima varijabli, tzv. odsječke stabilnih stanja (sl. 68). Vrijednosti logičkih varijabli promatraju se u odsječku stabilnog stanja. U takvom se načinu rada sekvenčni sklop može promatrati kao vremenski slijed kombinacijskih problema. S obzirom na to da bistabil poprima dva različita stanja s n bistabila može se ostvariti 2^n različitih stanja.

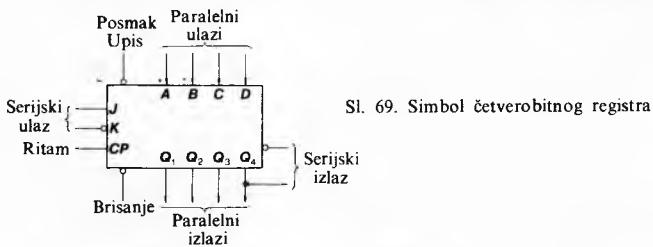
Projektiranje sekvencijskih sklopova složenje je od projektiranja kombinacijskih sklopova i zasniva se na teoriji apstraktnih automata. Pri projektiranju treba definirati najprije broj stanja, te uvjete za prijelaz jednog stanja u drugo, a zatim projektirati kombinacijski dio sklopa tako da se ostvare definirani prijelazi; isti razlozi, koji su opisani u kombinacijskim



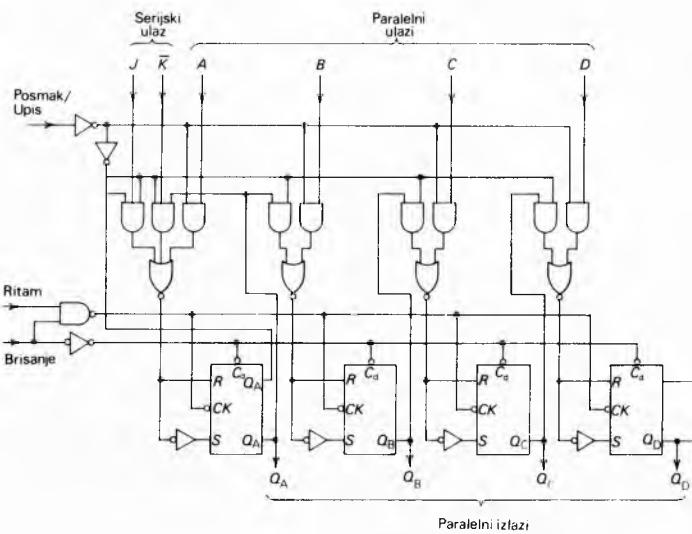
Sl. 68. Stabilna stanja sekvencijskog sklopa

sklopovima, uvjetuju, međutim, da se pri gradnji digitalnih sustava upotrebljavaju standardni moduli sekvencijskih sklopova. Takvi moduli postoje i u skupini sklopova srednjeg stupnja integracije, čime je takav pristup još više motiviran. Najčešće upotrebljavani moduli sekvencijskih sklopova mogu se podjeliti u dvije kategorije: registre i brojila.

Registri su grupe bistabila međusobno povezanih na takav način da se u njih na jednostavan način mogu upisati i proizvoljno dugo pamtitи grupe bitova, tj. riječi. Svaki bistabil služi za prikaz jednog bita. Zbog toga se veličina ili tzv. duljina registra, određena brojem bistabila, često izražava u bitovima. Tako se registar sa četiri bistabila naziva četverobitnim registrom, a sa osam bistabila osambitnim registrom. To su i najčešće upotrebljavane duljine registara. U integriranim registrima redovito se bistabil spaja tako da se pod djelovanjem impulsa ritma može sadržaj registra pomicati za jedno mjesto, tj. sadržaj jednog bistabila može se upisati u susjedni bistabil.



Sl. 69. Simbol četverobitnog registra



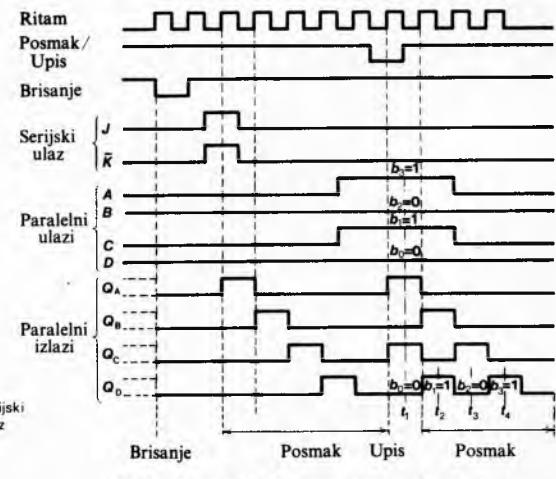
Sl. 70. Shema četverobitnog registra

Takvi registri nazivaju se *posmačnim registrima* (v. Elektronika, sklopovi, TE4, str. 566). Simbol tipičnog četverobitnog registra u integriranoj izvedbi prikazuje sl. 69, a način izvedbe registra sl. 70. Registr je smješten u standardno kućište integriranih

Tablica 18
FUNKCIJA ČETVEROBITNOG REGISTRA

Brisanje	Posmak/ upis	Ritam	ULAZI				IZLAZI			
			J	K	A	B	C	D	Q _A ^{k+1}	Q _B ^{k+1}
0	x	x	x	x	x	x	x	x	0	0
1	0	↑	x	x	b ₃	b ₂	b ₁	b ₀	b ₃	b ₂
1	1	0	x	x	x	x	x	x	Q _A ^k	Q _B ^k
1	1	↑	0	1	x	x	x	x	Q _A ^k	Q _A ^k
1	1	↑	0	0	x	x	x	x	0	Q _A ^k
1	1	↑	1	1	x	x	x	x	1	Q _A ^k
1	1	↑	1	0	x	x	x	x	Q _A ^{-k}	Q _A ^k
										Q _B ^k
										Q _C ^k

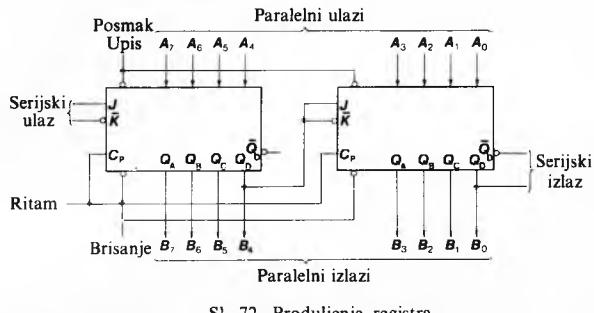
sklopova sa šesnaest izvoda. U sklopu se mogu uočiti tri vrste izvoda: ulazi, izlazi i upravljački ulazi. Način rada registra opisuje tabl. 18. Ulaz RITAM služi za dovođenje impulsa ritma što omogućuje sinhroni rad sklopa. U tom sklopu bistabili mijenjaju stanja u trenutku kada nastupa pozitivni brid impulsa ritma, što je simbolizirano strelicom u tabl. 18. Djelovanje je ritma dvojako, što ovisi o upravljačkom ulazu POSMAK/UPIS. Ako je na tom ulazu niska razina napona, tj. logička je vrijednost 0, tada se obavlja upis sa tzv. paralelnih ulaza A, B, C, D, a u suprotnom slučaju obavlja se posmaka s tim da je stanje Q_A određeno vrijednostima ulaza J i K. Ulazi J i K nazivaju se serijskim ulazom, a djeluju kao J i invertirani K ulaz JK-bistabila. U tablici su novi sadržaji bistabila opisani s indeksom $k+1$, a stari s indeksom k , iako se sve promjene stanja ne događaju isključivo zbog djelovanja ritma. Upravljački ulaz BRISANJE postavlja sve bistabile u nulu. Izlaz zadnjeg bistabila Q_s (dostupan je i izlaz \bar{Q}_s , što može pojednostaviti neke upotrebe) može se interpretirati kao tzv. serijski izlaz, jer se na njemu pri posmačnom radu uzastopno pojavljuju bitovi riječi upisane u registar. Tako će se nakon četiri impulsa ritma na njemu pojaviti bit doveden na serijski ulaz. Ponašanje registra ilustrira i vremenski dijagram na sl. 71. U bipolarnoj TTL-tehnologiji pojavljuju se različite podvarijante ovakvog univerzalnog registra, kao npr. četverobitni i osambitni registri s paralelnim ulazima i serijskim izlazima, osambitni registar sa serijskim ulazom i paralelnim izlazima, osam-



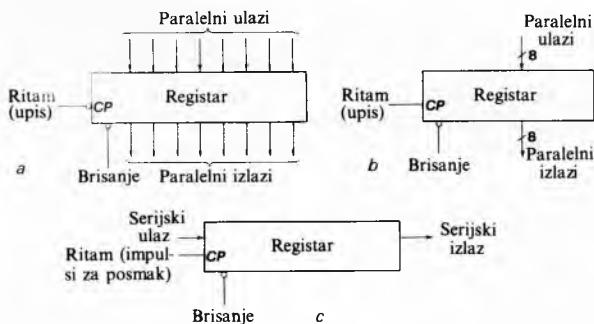
Sl. 71. Vremenski dijagram ponašanja registra

bitni registar sa serijskim ulazom i serijskim izlazom. Izvode se i bistabili koji nemaju svojstva posmaka, nego služe samo za upis i memoriranje riječi, pa se takvi registri nazivaju katkada i *memorijskim registrima*. Registr prema sl. 69 može se produljiti u registr s brojem bitova koji je višekratnik od broja četiri tako da se lančasto poveže više jednakih re-

gistara. Način spajanja dvaju registara u lanac prikazuje sl. 72. U crtežima se obično registar crta u pojednostavljenom obliku samo s onim izvodima koji simboliziraju upotrijebljenu funkciju. Registr u kojem se upotrebljavaju samo paralelni ulazi i izlazi prikazan je na sl. 73a, a posmačni registar na sl. 73c. Zbog daljeg pojednostavljenja mogu se grupe linija prikazati jednom linijom na način objašnjen uz sl. 67, pa simbol registra sa sl. 73a izgleda kao na sl. 73b. Posebnu kategoriju čine dinamički posmačni registri u MOS-tehnologiji (v. *Memorijski skloovi, cirkulirajuće memorije*) koji imaju veliki broj bitova (100 bitova i više). Međutim, budući da se pamćenje ostvaruje zadržavanjem naboja na kapacitivnosti, impuls ritma mora se dovoditi s nekom frekvencijom višom od minimalne.



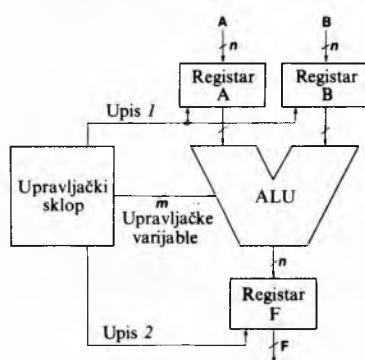
Sl. 72. Produljenje registra



Sl. 73. a) registr s paralelnim ulazima i izlazima, b) pojednostavljeni simbol registra, c) posmačni registr

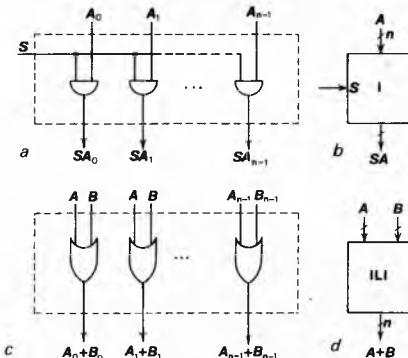
Zbog toga se serijski izlaz povezuje na serijski ulaz (paralelnih ulaza i izlaza takvi registri nemaju), pa bitovi u takvom registru cirkuliraju.

Registri su nužni sastavni dio svakog digitalnog sustava s obzirom na to što se u njima riječ može pamtitи proizvoljno dugo. Zbog toga se funkcionalne cjeline u suštini grade tako da se podatak prenosi iz jednog registra u drugi preko kombinacijskog sklopa koji transformira podatke. Tako npr. pri aritmetičko-logičkim operacijama koje se obavljaju aritmetičko-logičkom jedinicom (sl. 66) treba upotrijebiti dva registra za ulazne operande i jedan registar za rezultat operacije (sl. 74). Operacija koja se provodi nad operandima sastoji se od ne-

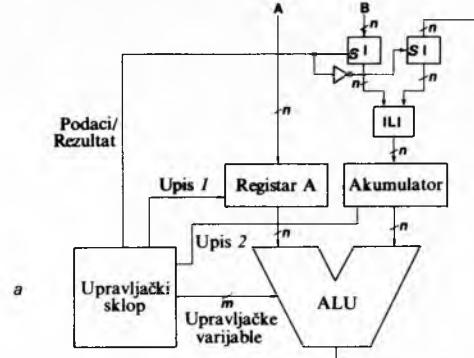


Sl. 74. Upotreba registara za provođenje digitalnih operacija

koliko uzastopnih koraka: postavljanja upravljačkih varijabli, upisa ulaznih riječi A i B u ulazne registre, te upisa rezultata F u izlazni registar. Redoslijed operacija mora se ostvariti posebnim sklopom, tzv. *upravljačkim sklopom*, koji generira sve upravljačke signale u propisanom vremenskom slijedu. Vrlo često jedan od registara ulaznih operanda služi i za pohranjivanje rezultata operacije F , s time da je operand pri tom izgubljen. Takav se registar u digitalnim sustavima naziva *akumulatorom*. Upis operanda ili rezultata operacije ostvaruje se upotrebom višestrukih I-sklopova i ILI-sklopova koji su prikazani na sl. 75. Upravljački signal S djeluje na I-sklop za svaki bit ulazne riječi A (sl. 75a), tako da se ona pojavljuje na izlazima kada je $S = 1$. Simbol za tu skupinu sklopova prikazuje sl. 75b. Isto tako višestruki ILI-sklopi (sl. 75c) mogu se prikazati jednim blokom (sl. 75d). Principijelnu izvedbu sklopa s *akumulatorom* i način njegovog rada prikazuje sl. 76. U akumulator će se upisati ili ulazni podatak (ako je linija PODACI/REZULTAT u stanju 1) ili izlaz F iz aritmetičkog sklopa. Upravljački sklop mora generirati ciklus upravljačkih signala prema sl. 75b)



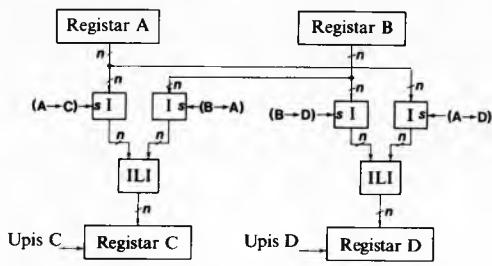
Sl. 75. Višestruki I-sklopi i ILI-sklopi



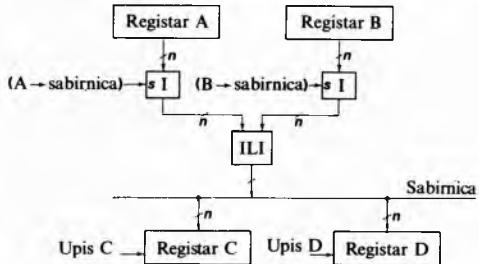
Sl. 76. a) sklop s akumulatorom, b) upravljački signali sklopa

da bi operacija bila provedena. U trenutku t_1 postavlja se signal za upis operanda i uspostavlja upravljačke varijable (samo simbolično prikazano na slici), u trenutku t_2 obavlja se upis operanda u registre, u t_3 priprema se upis rezultata u akumulator, a u trenutku t_4 izlaz iz aritmetičko-logičke jedinice upisuje se u akumulator. Ovaj primjer upotrebe registra pokazuje da se u digitalnom sustavu ili pojedinoj njevoj funkcionalnoj cjelini mogu uočiti dva dijela: sklop za obavljanje operacije i upravljački sklop. Upravljački sklop generira slijed upravljačkih operacija, tzv. *program rada* sklopa. Taj princip rada postoji u najjednostavnijim sklopopovima i u najsloženijim strukturama kao što su digitalna računala.

S obzirom na to što se veliki postotak digitalnih operacija provodi prijenosom podataka iz registra u registar ili direktno ili preko kombinacijskih sklopova, način obavljanja prijenosa znatno utječe na ponašanje, kompleksnost i cijenu uređaja. To se osobito manifestira onda kada postoji mnogo registara. U sustavu koji ima p registara koji su izvori podataka i q registara koji prihvataju podatke i želi se iz svakog od p registara omogućiti prijenos u svaki od q registara, potrebno je ostvariti $p \cdot q$ spojnih putova. Način povezivanja dvaju ishodnih registara A i B i dvaju odredišnih registara C i D prikazuje sl. 77. Ako se, npr., želi sadržaj registra A prenijeti u registar D, tada treba da se upravljački ulaz $A \rightarrow D$ postavi u jedan i nakon toga signalom UPIS D upiše sadržaj u registar D. Pri velikom $p \cdot q$ prijenosni putovi ostvareni na taj način, postaju vrlo glomazni sklopovi, pa se znatno pojednostavljenje može postići povezivanjem preko *sabirnice* (engl. bus) (sl. 78).



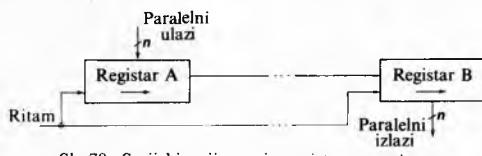
Sl. 77. Sklop za direktni prijenos podataka među registrima



Sl. 78. Sklop za prijenos preko sabirnice

Sabirnica se sastoji od n vodiča na kojima se pojavljuje sadržaj odabranog registra. Svaki odredišni registar može podatke sa sabirnice prihvati. Taj način komuniciranja između registara općenito je prihvaćen u digitalnim sustavima i upotrebljava se i za komuniciranje između većih funkcionalnih cjelina (npr. između jedinica digitalnih računala). Pri tom se IL-operacija obavlja bez dodatnih sklopova na sabirnicama, a umjesto I-sklopova upotrebljavaju se NI-sklopovi s otvorenim kolektorom ili invertori sa tri stanja.

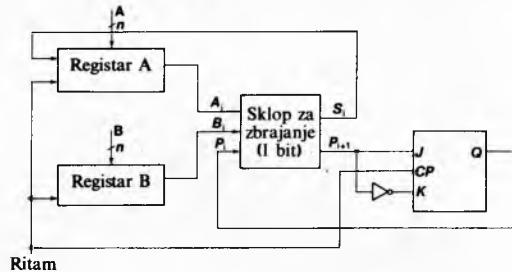
Posmačni registri pogodni su za pretvorbu bitova jedne riječi u niz impulsa koji se uzastopce pojavljuju na serijskom izlazu (v. *Elektronika, sklopovi*, TE4, str. 566). Tako npr. na sl. 71 podatak upisan u trenutku t_0 s paralelnih ulaza, može se u uzastopnim trenucima t_1, t_2, t_3 i t_4 očitati na serijskom izlazu Q_D . Na taj se način binarna riječ može prenijeti preko jednog vodiča iz jednog registra u drugi (sl. 79) s time da su oba registra upravljana istim ritmom. Taj način prijenosa



Sl. 79. Serijski prijenos iz registra u registar

iz registra u registar naziva se *serijskim prijenosom* (bit po bit) i upotrebljava se osobito za prijenos preko duljih prijenosnih putova. Posmačni registri služe i za ostvarivanje digitalnih

operacija koje se mogu provoditi uzastopno nad pojedinim bitovima. To je tzv. seriski provođenje operacije. Princip seriskog provođenja operacija ilustrira sklop za zbrajanje dvaju binarnih brojeva na sl. 80. Pribrojnici A i B smješteni su u registre A i B, a bistabil je postavljen u početno stanje $Q = 0$. Na ulazima sklopa za zbrajanje u početnom su stanju bitovi A_0 i B_0 , te $P_0 = 0$, a na njegovim izlazima bit sume S_0 i prijenos sa slijedeće binarno mjesto. Impuls ritma pomaknut će sadržaje registra A i B za jedno mjesto udesno i u oslobođeno mjesto registrira A upisati bit S_0 . Na serijskim izlazima registara sada su bitovi A_1 i B_1 , a izlaz bistabila je $Q = P_1$.



Sl. 80. Seriski provođenje zbrajanja

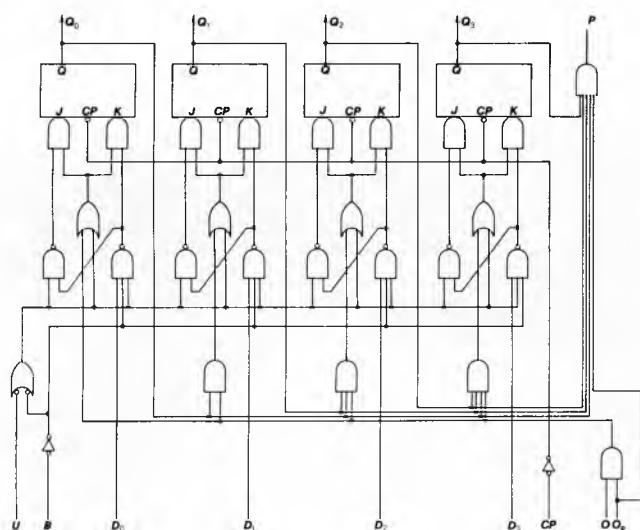
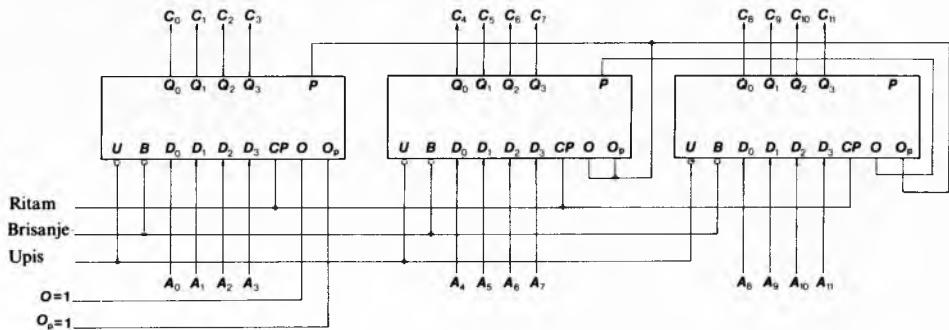
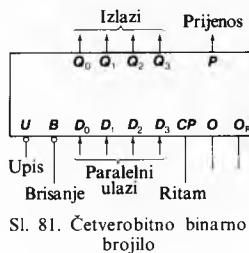
Slijedeći impuls ritma zapisuje rezultate zbrajanja za ove bitove. Nakon n impulsa ritma u registru A bit će zapisana suma brojeva A i B . Moguće je upotrijebiti treći registar za zapisivanje sume, a spajanjem izlaza registara A i B na vlastite ulaze moguće je sačuvati bitove operanada. Taj način obavljanja operacije omogućuje upotrebu jednostavnijeg kombinacijskog sklopa (sklop za zbrajanje jednog bita), nego pri tzv. paralelnom radu (sklop za zbrajanje n bitova), ali čitava operacija traje dulje (n perioda impulsa ritma).

Brojila su skupine bistabila povezanih u cjelinu na takav način da se na svaki ulazni impuls mijenjaju stanja tako da se može zaključiti koliko je ulaznih impulsa prisjelo na ulaz. S obzirom na različite primjene grade se različiti tipovi brojila (v. *Elektronika, sklopovi*, TE4, str. 563). Broj različitih stanja koje može poprimiti brojilo jest *kapacitet* brojila. Sa n bistabila može se načiniti brojilo koje ima maksimalni kapacitet od 2^n , jer je toliki broj različitih sadržaja koje može poprimiti jedna riječ od n bita. Općenito se može zamisliti brojilo kojemu se uzastopna stanja mijenjaju na proizvoljan način. Takvo se brojilo ostvaruje iz bistabila niskog stupnja integracije i kombinacijskih sklopova metodom sinteze sekvencijskih sklopova. Međutim, kao i pri ostalim tipovima sklopova danas se pretežno upotrebljavaju standardizirani moduli brojila proizvedeni kao sklopovi srednjeg stupnja integracije, i to: binarna brojila i dekadna brojila. Prema načinu upravljanja bistabila razlikuju se sinhrona brojila i asinhrona brojila. U sinhronim brojilima svi bistabili mijenjaju stanja istovremeno pod utjecajem impulsa ritma, dok se u asinhronim izvedbama upravljački impuls za pojedini bistabil generira promjenama stanja na izlazima bistabila (v. *Elektronika, sklopovi*, TE4, str. 563). U standardnim kućištima sa četrnaest ili šesnaest izvoda proizvode se binarna brojila sa četiri bita i dekadna brojila. Pojedine izvedbe brojila razlikuju se po dodatnim upravljačkim ulazima i izlazima koji omogućuju: brisanje sadržaja brojila (postavljanje svih bistabila u nulu); upisivanje nekog stanja i preko paralelnih ulaza (na isti način kao u registrima); povezivanje više brojila u lanac za proširivanje kapaciteta brojila i sl. Za ilustraciju mogu poslužiti opisi dviju tipičnih izvedbi, i to četverobitnog brojila i dekadnog brojila.

Četverobitno binarno sinhrono brojilo prikazano je simbolom na sl. 81, a način izvedbe brojila prikazuje sl. 82. Brojilo je projektirano tako da ima svestranu primjenu. Sve funkcije brojila obavljaju se sinhrono. Upravljački ulazi samo pripremaju brojilo za određenu akciju, a promjene se događaju isključivo djelovanjem impulsa ritma na ulazu CP, i to u trenutku kada se pojavljuje njegov rastući brid. Brojilo će obavljati normalnu funkciju brojanja kada su svi upravljački ulazi U, B, O i OP u stanju jedan. Ako je bilo koji od ulaza

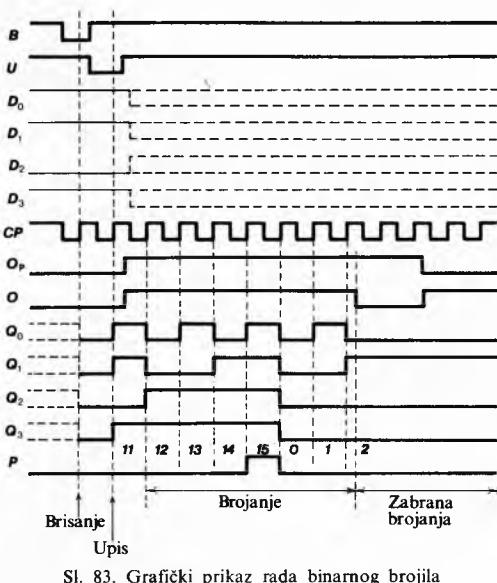
O i O_p na niskoj razini napona, brojilo neće mijenjati stanje. Ulaz O_p ima osim toga dodatnu ulogu da omogući pojavu jedinice na izlazu P kada su svi bistabili u stanju 1, tj. kada je u brojilo upisan maksimalni broj 1111. Niska razina napona

$Q_2 = 0$, $Q_1 = 1$ i $Q_0 = 1$, što odgovara binarnom broju 1011, odnosno dekadnom broju 11. Impulsi ritma mijenjaju stanja bistabila tako da se dobiva rastući niz brojeva 12, 13, 14 i 15. Stanje 15 (binarno 1111) uvjetuje pojavljivanje stanja 1 na izlazu



Sl. 82. Shema četverobitnog binarnog brojila

(logička nula) na ulazu U (upis) djeluje tako da se pod utjecajem impulsa ritma upisuju bitovi s paralelnih ulaza, a ulaz B (brisanje) priprema postavljanje svih bistabila u nulu, tj. upisivanje minimalnog broja 0000. Sl. 83 prikazuje ponašanje brojila uz različite uvjete ulaznih varijabli. U primjeru na slici upisuje se, u trenutku označenom s UPIS, stanja $Q_3 = 1$,



Sl. 83. Grafički prikaz rada binarnog brojila

P. Nakon broja 15 svi bistabili vraćaju se u nulu. Prema tome, ako brojilo kreće iz stanja 0000, nakon šesnaest ulaznih impulsa ono će se ponovno vratiti u nulu, čime se zaokružuje jedan ciklus brojila. Na izlazu P u jednom ciklusu pojavljuje se samo jedan impuls. Zbog tog svojstva brojila se nazivaju i *djelilom* broja impulsa, odnosno djelilom frekvencije, ako se ulazni impulsi pojavljuju u jednakom razmaku, tj. s konstantnom periodom. Frekvencija je recipročna vrijednost periode. Binarno brojilo sa n bita ima ciklus od 2^n , pa prema tome dijeli frekvenciju sa 2^n .

Modul brojila (sl. 81) može se povezati u lanac i na taj način proširivati u brojilo s proizvoljnom duljinom. Sl. 84 prikazuje način povezivanja triju modula u brojilo sa dvanaest bita. Drugi modul u lancu mora mijenjati stanje svaki put nakon što se u prvom pojavi sadržaj 1111, a treći modul nakon što se u prva dva pojavi 1111 1111. To je postignuto prikladnim povezivanjem izlaza P na ulaze O i O_p slijedećih modula.

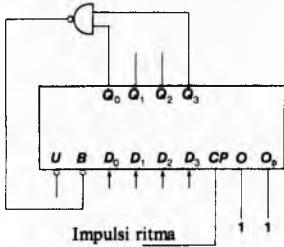
Brojilu se može skratiti ciklus na dva načina: vraćanjem u nulu prije nego brojilo dosegne maksimalni broj, ili upisivanjem nekog broja s paralelnih ulaza umjesto nule na kraju svakog ciklusa. Prvi način prikazuje sl. 85, gdje je ciklus skraćen na deset stanja tako da se brojilo vraća u nulu kada se na izlazima Q_0 i Q_3 pojavljuju jedinice. U tabl. 19 vidi se ponašanje tog brojila. Stanja na izlazima pokazuju koliko je impulsa ritma do tog trenutka djelovalo na ulazu brojila. U ovom se primjeru ta stanja mogu interpretirati kao kod

Tablica 19
PONAŠANJE BROJILA SA SL. 85
(dekadno brojilo)

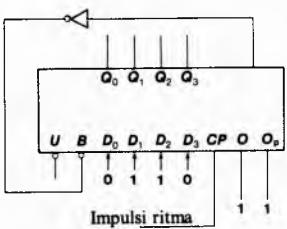
Broj impulsa ritma	Q_3	Q_2	Q_1	Q_0	Početno stanje
1	0	0	0	0	
2	0	0	0	1	
3	0	0	1	1	
4	0	1	0	0	
5	0	1	0	1	
6	0	1	1	0	
7	0	1	1	1	
8	1	0	0	0	
9	1	0	0	1	
10	0	0	0	0	

BCD za znamenke dekadnog sustava. Brojila s takvim svojstvom nazivaju se *BCD dekadnim brojilima* i, zbog vrlo česte upotrebe, izvode se kao posebni moduli u srednjem stupnju integracije. Takvo dekadno brojilo razlikuje se od opisanog četverobitnog brojila samo u tome što je u modul interno ugrađena logika za vraćanje u nulu nakon desetog impulsa ritma i što se na izlazu P pojavljuje stanje 1 kada je $Q_0 = 1$ i $Q_3 = 1$, tako da se omogući povezivanje brojila u lanac s više dekada.

Drugi način skraćivanja ciklusa brojanja prikazuje sklop na sl. 86. Kada brojilo dosegne maksimalni broj, tj. 1111, na ulazu U pojavljuje se nula i slijedeći impuls ritma upisuje u brojilo stanja na paralelnim ulazima. Brojilo zatim nastavlja brojanje od tog sadržaja ponovno do maksimalnog broja.



Sl. 85. Skraćivanje ciklusa brojanja vraćanjem u nulu (BCD dekadno brojilo)



Sl. 86. Skraćivanje ciklusa brojanja
upisivanjem paralelnih ulaza

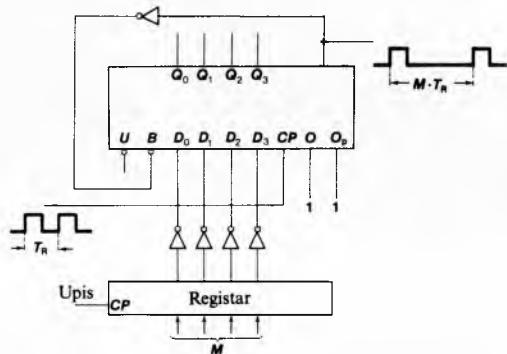
Prema primjeru na slici ciklus je skraćen također na deset, kako prikazuje tabl. 20. Na taj se način može mijenjati ciklus brojanja binarnog brojila s n bistabila od 1 do 2^n promjenama binarnog broja na paralelnim ulazima, koji mora biti jednak razlici od 2^n i željene duljine ciklusa.

Tablica 20
PONAŠANJE BROJILA SA SL. 86

<i>Broj impulsa ritma</i>	Q_3	Q_2	Q_1	Q_0	<i>Početno stanje</i>
1	0	1	1	0	1 0 0 0
2	0	1	1	1	0 1 0 0
3	1	0	0	0	0 0 1 0
4	1	0	1	0	0 1 0 1
5	1	0	1	1	1 0 1 0
6	1	1	0	0	0 0 0 1
7	1	1	0	1	1 1 0 0
8	1	1	1	0	0 1 1 0
9	1	1	1	1	1 1 1 1
10	0	1	1	0	0 0 1 1

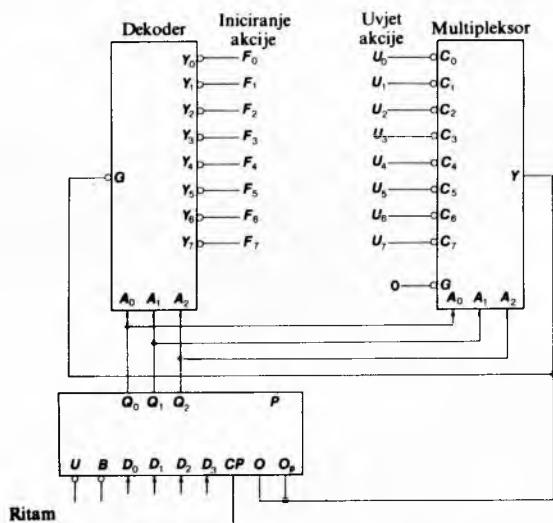
Brojila se u digitalnim sustavima upotrebljavaju vrlo često, i to za tri osnovne svrhe: brojanje diskretnih događaja, mjenjenje vremena i generiranje različitih vremenskih intervala, te postizavanje propisanog niza upravljačkih signala. Funkcija brojanja je najjednostavnija upotreba brojila. Svaki diskretni događaj mora se prevesti u oblik impulsa i taj impuls dovesti na ulaz brojila. Ako je brojilo krenulo iz nule, tada sadržaj brojila u svakom trenutku predočuje broj događaja koji su se do tada dogodili. Različite vremenske funkcije brojila zasnivaju se na brojanju niza impulsa ritma, konstantne periode ponavljanja T_R . Mjerenje vremena sudi se time na brojanje impulsa. Na tom principu rade elektronički satovi (v. *Električni satovi*, TE4, str. 111). Kao izvor impulsa upotrebljava se kvarcni oscilator velike točnosti. Budući da se takav oscilator može načiniti samo za relativno visoke frekvencije, najčešće se odabire frekvencija $f = 2^{15} = 32768$ Hz. Brojilo (djelilo) sa petnaest bistabila daje izlazne impulse koji se pojavljuju svake sekunde, tj. sa $T_R = 1$ s. Brojilo sekunda mora imati kapacitet 60, tj. mora brojati od 0 do 59. Ono se obično izvodi kao lanac od dva dekadna brojila, i to tako da se dekadno brojilo koje broji znamenke desetice nakon stanja 5 vraća u nulu. Svaki puta kada se brojilo sekunda vraća u nulu povećava se za 1 sadržaj jednako građenog brojila minuta. Daljim brojilom kapaciteta 12 broje se sati, a brojilom kapaciteta 31 dani u mjesecu. Pri jednostavnijim izvedbama korekcija broja dana i mjeseca obavlja se ručno, a postoje i izvedbe brojila sa promjenljivim kapacitetom prilagođenim broju dana u mjesecima. U takvim satovima postoji i brojilo mjeseci. Korekcija se mora provesti samo u prestupnim godinama kada veljača ima 29 dana. Stanja se brojila preko određenih sklopova za dekodiranje mogu očitati, npr. preko sedamsegmentnih indikatora (v. *Elektronika, sklopovi*, TE4, str. 566).

Brojilo se može upotrijebiti za generiranje niza impulsalača je perioda cjelobrojni višekratnik periode T_R ulaznih impulsa. Izlazna perioda može se mijenjati promjenom ciklusa brojanja brojila. U primjeru na sl. 86 na izlazu P pojavljivat će se impulsi s periodom od 9. T_R (faktor je za jedan manji od ciklusa brojanja), gdje je T_R perioda ulaznih impulsa. Na paralelne ulaze brojila treba dovesti binarni broj koji je jednak razlici maksimalnog broja brojila i željenog višekratnika koji definira izlaznu periodu. Ta se razlika dobije tako da se u željenom broju invertiraju sve znamenke (npr. $1111-1001 = 0110$). Prema tome za generiranje periode trajanja $M T_R$ treba na paralelne ulaze dovesti binarni broj koji se dobije tako da se invertiraju svi bitovi binarnog prikaza broja M . Sklop na sl. 87 omogućuje promjenu periode upisivanjem proizvoljnog broja M u registar početka brojanja. Složenijim sklopovima mogu se na taj način generirati vrlo kompleksni vremenski signali.



Sl. 87. Generiranje niza impulsa s promjenom periode

Upotrebu brojila za postizavanje niza upravljačkih signala ilustrira sklop prema sl. 88. Sklop omogućuje da se inicira osam akcija proizvoljnog trajanja jedna za drugom. Ako brojilo kreće iz stanja 000, tada će se na izlazu F_0 pojaviti nula ako je uvjet $U_0 = 0$. Time se inicira akcija F_0 . Nakon što je akcija završena mora se postaviti $U_0 = 1$. Time postaje $F_0 = 1$,



Sl. 88. Generiranje upravljačkih signala

a brojilo će pod utjecajem slijedećeg impulsa ritma prijeći u stanje 001 i time inicirati akciju F_1 , ako je $U_1 = 0$. Ako je, međutim, $U_1 = 1$, akcija F_1 neće se inicirati, a brojilo će povećati sadržaj za jedan. Na taj se način proslijeđuje do stanja 111, a zatim prelazi nazad u 000. Dodatnim modifikacijama takvog sklopa može se i mijenjati redoslijed akcija (npr. prisilnim upisivanjem broja izvan rastućeg niza preko paralelnih ulaza brojila).

MEMORIJE

Memorija je uređaj koji pamti binarne podatke i sastavni je dio svakog digitalnog automata a posebno računala. Od vremena prvih računala pa do danas memorije se stalno i vrlo brzo razvijaju. Neke osnovne vrste memorija opisane su u članku *Digitalna računala*, TE3, str. 319. Od onda do danas razvoj je bio vrlo brz i osim usavršenih izvedbi tamo opisanih memorija pojavile su se i upotrebljavaju i neke potpuno nove vrste memorija.

Memorija se općenito sastoje od tri osnovna dijela: 1. elemenata za pamćenje binarnih podataka, 2. uređaja za pronađenje i pristup željenoj riječi memorije i 3. uređaja za čitanje postaje ili upisivanje nove informacije. Kao elementi za pamćenje u paralelnim memorijama dugo godina su se gotovo isključivo upotrebljavale magnetske jezgre. Oko 1970. god. pojavile su se, a danas već i prevladavaju u primjeni, poluvodičke integrirane memorije u kojima je osnovni element za pamćenje tranzistorski bistabilni multivibrator ili naboja na kontrolnoj elektrodi tranzistora. Velika prednost takvih memorija je u tome što se na istoj pločici poluvodiča mogu izvesti sva tri osnovna dijela memorije. To u velikoj mjeri smanjuje volumen, broj vodiča za međuspojanja i cijenu memorije. Poluvodičke memorije su nepostojane jer moraju stalno biti priključene na izvor napajanja. Ako opskrba električnom energijom prestane, podaci se gube. To je jedan od osnovnih nedostataka poluvodičkih memorija s obzirom na magnetske, koje mogu pamtitи podatke neograničeno dugo bez utroška energije, pa su stoga postojane.

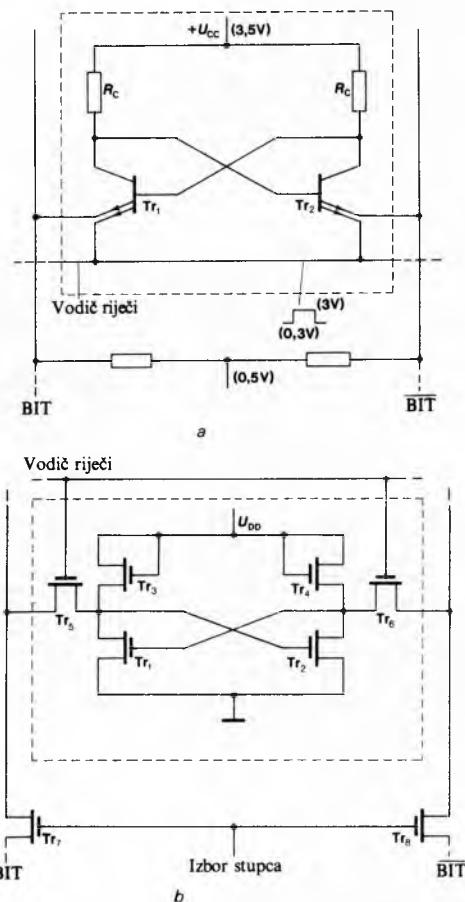
Pojavile su se potpuno nove vrste sekvenčkih (ili serijskih) memorija u obliku prstenastih posmačnih registara. Takve memorije nazivaju se cirkulirajućim memorijama i izvode se u poluvodičkoj integriranoj tehnici ili pomoću tzv. magnetskih mjeđuhrića. Obje tehnike su danas u intenzivnom razvoju. Memorije s direktnim pristupom (kombinacija paralelnog i serijskog pristupa pohranjenim informacijama) također su znatno usavršene. Osim pomoću diska ili bubenja, takve se memorije danas mogu načiniti i na osnovi cirkulirajućih memorija.

Poluvodičke paralelne memorije

Statičke memorije. Razvojem poluvodičkih integriranih sklopova (v. *Elektronika, sastavni dijelovi*, TE4, str. 485) postalo je moguće vratiti se početnoj ideji za realizaciju digitalne memorije koja se sastoji u tome da se kao osnovna jedinica za pamćenje upotrijebi bistabilni multivibrator (v. *Elektronika, skloovi*, TE4, str. 552), izведен pomoću tranzistora umjesto s elektronskim cijevima. Postoje dvije osnovne vrste takvih memorija: bipolarne (u kojima se upotrebljavaju obični bipolarni tranzistori) i MOSFET-memorije (u kojima se upotrebljavaju tranzistori s efektom polja, engl. Metal Oxide Semiconductor Field Effect Transistor). Takve memorije nazivaju se često i statičkim poluvodičkim memorijama jer informaciju nije potrebno periodički obnavljati. Na sl. 89a prikazana je osnovna celija statičke memorije izvedena pomoću bipolarnih tranzistora. Osnovna razlika s obzirom na bistabile koji se upotrebljavaju u logičkim sklopovima jest postojanje dvaju (ili ponekad i triju) emitera. Po jedan emiter od svakog tranzistora spojen je na vodič riječi koji je normalno na niskom potencijalu. Na slici su u zagradama označeni tipični iznosi napona pri praktičnim izvedbama. Struja teče kroz jedan od dva tranzistora, već prema tome da li je zapisana informacija 0 ili 1. Budući da su drugi emiteri svakog tranzistora vezani na tzv. BIT-liniju, koja je na nešto nižem potencijalu (0,5 V), struja tranzistora teći će normalno kroz vodič riječi. Da bi se očitalo stanje bistabila, dovoljno je podignuti potencijal vodiča riječi iznad potencijala drugih emitera (na slici je to 3 V). Ako je struja prije tekla npr. kroz tranzistor Tr_1 , ona će takvim podizanjem potencijala biti prebačena na drugi emiter istog tranzistora i na BIT-liniji će se pojaviti strujni impuls. Strujnim pojačalom (koje nije prikazano na slici) detektira se tada pojava tog impulsa. Nakon povratka potencijala vodiča riječi na prijašnji iznos, struja će ponovno teći kroz tranzistor Tr_1 i stanje će bistabila biti potpuno isto kao i prije. Ako je prije toga vodio tranzistor Tr_2 ,

strujni će impuls poteći kroz BIT-vodič. To je tzv. nedestruktivno čitanje, za razliku od destruktivnog čitanja u feritnim memorijama. Upisuje se tako da se, dok je potencijal vodiča riječi visok, podigne potencijal jedne BIT-linije, što uzrokuje vodenje tranzistora spojenog na susjednu BIT-liniju. Konstrukcija bistabila je inače vrlo jednostavna jer su kolektori i baze međusobno direktno unakrsno vezani, što se inače ne radi kod bistabila koji se upotrebljavaju u logičkim sklopovima jer je naponski hod na kolektoru vrlo malen, tipično oko 0,5 V.

Na slici 89b prikazana je osnovna celija MOSFET-memorije. Sklop bistabila čine tranzistori Tr_1 , Tr_2 , Tr_3 i Tr_4 . Tranzistori Tr_3 i Tr_4 spojeni su tako da čine nelinearni otpor i obavljaju istu funkciju kao i otpori R_C na slici 89a. Da bi

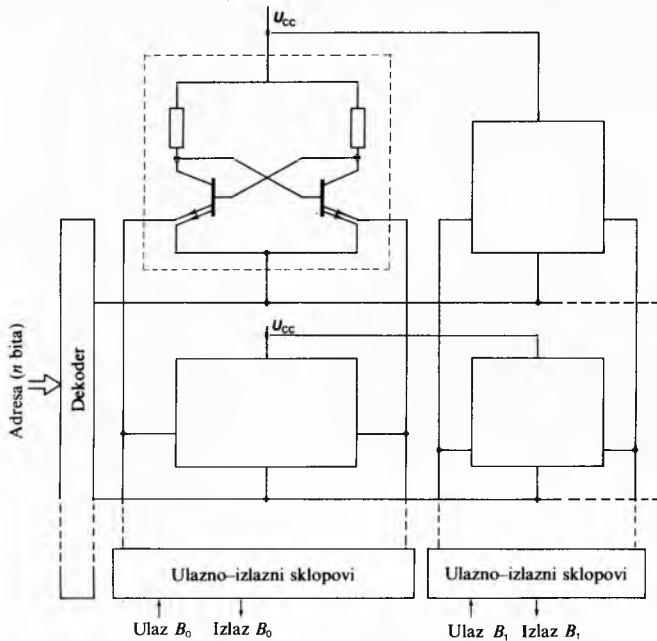


Sl. 89. Osnovna celija statičko poluvodičke memorije.
a s bipolarnim tranzistorima, b sa MOSFET

se očitao sadržaj, treba na vodič riječi dovesti signal kojim se uključuju tranzistori Tr_5 i Tr_6 , i istovremeno treba uključiti tranzistore Tr_7 i Tr_8 . BIT-linije su normalno na visokom potencijalu (obično U_{DD}) i strujni impuls će poteći kroz onu BIT-liniju čiji je pripadni tranzistor u bistabilu bio uključen. Podaci se upisuju na taj način da se potencijal određene BIT-linije spusti na nulu.

Osnovna celija poluvodičke memorije pamti jedan bit. Da se dobije jedinični memoriski sklop, treba više takvih celija povezati zajedno, i osim toga dodati potrebne sklopove za izbor riječi (dekoder) i ulazno-izlazne sklopove koji osiguravaju ispravnu detekciju pročitanog signala i ispravne napone na BIT-linijama za upisivanje željenog podatka. Svi se ti sklopovi proizvode istovremeno s memoriskim celijama na jednoj pločici poluvodiča. Na jednoj pločici proizvode se istovremeno više jednakih jediničnih memoriskih sklopova, tj. memoriskih jedinica. Pločica se nakon završene proizvodnje reže na manje komade-pločice. Svaka takva pločica (engl. chip) koja sadrži jednu memorisku jedinicu stavlja se u posebno kućište s potrebnim kontaktima za napajanje te ulaz i izlaz podataka.

Postoji više različitih načina na koji se memorijske ćelije mogu povezati tako da čine memorijsku jedinicu. Na sl. 90 prikazan je jedan od najjednostavnijih načina. Memorijske ćelije (kao na sl. 89a) prikazane su pravokutnicima. Uzlazna adresa od n bita dolazi na ulaz dekodera koji izabire jedan od horizontalnih vodiča riječi i podiže mu napon na višu razinu. Time su pro-



Sl. 90. Blok-sHEMA poluvodičke memorije s bipolarnim osnovnim ćelijama

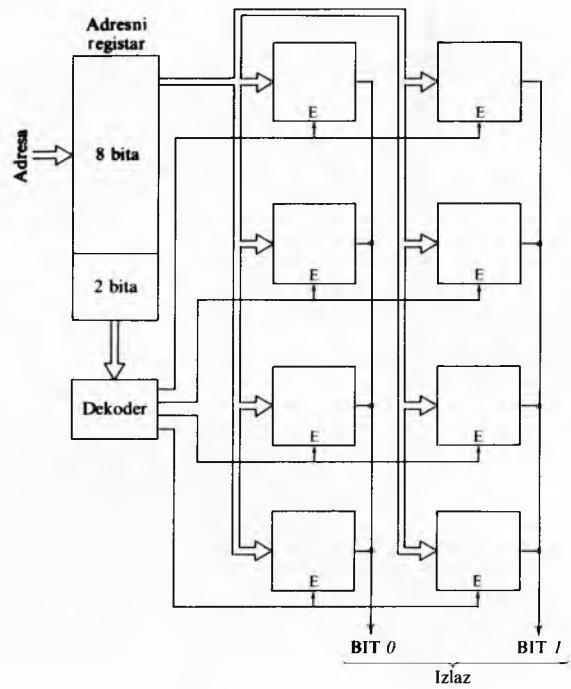
čitani sadržaji svih ćelija, koje su vezane na taj vodič i koje čine jednu riječ. Jedna memorijska jedinica u kućištu izgleda tipično kao na sl. 91a, dok je blok-sHEMA prikazana na sl. 91b. Uobičajeno je da memorijska jedinica ima jedan posebni upravljujući, tj. kontrolni ulaz E kojim se rad cijele jedinice ili omogućava ili blokira. Taj ulaz omogućuje da se iz više memorijskih jedinica sastavlja po volji velika memorija. Komande na ulazima W i R određuju da li se želi pisati ili čitati podatak. Organizacija memorijske jedinice i ukupni broj bita koji sadrži može biti vrlo različit. Brze bipolarne memorijske jedinice često su organizirane tako da imaju 16 riječi od po 4 bita ($16 \cdot 4$), dok u jedinicama s većim ukupnim brojem bita prevladava organizacija u kojoj riječ ima samo 1 bit tipično



Sl. 91. Memorijska jedinica (chip). a vanjski izgled kućišta, b blok-sHEMA

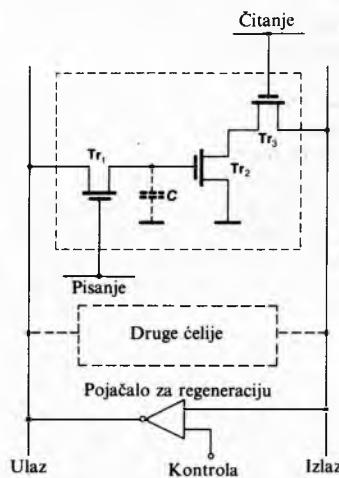
od $256 \cdot 1$ do $4096 \cdot 1$. Na sl. 92 prikazano je kako se od $(256 \cdot 1)$ jedinica može napraviti veća memorija, u ovom slučaju 1024 riječi od 2 bita. Zbog preglednosti crteža ulazi W i R te ulaz podataka nisu nacrtani.

Dinamičke memorije. Umjesto kao stanje bistabilna, binarni se podatak može pamtitи i kao prisustvo ili odsustvo nabroja na kapacitetu. To je kapacitet kontrolne elektrode i kanala MOSFET. Budući da MOSFET ima vrlo veliki ulazni otpor, naboj na tom kapacitetu izbijat će vrlo polagano. Ipak će, već prema temperaturi, taj naboj trebati regenerirati otprilike svake 2ms. Zbog potrebe redovite regeneracije, tj. osvježenja naboja, takve se memorije zovu dinamičke memorije. U principu dovoljan je jedan MOSFET za jednu memorijsku ćeliju. To,



Sl. 92. Blok-sHEMA spajanja memorijskih jedinica u veću memoriju

međutim, uzrokuje izvjesne tehničke probleme tako da se danas većinom proizvode dinamičke memorije u kojima se osnovna ćelija sastoji od 3 tranzistora kao na sl. 93. Tranzistor Tr_3 zajedno sa svojim ulaznim kapacitetom C jest element za pamćenje. Kada se komandom za čitanje uključi tranzistor Tr_3 , na izlazu se pojavljuje podatak. Ako je npr. kapacitet bio nabijen (što predstavlja binarni podatak 1), tranzistor Tr_2 će voditi i na izlazu će se pojaviti strujni impuls. Tranzistor Tr_1 služi za upisivanje podatka koji se u obliku napona nalazi na ulaznoj liniji. Regeneracija podataka obavlja se tako da se uključe tranzistori Tr_2 i Tr_3 na jednoj od ćelija i zatim kontrolnim impulsem aktivira pojačalo za regeneraciju. Ako je npr.



Sl. 93. Osnovna ćelija dinamičke MOSFET-memorije sa 3 tranzistora

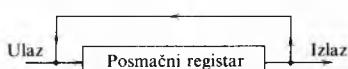
tranzistor Tr_2 bio uključen, i pojačalo će poslati strujni impuls za nabijanje kapaciteta C . Jedno pojačalo za regeneriranje služi na taj način za sve ćelije jednog stupca u memorijskoj jedinici. Dinamičke memorije se isto kao i statičke organiziraju u memorijske jedinice i pakiraju u jednaka kućišta sa 16 do 24 nožice.

Karakteristike paralelnih memorija. Bipolarne memorije izrađuju se obično u jedinicama od 16 do maksimalno 4096 bita. Osnovna im je karakteristika kratko vrijeme pristupa (10..200 ns). Statičke MOSFET-memorije nešto su sporije od toga, ali zato troše manje energije. Dinamičke memorije trebaju znatno

manje površine i snage po jednoj ćeliji, što omogućuje znatno veći broj bita po osnovnoj memorijskoj jedinici. Jedna memorijska ćelija zauzima približno površinu od tisućinke kvadratnog milimetra, i disipira energiju od 0,1 mW. Jedinice dinamičkih memorija rade se tipično sa 1024 do 4096 bita, a proizvode se već i jedinice od 16K (K = 1024) bita. Tipično vrijeme pristupa je od 100...450ns, a vrijeme ciklusa od 450...950ns.

Cirkulirajuće memorije

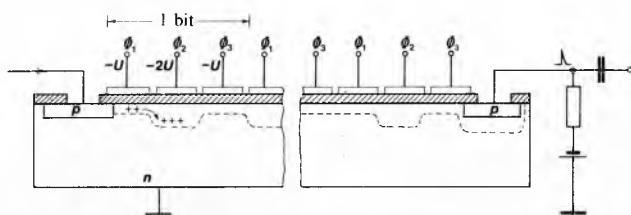
Cirkulirajuće memorije su memorije sa sekvenčnim pristupom. Princip rada tih memorija prikazan je na sl. 94. Osnovni element je prstenasto spojeni posmačni registar u kojem su spremljeni podaci koji pod utjecajem impulsa takta neprekidno cirkuliraju. Da se unese ili pročita neki podatak, treba čekati da odredeni bit dođe na ulaz, odnosno na izlaz. Pristup podacima je, dakle, sekvenčni. Za razliku od magnetske trake u kojoj putuju elementi za pamćenje zajedno s upisanim podatkom, ovdje elementi za pamćenje miruju a putuju samo podaci. Prvi kompjuteri koristili su memorije na istom principu,



Sl. 94. Cirkulirajuća memorija – osnovni princip

samo su umjesto posmačnog registra imali akustičku liniju za kašnjenje (v. Digitalna računala, TE3, str. 313). Posmačni se registri izvode, uglavnom na četiri načina: kao statički ili dinamički MOSFET-registri, kao nabojski vezani registri i pomoću tzv. magnetskih mjeđurića. Dva posljednja načina posebno su važna jer omogućavaju ekonomičnu gradnju dugačkih posmačnih registara (s velikim brojem bita) pogodnih za gradnju masovnih memorija. Masovnim memorijama nazivaju se vanjske memorije računala, kao što su diskovi i trake.

Nabojske memorije. Princip nabojski vezane ili kraće: nabojske memorije, prikazan je na sl. 95. Na silicijsku pločicu nanese se sloj oksida koji je dielektrik na koji se napare metalne elektrode. Na početku niza elektroda proizvede se PN-spoj. Elektrode su na negativnom prednaponu koji u poluvodiču ispod elektroda stvara osiromašeni sloj. U početku je



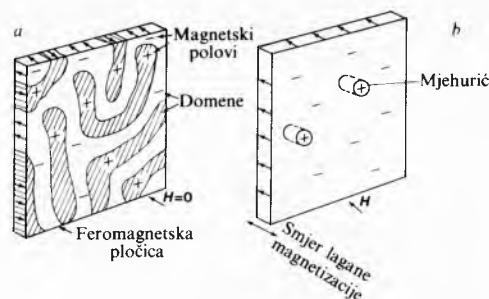
Sl. 95. Nabojska memorija – princip nabojski vezanog posmačnog registra

prva elektroda na negativnijem potencijalu od ostalih dviju koje slijede iza nje i na taj način se stvara potencijalna jama ispod te elektrode, tj. osiromašeni sloj je dublji. U taj se sloj ubaci električnim impulsom preko PN-spoja određena količina naboja.

Ako se u sljedećem taktu veći negativni potencijal premjesti na sljedeću elektrodu, potencijalna jama će se preseliti ispod te elektrode, što će dovesti do toga da se i naboј premjesti ispod te elektrode. Potencijalom na elektrodama upravlja se u tri taktu, Φ_1 , Φ_2 i Φ_3 , što omogućuje da se po želji naboј miče slijeva nadesno, ili obratno. Na kraju niza elektroda ponovno je PN-spoj, ali reverzno polariziran. Kada napon dođe do krajnjeg PN-spoja, na izlazu se pojavi izlazni impuls. Nabojska memorija je vrlo jednostavna, ali ima i neke nedostatke. U prvom redu koeficijent prijenosa naboja je manji od 1, tako da se praktički mogu realizirati registri od najviše nekoliko tisuća bita. Da se dobiju dulji registri, treba između lanca elektroda umetati posebna pojačala za regeneraciju. Na-

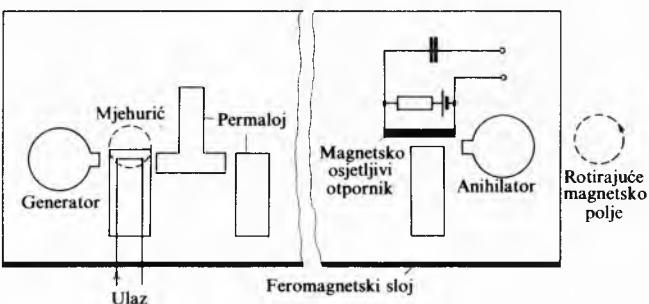
bojska memorija, kao ni dinamičke MOSFET-memorije, ne može statički, tj. u mirovanju sačuvati podatke, već oni moraju biti neprekidno regenerirani. To se postiže stalnom cirkulacijom, koja ne smije biti prekinuta. Prednost takvih memorija je u tome da se svi sklopovi potrebni za upravljanje memorijom mogu proizvesti istovremeno na istoj pločici poluvodiča. Tada se jedna osnovna memorijskna jedinica pakira u jednaka standardna kućišta kao i paralelne memorije. Potrošnja snage je izvanredno malena, $\sim 5\mu\text{W}$ po bitu pri cirkulirajućoj frekvenciji od 1 MHz. Veličina osnovne memorijskne ćelije (koju čine tri elektrode) također je nekoliko puta manja nego u dinamičkim MOSFET-memorijama.

Mjeđuričaste memorije. Mjeđuričaste memorije u kojima je nosilac informacija reverzna domena cilindričnog oblika nazvana *mjeđurić* (engl.: bubble) izrađuje se iz tankih feromagnetskih pločica. Pločica je izrezana iz monokristala određene vrste feromagnetskih materijala, i to tako da je os lagane magnetizacije u smjeru okomitom na ravninu pločice. Takva pločica ima sa dvije strane otvorene magnetske polove koje predstavljaju gornje površine feromagnetskih domena. Na sl. 96a prikazana je jedna takva pločica. Ukoliko ne postoji nikakvo vanjsko polje, ukupne površine pozitivnih i negativnih domena jesu jednakе. Ako se pločica stavi u magnetsko polje H , koje djeluje u smjeru okomitom na ravninu pločice, porast će one domene čiji je vektor unutrašnje magnetizacije u istom smjeru kao i vanjsko polje. Kad vanjsko polje pređe neku granicnu vrijednost, preostale će reverzne domene biti toliko ma-



Sl. 96. Formiranje reverznih cilindričnih magnetskih domena (mjeđurića) pod utjecajem vanjskog polja

lene da će se formirati u cilindričnom obliku kao što je prikazano na sl. 96b. Ti *mjeđurići* su vrlo pokretni i mogu se lako mičati u bilo kojem smjeru pod utjecajem magnetskog polja koje ima komponentu u ravnini pločice. Promjer mjeđurića je oko $1\mu\text{m}$ uz današnje stanje tehnologije, ali postoji mogućnost daljeg smanjenja. Mjeđurićima se može koristiti kako za pamćenje tako i za realizaciju logičkih funkcija. Mjeđurić je binarno 1, a nepostojanje mjeđurića 0. Postoji više načina kako se s mjeđurićima može izvesti posmačni registar, od kojih je jedan prikazan na sl. 97. Feromagnetski sloj nije dobiven isjecanjem iz monokristala, već epitaksijalnim rastom na nemagnetskoj podlozi koja je obično od granata. Na feromagnetski sloj nanesene su tankslojne pločice iz permaloja, koji je odličan magnetski materijal. Osim okomitog magnetskog polja, koje je potrebno da održava postojanje mjeđurića, postoji još i rotirajuće magnetsko polje u ravnini pločice. Pod utje-



Sl. 97. Posmačni registar s magnetskim mjeđurićima

cajem tog polja na generatoru mjeđurića stvor se jedan mjeđurić pri svakom punom okretu polja i pređe na prvu I pločicu. Ako kroz ulazni vodič koji je (preko izolatora) položen na prvu I pločicu teče struja, prijelaz stvorenenog mjeđurića bit će zabranjen. Pri slijedećem okretanju polja mjeđurići će prijeći do iduće I pločice, itd. Registr ima toliko mjesto koliko ima T-I parova. Kada mjeđurić dođe do kraja, promijeniće otpor magnetski osjetljivog otpornika i generirat će se izlazni impuls. Još jedan okretaj polja pomakne mjeđurić do anihilatora i mjeđurić nestane. Kada se želi napraviti prstenski register, onda se register zatvori u petlju tako da se kraj umjesto na anihilator doveđe ponovno na početak registra. Memorija s mjeđurićima (ili kraće mjeđuričasta memorija) jest kao i svaka druga magnetska memorija postojana. To znači da se podaci neće izgubiti ako se zaustavi cirkuliranje u prstenskom registru. Cijena je nešto niža od cijene nabojske memorije, ali je zato brzina manja. Vrijeme pristupa je $1\cdots3\text{ ms}$, a brzina prijenosa $100\cdots500\text{ Kbitas}^{-1}$. Proizvode se jedinice od 100 Kbita , a očekuju se i veće, pri čemu su smještene u kućišta iste vrste kao i poluvodički sklopovi. Mjeđuričaste memorije su u stvari magnetski integrirani sklopovi i proizvode se istim ili vrlo sličnim uredajima kao i poluvodički integrirani sklopovi.

Masovne memorije

Elektromehaničke sekvencijske memorije kao što su magnetska vrpca, diskovi i bubenjevi nazivaju se masovnim memorijama jer uskladištu veliku količinu podataka. To se područje razvijalo u dva smjera: poboljšavanje svojstava starih konstrukcija i razvoj novih uredaja koji su znatno jednostavniji i stoga jeftiniji.

Svojstva uobičajenih jedinica magnetskih vrpca jesu: vrijeme prematanja nekoliko minuta do 45s ; gustoća zapisa $300\cdots1200$ bita po centimetru i repeticija prijenosa podataka $15\cdots80\text{ Kbita u sekundi}$. Uobičajena je duljina vrpce 730mm , širina 12mm , a namata se na kolut promjera 25cm . Broj je paralelnih tragova (kanala) u vrpci 7 ili 9. Traka sa 9 kanala danas prevladava u upotrebi.

Diskovi (koji se još nazivaju i memorijama s direktnim pristupom) obično se okreću brzinom $1200\cdots3600$ okretaja u minuti s gustoćom zapisa u tragu $450\cdots1650$ bita po centimetru i brzinom prijenosa $0,5\cdots10\text{ megabita u sekundi}$. Prosječno vrijeme pristupa pojedinom bloku informacije je $8\cdots30\text{ ms}$.

Kasete su nova izvedba magnetskih vrpca koja se pojavila početkom 1970-tih godina. Osnovna je ideja u tome da se upotrijebi ista vrsta magnetskih kaset originalno razvijenih (pod nazivom kasetofoni ili magnetofoni s kasetom) za snimanje muzike i govora. Na taj se način dobiju malene i vrlo jeftine masovne memorije s brzo i lako zamjenljivim kolutovima. Osnovni problem koji je trebalo riješiti jest problem nejednolike brzine pomicanja vrpce uz magnetsku glavu. Sa starijim jedinicama s magnetskim vrpcamu to se obavlja relativno komplikirano i skupo pomoću preciznih mehaničkih uredaja. To se može vrlo jednostavno riješiti tako da se bit 1 zapiše užim, a bit 0 širim impulsom. Varijacija u brzini trake sa tom metodom nije važna. Nedostatak je u maloj gustoći zapisa zbog koje na standardnu duljinu vrpce stane manje informacija. Problem je pogona vrpce ipak riješen na taj način da se osigurava konstantna brzina. Jednostavan način da se to postigne jest pomoću dva motora (svaki na svojem kolutu) koji se elektromehaničkim regulatorom tako upravljaju da je brzina uvijek stalna. Tom se metodom postiže da je promjena brzine samo $\pm 5\%$.

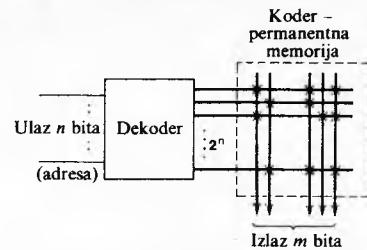
Diskete su male i jeftine jedinice diskova. Disk je veličine gramofonske ploče od 45 okretaja/min (18 cm promjera) i na njemu se može uskladištiti do 3 milijuna bita informacije. Disk se uvijek drži u plastičnom omotu (kao i gramofonska ploča) zbog zaštite od mehaničkih udara ili ogrebotina. Zajedno s omotom stavljaju se u disk-jedinicu kroz uski prorez kao što se i gramofonska ploča stavlja u prijenosne gramofone. Disk je iz elastičnog materijala i nije krut kao veliki diskovi. Kad se okreće, on zbog toga vibrira, pa se naziva često i lepršajućim diskom (engl.: floppy disk). Disk-jedinica ima samo jednu glavu kojom se čita ili upisuje u jedan od 77

tragova. Vođenje i upravljanje kretanjem glave jednostavno je izvedeno na taj način što za upravljanje služe tvornički upisani podaci na posebnom tragu za vođenje. Ti podaci se čitaju i upotrebljavaju kao signal u petli negativne povratne veze za upravljanje glavom. Na sličan način se regulira i brzina vrtnje. Primjena elektroničkih umjesto mehaničkih metoda za postizavanje tih ciljeva omogućava konstruiranje jednostavnijih, manjih i jeftinijih uredaja.

Permanentne memorije

U permanentnoj memoriji sadržaj je stalno spremlijen. Postoje različiti nazivi za takve memorije. Budući da se iz takve memorije za vrijeme rada digitalnog sustava samo čitaju spremljeni podaci — zovu ih ispisne (engl.: Read Only Memories ili skraćeno ROM) memorije. Nazivaju se još i postojanim, odnosno neizbrisivim memorijama. Ti su nazivi samo uvjetni. Podaci se ipak moraju upisivati bilo na početku, prilikom proizvodnje memorije, bilo povremeno u toku rada. U nekim konstrukcijama permanentnih memorija sadržaj se nakon početnog upisivanja uopće ne može promijeniti, a u drugima se to može učiniti.

Osnovna logička struktura permanentne memorije prikazana je na sl. 98. Kao i u operativnim memorijama, može se govoriti o memoriji u širem i užem smislu. Permanentna memorija u širem smislu jest kombinacijski sklop koji informaciju od n bita na ulazu pretvara u informaciju od m bita na izlazu. Permanentna memorija je pretvarač kodova, te je to jedna od njezinih osnovnih primjena. Operacija pretvaranja kodova redovito se tako izvodi da se ulazna kombinacija od n bita najprije dekodira tako da svakoj kombinaciji na ulazu odgovara signal na jednom od 2^n izlaza. Kodiranje se onda izvodi pomoću kodera u kojem signal na svakome od $N = 2^n$ ulaza odgovara jedna kodna kombinacija



Sl. 98. Logička struktura permanentne memorije

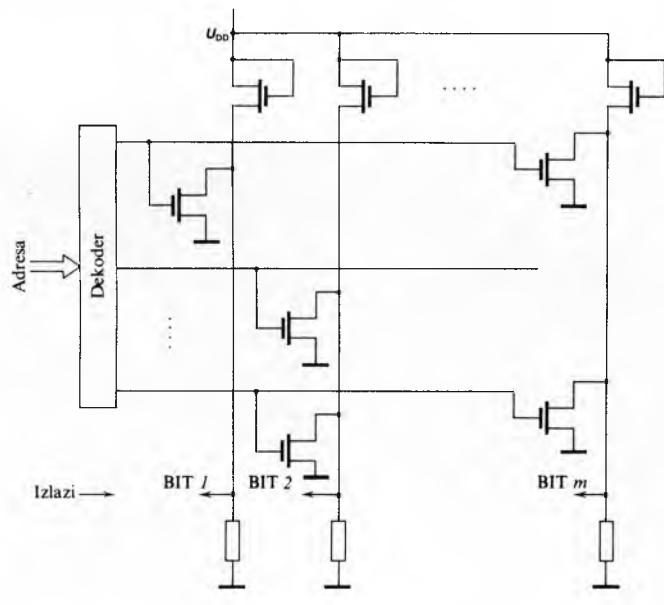
od m bita na m izlaznih vodiča. Koder je zapravo permanentna memorija u užem smislu jer memorira N različitih riječi od po m bita i daje ih na izlazu kada se pošalje impuls na određeni ulaz.

Na sl. 98 permanentna je memorija prikazana kao niz međusobno okomitih vodiča u obliku koordinatnog sustava. Dvije prekrivenе crte na presjecisu dvaju vodiča simboliziraju da među njima postoji veza. Ako se, dakle, pošalje impuls kroz horizontalni vodič odabrane riječi, tada će taj signal prijeći na sve one izlazne vodiče s kojima je taj vodič spojen. Na tim izlaznim vodičima pojavit će se, dakle, signal 1, a na onim izlaznim vodičima u kojima takva veza ne postoji bit će tog trenutka signal 0, tj. neće biti signala.

Permanentne se memorije međusobno razlikuju po tome na koji je način izvedena veza između vodiča riječi i izlaznih vodiča. Permanentna se memorija vrlo često i fizički, a ne samo simbolički, izvodi u prikazanom koordinatnom obliku, koji se stoga obično naziva matricom. Prema elementima za vezu od kojih je matrica izgrađena, permanentne memorije čine dvije velike skupine: permanentne memorije s linearom matricom i permanentne memorije s nelinearnom matricom.

U permanentnim memorijama s linearnim matricama elementi za vezu su linearni. Elementi za vezu mogu biti otpornici, kapaciteti i induktiviteti. Kao elementi u nelinearnim matricama upotrebljavaju se poluvodičke diode, tranzistori i magnetski elementi s pravokutnom petljom histereze. Moguće su i različite optičke permanentne memorije.

Permanentne memorije su brže od operativnih, izrađenih u sličnoj tehnici, jer se podatak iz permanentne memorije ne upisuje, već se samo čita. Zbog toga su i sklopovi za selekciju i upravljanje radom memorije jednostavniji i jeftiniji. Permanentne memorije su važan dio digitalnog sustava, posebno kompjutera, gdje se upotrebljavaju za memoriranje standardnih instrukcija, konstanti i subrutina. U novije se vrijeme permanentne memorije sve više upotrebljavaju za memoriranje svih kontrolnih informacija koje su potrebne za izvođenje pojedinih instrukcija, odnosno za mikroprogramiranje. Na taj se način postiže brži i sigurniji rad kompjutera, čime se objašnjava velika važnost te vrste memorija u primjeni. Danas se uglavnom upotrebljavaju poluvodičke permanentne memorije smještene u istovrsnim kućištima kao i paralelne memorije. Elementi za vezu su bipolarni tranzistori ili MOSFET. Na sl. 99 prikazana je osnovna shema permanentne MOSFET-memorije. Izlazi su normalno na visokom naponu (približno U_{DD}). Nakon što se pojavi signal (napon) iz dekodera na izabranom vodiču riječi, svi će tranzistori koji u tom stupcu postoje provesti, a izlazni će napon na pripadnom izlaznom vodiču pasti. Upisivanje

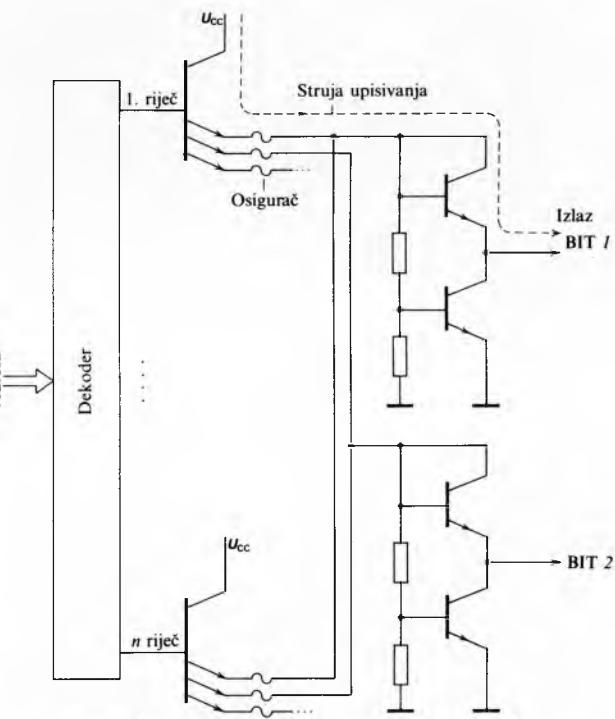


Sl. 99. Permanentna MOSFET-memorija

informacije u permanentnu memoriju obavlja se u procesu proizvodnje, i to tako da se kontrolna elektroda tranzistora spoji ili ne spoji na vodič riječi. Sadržaj informacije upisuje se na zahtjev korisnika, što ima svog ekonomskog opravdanja samo ako je proizvedena količina barem stotinu komada. Vezni elementi, kao i čitava memorija, mogu se izvesti i pomoću bipolarnih tranzistora. U tom se slučaju permanentna memorija može izvesti kao *programabilna* (engl. kratica PROM).

Osnovna shema takve memorije prikazana je na sl. 100. Višeemiterski tranzistor je memorijska celija. Broj emitera može biti i desetak i jednak je broju bita izlazne riječi. U krugu svakog od tih emitera nalazi se taljivi osigurač. Za tu se svrhu upotrebljava npr. nikal-kromna legura. Upisivanje željenog sadržaja, tj. programiranje, obavlja se nakon što je memorijska jedinica proizvedena i montirana u kućište. Odabire se redom riječ po riječ i bit po bit, i tamo gdje se želi upisati 0 pošalje se strujni impuls određene jačine i trajanja koji prouzrokuje izgaranje osigurača čime je upisivanje trajno provedeno. U procesu čitanja, u skladu s adresom na ulazu, odabere se jedan od višeemiterских tranzistora i doveđe mu se propusni polaritet na bazu. Signal na izlazu, koji pri ovoj izvedbi predstavlja niski naponski nivo, pojavit će se na svim onim izlazima čiji pripadni emiter nije bio prije toga prekinut.

U razvoju su još i *reprogramabilne permanentne memorije* u kojima se sadržaj može i više puta električki mijenjati. Takve memorije su stoga slične paralelnim memorijama. Bitna



Sl. 100. Programabilna permanentna memorija (PROM)

razlika je u tome da se upisivanje u permanentnim memorijama obavlja vrlo rijetko i stoga se može izvesti znatno sporije, pa cijela konstrukcija može biti jednostavnija.

Asocijativne memorije

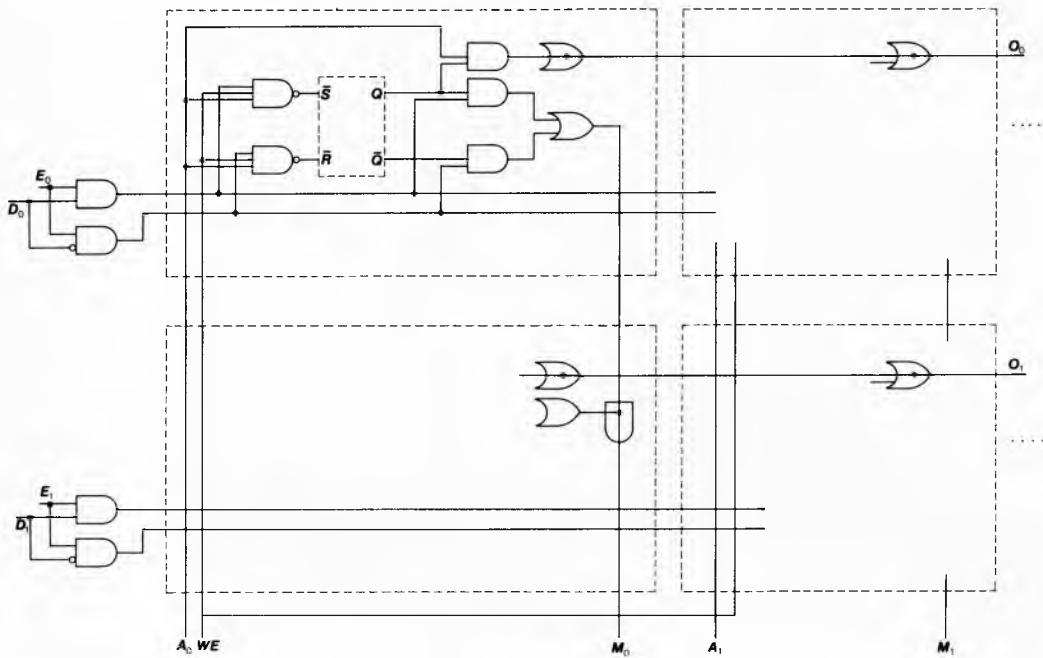
Asocijativna memorija je takva memorija u kojoj se riječi pronalaze ne pomoću adrese, već pomoću sadržaja. Traži se, dakle, riječ koja ima određeni sadržaj. Stoga se još nazivaju i sadržajem adresirane memorije (engl.: Content-Addressed Memories ili skraćeno CAM). Na sl. 101 prikazana je osnovna shema takve memorije. Memorija radi na tri načina: čitanje, pisanje i komparacija. Prva dva načina su funkcionalno ista kao i u običnoj paralelnoj memoriji. U procesu pisanja ulazi E_0 i E_1 u stanju su 1 i omogućuju ulaznim podacima D_0 i D_1 da budu upisani u određeni bistabil. Kontrolni ulaz WE mora pri tome također biti u 1 kao i određeni adresni ulaz (A_0 ili A_1). Memorija u primjeru na slici ima dvije riječi od po dva bita. Okomiti stupci su riječi. Čitanje se jednostavno provodi tako da se doveđe signal 1 na određenu adresnu liniju. Sadržaj određenih bistabila pojavit će se odmah na izlaznim stezalkama O_0 i O_1 . Kada radi kao asocijativna memorija, ulazni podaci uspoređuju se s upisanim vrijednostima. Usapoređuju se samo oni bitovi čiji je pripadni E signal u stanju 1. Ako su ulazni bitovi jednaki bitovima upisanim u pojedinu riječ, na pripadnom M izlazu pojavi se signal 1.

Asocijativne memorije pakiraju se također u standardna kućišta kao i ostale poluvodičke memorije.

Hijerarhija memorija

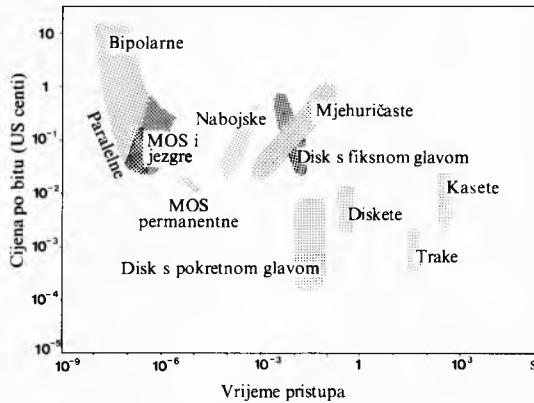
Osim po načinu pristupa podacima, organizaciji i međusobnoj povezanosti elemenata za pamćenje, postoji i razlika među memorijama s obzirom na upotrebu i funkciju u digitalnim sustavima, specijalno računalima.

Glavni parametar o kojem ovisi »snaga« računala je sposobnost memoriranja koja je određena dvama osnovnim faktorima: kapacitetom i brzinom dohvata podataka. Idealno bi bilo upotrebljavati vrlo velike i vrlo brze memorije. Brzina rada memorije jest pojam pod kojim se obično razumijeva vrijeme pristupa. Što je kraće vrijeme pristupa, to je brža memorija. Brzinu memorije ne treba miješati s repeticijom, odnosno frekvencijom čitanja podataka iz serijskih memorija. U serijskim je memorijama vrijeme pristupa dugo i ovisno o adresi, ali kada se jedanput odabere grupa riječi koja se želi očitati,



Sl. 101. Asocijativna memorija

frekvencija s kojom se podaci očitavaju može biti i vrlo visoka. Npr. u bubenjevima i diskovima frekvencija očitavanja ima veličinu nekoliko megabit u sekundi. Kompjuteri se stoga grade tako da se upotrebljava cijeli spektar različitih vrsta memorija kojima se može postići optimalno zadovoljavanje potreba za kapacitetom i brzinom uz ekonomski dopustivu cijenu.



Sl. 102. Pregled različitih vrsta memorija s obzirom na cijenu po bitu i vrijeme pristupa

S obzirom na brzinu, kapacitet i cijenu može se govoriti o hijerarhiji memorija gdje će brze i skupe memorije biti na vrhu ljestvice, a spore i jestine na dnu. U praktičnoj primjeni nastojat će se proizvesti uređaj sa što manje skupih, a što više jestinih memorija, kako bi ukupna cijena svih memorija bila minimalna. S obzirom na tehničke i ekonomске parametre te funkciju u digitalnom sustavu, različite vrste memorija mogu se sistematizirati prema ovoj hijerarhiji: 1. Brze kontrolne ili priručne memorije jesu memorije koje se upotrebljavaju za privremeno pamćenje međurezultata u izvođenju programa, za pamćenje češće upotrebljivanih konstanti, subrutina i slično. Takve memorije imaju kapacitet od nekoliko tisuća do nekoliko stotina tisuća bita, a brzina rada mora biti velika. Za tu se svrhu upotrebljavaju brze bipolarne memorije. Te memorije također pripadaju grupi operativnih memorija. 2. Glavna operativna memorija ili, jednostavnije, operativna memorija pamti ulazne podatke i instrukcije programa koji se upravo izvode. Najvećim se dijelom izvode kao paralelne MOSFET-memorije ili kao memorije s feritnim jezgrama. Vrijeme pristupa je 0,5–1 μs, a kapacitet i do neko-

liko milijuna bita. Operativnom memorijom smatraju se memorije koje su sastavni dio digitalnog sustava i koje rade na takav način da se podaci iz memorije neprekidno upotrebljavaju u radu sustava i u nju spremaju međurezultati. Drugim riječima, takva je memorija stalno operativno prisutna u radu kompjutera. 3. Masovne ili vanjske memorije ne sudjeluju operativno u radu kompjutera. Služe za memoriranje vrlo mnogo podataka, programa i osobito za datoteke. Mogu biti električki uključene u rad sustava, a mogu se i odvojiti od njega i spremiti za kasniju upotrebu. U vanjskim memorijama kapacitet je bitna komponenta, a brzina im može biti znatno manja nego u operativnim memorijama. Za tu se svrhu upotrebljavaju magnetski bubenjevi i diskovi te magnetske vrpce. Brzina pristupa je desetak milisekundi do minute, ali je zato kapacitet vrlo velik, desetak milijuna do milijardu bita.

Pregled različitih vrsta memorija s obzirom na cijenu i vrijeme pristupa prikazan je na sl. 102.

Virtualna memorija

Potreba za sve većim kapacitetom operativnih memorija stalno raste s razvojem kompjutera. Iako cijene paralelnih memorija stalno padaju, još uvijek su dosta visoke za velike kapacitete. Budući da i cijena masovnih memorija također pada, njihov se relativni odnos bitno ne mijenja. Postoji način da se masovna memorija poveže s operativnom memorijom tako da vrijeme pristupa bude prosječno jednako vremenu pristupa brze operativne memorije, a kapacitet jednak kapacitetu spore vanjske memorije. Učinak takvog sustava jest takav kao da fizički egzistira operativna memorija tog kapaciteta iako u stvarnosti nije tako. Zbog toga se takav sustav zove *virtualna memorija*. Kao vanjska memorija služi disk ili bubanj. Riječi u operativnoj memoriji grupiraju se u veće grupe (tipično od nekoliko stotina do nekoliko tisuća riječi) koje se nazivaju stranicama. Na isti način grupiraju se riječi u vanjskoj memoriji. U operativnoj memoriji nalaze se samo one stranice koje su u danom trenutku potrebne za izvođenje programa. Kada program zatraži neku riječ koju trenutno nema u operativnoj memoriji, prekida se izvođenje programa dok se iz vanjske memorije ne prebaci stranica koja sadrži tu riječ. Istovremeno treba iz operativne memorije brisati stranicu koja je najmanje potrebna. Promašaji u dohvatu stranice iznose u dobro projektiranim sustavima manje od 1%. Virtualna memorija omogućena je svojstvom programa računala da je skup memorijskih adresa koje su potrebne kroz kraći vremenski interval sporo promjenljiv.

U. Peruško

MIKROPROCESORI I MIKRORAČUNALA

Razvoj tehnologije visokog stupnja integracije omogućio je proizvodnju kompleksnih digitalnih sklopova. No, kako je već spomenuto, proizvodnja takvih sklopova postaje ekonomična samo tada kada se proizvode u vrlo velikim količinama. Jedan od pokušaja za ostvarenje univerzalnih logičkih modula zasniva se na proizvodnji sklopova koji se sastoje od mreže standardnih celija, a specifična se funkcija sklopa postiže tek u zadnjoj fazi proizvodnje kada se metalizacijom celije povezuju u funkcionalnu cjelinu. Taj pokušaj nije, međutim, ispunio očekivanja (osim u memorijama sa stalnim sadržajem). Poluvodičke memorije primjer su gdje je tehnologija visoke integracije došla do punog izražaja. Drugi su primjer specijalizirani sklopovi za elektroničke kalkulatore, gdje je ekonomičnost postignuta zahvaljujući velikoj potražnji i visokoserijskoj proizvodnji. S obzirom na to da se svaka digitalna funkcija može ostvariti uzastopnim nizom elementarnih operacija nad jednim ili dvama operandima, razrađena je konceptacija univerzalno upotrebljivog modula koji obavlja te elementarne operacije, ali u proizvoljnom slijedu koji se definira naknadno, a ne prilikom proizvodnje. Slijed operacija određuje se nizom tzv. *instrukcija* koje se redom dovode na ulaze modula. Taj niz instrukcija naziva se *programom*. Osim vrsta operacije instrukcije moraju definirati i podatke nad kojima se obavlja operacija. Niz instrukcija, operandi i rezultati operacija smještavaju se u pojedine riječi memorije koja mora biti priključena na takav modul. Takav način rada upotrebljava se u digitalnim računalima, ali je u proizvodnji i eksploraciji digitalnih komponenti unio bitnu novinu. Prema analogiji s centralnom aritmetičko-logičkom jedinicom digitalnih računala, koja se naziva procesorom, nazvan je opisani digitalni modul *mikroprocesorom* (v. *Digitalna računala*, TE3, str. 314).

Način rada mikroprocesora može se analizirati na osnovi principijelne građe prikazane na sl. 103. Na mikroprocesor

čunalom. Mikroprocesor se sastoje od skupine registara, aritmetičko-logičke jedinice, te upravljačkog sklopa. Izmjena podataka između registara obavlja se preko triju sabirnica S_1 , S_2 i S_3 . Upravljački sklop povezuje pojedine registre na sabirnice onda kada je to potrebno, što je na slici simbolički prikazano preklopkama. Svaki register ima u mikroprocesoru posebnu svrhu.

Memorijski adresni registar (MAR) sadrži adresu riječi memorije u koji treba upisati podatak ili sa kojeg treba čitati podatak. Ako taj registar ima m bitova, tada se može priključiti memorija s maksimalno 2^m riječi.

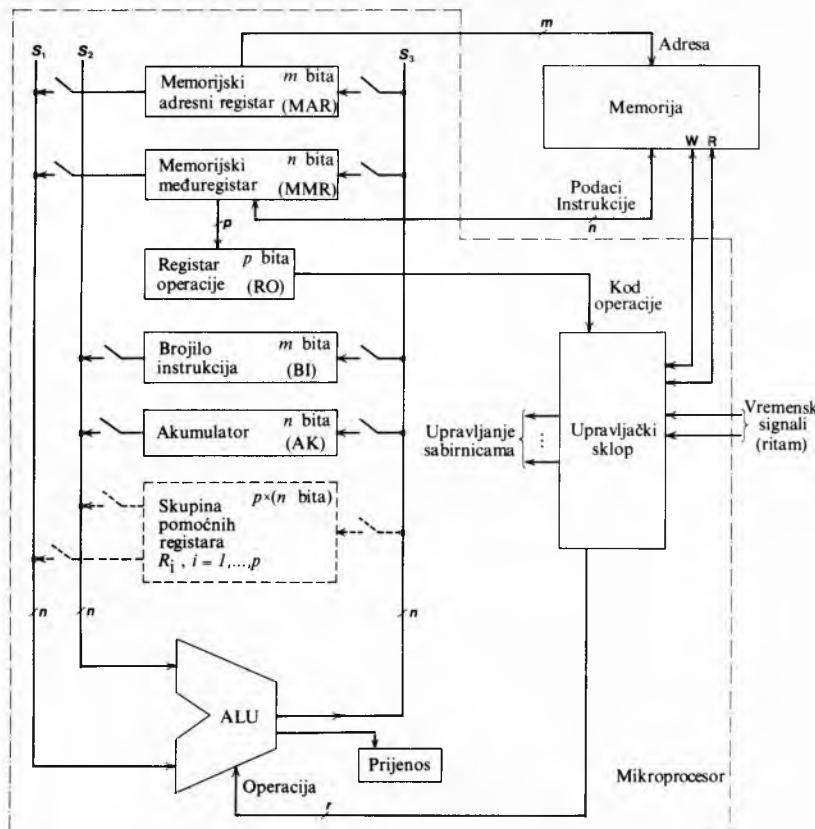
Memorijski meduregistar (MMR) služi za prihvatanje sadržaja iz memorije, odnosno za pohranjivanje sadržaja koji treba upisati u memoriju, već prema tome da li upravljački sklop zahtjeva pisanje (ulaz W) ili čitanje (R).

Brojilo instrukcija (BI) je registar koji sadrži adresu riječi memorije u kojoj se nalazi instrukcija koju treba obaviti. Njegov sadržaj se u normalnom radu automatski povećava za jedan, čime se jednostavno obavi niz instrukcija koje su smještene u uzastopnim riječima memorije. Sadržaj tog registra može se posebnim instrukcijama proizvoljno promjeniti.

Akumulator (AK) je najviše upotrebljavani registar. U njega se smješta jedan od operanada i rezultat operacije (v. *Registri*). Pri operacijama sa dva operanda drugi operand obično je smješten u MMR. Skupina pomoćnih registara služi za pohranjivanje međurezultata i kao privremeni spremnik za ostale registre, te za obavljanje nekih specijalnih operacija. U *register operacije (RO)* prenosi se onaj dio instrukcije iz MMR koji definira operaciju, tzv. kod operacije.

Aritmetičko-logička jedinica (ALU) je kombinacijski sklop kome se operacija određuje operacijskim kodom (v. *Karakteristični kombinacijski skloovi*).

Upravljački sklop pod utjecajem koda operacije te vremenskih signala (ritma), koji se dovode izvana, generira sve potrebne signale za upravljanje sabirnicama, memorijom i arit-



Sl. 103. Osnovna blok-sHEMA mikroprocesora

priklučena je i memorija u kojoj se kao sadržaji pojedinih riječi nalaze instrukcije i podaci. Na taj je način stvorena struktura malog digitalnog računala, koje se naziva *mikrora-*

metičko-logičkom jedinicom na taj način da omogući izvođenje jedne instrukcije i, nakon njezinog završetka, prelazak na izvođenje slijedeće instrukcije.

Izvođenje instrukcije može se podijeliti u tri osnovne faze: dohvati, dekodiranje i obavljanje. U fazi dohvata upravljački sklop obavi slijedeće akcije: sadržaj BI prebacuje se u MAR i istovremeno se BI poveća za jedan, signalom na R instrukcija se iz memorije prebacuje u MMR, a njezin operacijski kôd u registar RO. U fazi dekodiranja upravljački sklop dekodira operacijski kôd i iz preostalog dijela instrukcije odredi adresu operanda. Budući da mikroprocesori imaju kratke riječi, često se instrukcija sastoji iz više riječi (najčešće do tri), pa je u toj fazi potrebno dohvati i jednu ili dvije slijedeće riječi. Nadalje, upotrebljavaju se dvije vrste adresiranja operanda: direktno adresiranje pri kojem adresni dio instrukcije sadrži stvarnu adresu operanda i indirektno adresiranje pri kojem adresni dio pokazuje na adresu riječi čiji sadržaj je stvarna adresa operanda. Određena adresa operanda prenosi se u MAR i zatim se signalom za čitanje prenese operand iz memorije u MMR. Nakon toga upravljački sklop inicira obavljanje instrukcije. Rezultat operacije smješta se u akumulator. Postoje instrukcije koje pobuđuju operacije nad operandima smještenim u neki od registara mikroprocesora. Za takve instrukcije nije potrebno određivati adresu memorijske riječi.

Repertoar instrukcija razlikuje se za različite tipove mikroprocesora i njihov broj iznosi od tridesetak do preko stotinu. Svi mikroprocesori imaju, međutim, karakteristične skupine instrukcija, i to: a) za prenošenje riječi iz memorije u akumulator i iz akumulatora u adresiranu riječ memorije; b) za promjenu sadržaja akumulatora (operacije sa jednim operandom): brisanje, posmak uljevo i desno, povećanje za jedan, smanjenje za jedan i sl.; c) za ispitivanje sadržaja akumulatora (da li je sadržaj akumulatora jednak nuli, veći od nule, manji od nule); d) za promjenu redoslijeda izvođenja instrukcija (pobudivanje skokova u programu); e) za operacije sa dva operanda (zbrajanje i logičke operacije); f) za ulazno-izlazne operacije.

Pri operacijama sa dva operanda jedan operand se mora s instrukcijom prije smjestiti u akumulator. Drugi operand adresa se u instrukciji koja inicira tip operacije i nakon faze dekodiranja operand se nalazi u MMR. U fazi izvođenja AK i MMR preko sabirnice S_2 , odnosno S_1 povezuju se na ALU, a rezultat se operacije preko sabirnice S_3 upisuje umjesto prvog operanda u AK. Slijedećom se instrukcijom rezultat iz AK može prenijeti u jednu riječ memorije.

Dodatajni skloovi. U dosadašnjem opisu pretpostavljalo se da se početni podaci nalaze u memoriji, te da se rezultati također pohranjuju u memoriju. Takav zatvoreni sustav mora se nadopuniti tzv. ulazno-izlaznim dijelom koji omogućuje unošenje ulaznih podataka i izdavanje rezultata okolini preko tzv. ulazno-izlaznih naprava. U tu svrhu se principijelna građa mikroračunala mora proširiti dodatnim pristupnim sklopom. Osnovni način ostvarenja takvog uređaja prikazuje sl. 104. Pristupni se sklop spaja na mikroprocesor na isti način kao i memorija preko adresne sabirnice i sabirnice podataka. Na

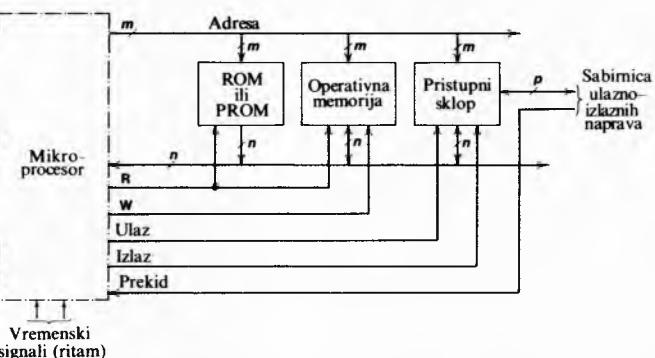
jem posebnih ulazno-izlaznih instrukcija aktivira pristupni sklop tako da se podatak preko sabirnice podataka prenosi iz procesora (obično akumulatora) u adresiranu izlaznu napravu ili iz adresirane ulazne naprave u procesor. Na taj se način komuniciranje s ulazno-izlaznim napravama donekle poistovjećuje s radom memorije. Treba, međutim, naglasiti da većina ulazno-izlaznih naprava radi relativno sporo u usporedbi sa brzinom sklopova mikroprocesora. Tako podatak, koji se prenese iz mikroprocesora u izlaznu napravu dijelom programa koji ima desetak instrukcija, može pri vrlo sporim napravama (npr. teleprinter) pobuditi akciju koja traje koliko i desetak tisuća instrukcija. Zbog toga mikroračunalo može naizmjence poslužiti više ulazno-izlaznih naprava i još u preostalo slobodno vrijeme obaviti programske odsječke za obradbu unesenih podataka i njihovu transformaciju u potrebne izlazne podatke. Na taj se način, iako u svakom trenutku mikroračunalo obavlja samo jedan zadatak, stvara dojam da se istovremeno odvija nekoliko akcija. Komuniciranje s ulazno-izlaznim napravama odvija se na dva osnovna načina: periodičnim ispitivanjem svake od naprava i prekidnim radom. *Periodično ispitivanje* (engl. naziv: polling) obavlja se tako da se redom testiraju ulazno-izlazne naprave. Kada se ustanovi da neka naprava ima spreman podatak za računalo, odnosno da je spremna prihvati podatak, obavlja se izmjena podataka i prelazi na ispitivanje slijedeće naprave. Nakon ispitivanja svih jedinica mikroračunalo obavlja druge aktivnosti i nakon odabranog vremena ponavlja ciklus ispitivanja. Takav način rada moguće je provesti kada podaci u registrima ulazno-izlaznih naprava mogu biti pohranjeni proizvoljno dugo. Drugi, *prekidni način* (engl. interrupt) upotrebljava se kada se podaci u registru vanjske naprave mijenjaju relativno brzo, i to neovisno o brzini rada računala (npr. pri mjerenu promjenljivih veličina) ili ako se zbog povećanja brzine rada želi da računalo reagira čim neka od ulazno-izlaznih naprava bude spremna za dalje akcije. Naprave generiraju posebne tzv. prekidne signale, koji se preko jedne ili više posebnih linija (već prema tipu mikroračunala) dovode u mikroprocesor. Pod utjecajem prekidačnog signala obustavlja se obavljanje normalnog toka programa, prelazi na poseban odsječak za posluživanje ulazno-izlazne naprave koja je izazvala prekid, a onda ponovno vraća u prekinuti program.

Postoje naprave koje unose u mikroračunala ili prihvataju iz mikroračunala relativno mnogo podataka (npr. masovne memorije). Neki tipovi mikroračunala imaju zbog toga posebne pristupne sklopove, koji nezavisno od mikroprocesora omogućuju direktnu izmjenu podataka između memorije mikroračunala i vanjske naprave. Takav pristupni sklop ima neposrednu vezu s memorijskim adresnim registrom i memorijskim međuregistrom. Prijenos jednog podatka obavlja se tako da se procesor za kratko vrijeme zaustavi (obično za ciklus jedne instrukcije), pa se upotrebljava i naziv *kada ciklusa*. Iniciranje takve ulazno-izlazne operacije obavlja se nizom instrukcija koje u registre pristupnog sklopa upisuju broj riječi memorije koje sudjeluju u operaciji (tj. broj podataka koje treba prenijeti) i adresu prve riječi. Pristupni sklop zatim sam povećava pri svakom prijenosu jedne riječi adresu, broji prenesene riječi i nakon što je prenio specificirani broj riječi prekidnim signalom javlja mikroprocesoru završetak akcije.

Gradnja digitalnog sustava zasnovanog na upotrebi mikroprocesora sastoji se od dva jednako važna zahvata: ostvarenja sklopovske građe (spajanje mikroprocesora, memorija, pristupnih sklopova i ulazno-izlaznih naprava u cjelinu) i kreiranja programa, koji omogućuje svrshodan rad. Dijelovi programa koji se tokom eksploracije sustava ne mijenjaju mogu se upisati u permanentnu memoriju, a promjenljivi dijelovi programa i podaci u operativne memorije.

Danas se u svijetu proizvode različiti tipovi mikroprocesora, memorija, pristupnih i pomoćnih sklopova, što omogućuje stvaranje vrlo različitih mikroprocesorskih sustava. Osnovne karakteristike mikroprocesora jesu: duljina riječi, trajanje izvođenja instrukcije, broj različitih instrukcija, broj pomoćnih registara u procesoru i veličina memorije koja se može adresirati. Prema duljini riječi mogu se mikroprocesori svrstati u tri kategorije, i to: četverobitne, osambitne i šesnaestbitne.

slici je osim toga istaknuto da je memorija organizirana modularno, te da se upotrebljavaju i permanentne (ROM) i operativne poluvodičke memorije (v. Memorije). Pristupni sklop prihvata adresu s adresne sabirnice i interpretira ju kao adresu ulazno-izlazne naprave. Upravljački sklop mikroprocesora pod utjec-



Sl. 104. Mikroprocesor s ulazno-izlaznim pristupom

Cetverobitni mikroprocesori (izvedeni u MOS-tehnologiji) imaju, već prema tipu, trajanje jedne instrukcije $5\cdots12\mu s$. Broj instrukcija je $40\cdots60$, a broj pomoćnih registara $2\cdots25$. Oni mogu adresirati $1024\cdots8192$, tj. $2^{10}\cdots2^{13}$ riječi memorije. To su najjednostavniji i najjeftiniji mikroprocesori prikladni za upotrebu u malim sustavima, kao što su: elektroničke registrarske blagajne, mala računala za računovodstvene obračune, naprave za kontrolu kreditnih kartica, automatizirane mjerne naprave, jednostavni ulazni terminali za računala, automati za igranje i slično.

Mikroprocesore s duljinom od osam bita proizvodi najviše proizvođača. Vrijeme trajanja instrukcije jest $0,3\mu s$ (mikroprocesor izveden u Schottky TTL-tehnologiji) do $20\mu s$ (NMOS-tehnologija), a repertoar instrukcija je ~ 40 do više od 100. Neki od tih mikroprocesora mogu adresirati do 65536, tj. 2^{16} riječi memorije, a broj pomoćnih registara je 3 do ~ 70 . Ta grupa mikroprocesora upotrebljava se danas najčešće, i to za vrlo različite svrhe, kao što su: inteligentni terminali i komunikacijske naprave digitalnih računala, mikroričunala za nadzor i upravljanje procesa, uređaji za upravljanje alatnim strojevima, automatske pisaće mašine, medicinska i ostala instrumentacija.

Mikroprocesori sa šesnaest bita imaju slična svojstva kao i osambitni, s tim da je u njima olakšano adresiranje i na taj način instrukcije postaju djelotvornije, a duljina riječi od šesnaest bita olakšava i numeričku obradu podataka. Zbog toga su ti mikroprocesori pogodni za gradnju mikroričunala koja se upotrebljavaju za prikupljanje i obradbu podataka pri upravljanju procesima, automatskih sustava za testiranje, navigacijskih sustava i sl.

Posebnu skupinu čine mikroprocesori u kojima se nastojalo skratiti trajanje ciklusa jedne instrukcije, pa je za njihovu gradnju upotrijebljena tehnologija Schottky TTL, ECL ili I^2L . Trajanje jedne instrukcije iznosi $0,1\mu s$ (čak 55ns za jedan ECL-mikroprocesor). Zbog tehnoloških ograničenja duljina riječi tih mikroprocesora iznosi samo četiri bita, ali su oni tako građeni da se dodatkom posebnih sklopova izvana mogu lančasto povezati u mikroričunala s proizvoljno dugim riječima (do 320 bitova za jedan tip). Na taj se način mogu graditi specijalna računala podobna za tzv. digitalnu obradbu signala (digitalno filtriranje, brzu Fourierovu transformaciju, autokorelaciju), i za gradnju računala opće namjene.

L. Budin

LIT.: J. Millman, H. Taub, Pulse digital and switching waveforms. McGraw-Hill, New York 1965. — S. Turk, Elektronički sklopovi. Tehnička knjiga, Zagreb 1968. — B. Juzbašić, Elektronički elementi. Tehnička knjiga, Zagreb 1970. — R. L. Morris, J. R. Miller, Designing with TTL integrated circuits. McGraw-Hill, New York 1971. — W. N. Carr, J. P. Mize, MOS/LSI design and application. McGraw-Hill, New York 1972. — J. B. Peatman, The design of digital systems. McGraw-Hill, New York 1972. — J. Millman, C. C. Halkias, Integrated electronic. McGraw-Hill, New York 1972. — G. Luecke, J. P. Mize, W. N. Carr, Semiconductor memory design and application. McGraw-Hill, New York 1973. — A. Barna, D. I. Porat, Integrated circuits in digital electronics. John Wiley & Sons, New York 1973. — F. J. Hill, G. R. Peterson, Digital systems, hardware organization and design. J. Wiley, New York 1973. — A. van der Ziel, Introductory electronics. Prentice-Hall, Englewood Cliffs, N. J., 1974. — U. Peruško, Magnetski digitalni sklopovi. Školska knjiga, Zagreb 1975. — T. R. Blakeslee, Digital design with standard MSI & LSI. John Wiley & Sons, New York 1975. — H. S. Stone (ed.), Introduction to computer architecture. Science Research Associates Inc., Chicago 1975. — M. M. Mano, Computer system architecture. Prentice-Hall, Englewood Cliffs, N. J., 1976. — A. E. M. Abd-Alla, A. C. Meltzer, Principles of digital computer design; vol. 1. Prentice-Hall, Englewood Cliffs, N. J., 1976. — S. C. Lee, Digital circuits and logic design. Prentice-Hall, Englewood Cliffs, N. J., 1976.

L. Budin U. Peruško A. Szabo

INDIJ, indijum (indium, In), hemijski element s atomskim brojem 49 i relativnom atomskom masom 114,82. Nalazi se u IIIB grupi periodnog sistema elemenata između galijuma i talijuma. U prirodi se nalaze dva stabilna izotopa indijuma: ^{113}In (4,33%) i ^{115}In (95,67%). Od radioaktivnih izotopa najduže vrijeme poluraspađa (49,5d) ima ^{114}In . Elektronska kon-

figuracija vanjske ljske jest $5s^25p^1$ (uz popunjene 4d orbitale).

Indijum su otkrili 1863. godine F. Reich i Th. Richter spektralnom analizom sfalerita iz nalazišta u okolini Freiberga. Ime je dobio prema indigo plavoj spektralnoj liniji.

Srednji sadržaj indijuma u Zemljinoj kori iznosi oko $10^{-5}\%$. Postoji više minerala, npr. rekizit (CuInS_2), indit (FeIn_2S_4), džalindit (In(OH)_3) i sl., u kojima se indijum nalazi u količini $0,5\cdots9 \cdot 10^{-3}\%$. Ti su minerali veoma retki u prirodi, te nemaju nikakav ekonomski značaj. Osnovna masa indijuma u prirodi nalazi se kao pratilec minerala nekih obojenih metala, u prvom redu cinka i olova: u sfaleritu, ZnS , $0,1\cdots10 \cdot 10^{-2}\%$ i galenitu, PbS , $0,3\cdots1 \cdot 10^{-3}\%$.

Indijum se proizvodi skoro isključivo iz međuproducta u metalurgiji obojenih metala, u prvom redu olova i cinka. U našoj se zemlji indijum pojavljuje kao pratilec olovno-cinkovih ruda, naročito u rudištu Stari Trg — Trepča. Pri obogaćivanju ovih ruda indijum pretežno prelazi u cinkov flotacioni koncentrat. Preradom koncentrata skuplja se indijum u mulju od luženja cinka u elektrolizi. Važniji proizvođači indijuma jesu: SAD, Kanada, SSSR, Australija, Peru, Japan, Belgija, Nemačka, Italija, Finska, Švedska i Poljska. Kod nas je neko vreme indijum proizvodila Cinkarna Celje u Sloveniji.

Svojstva. Indijum je mek, lako topiv metal srebrenastobele boje. Kristališe po površinski centriranoj tetragonalnoj rešetki, sa parametrima: $a = 0,4583\text{nm}$, $b = 0,4936\text{nm}$ i $c = 0,43\text{nm}$. Temperatura topljenja je 156°C , a ključanja 2000°C . Specifična toplota čvrstog indijuma između $0\cdots150^\circ\text{C}$ iznosi $0,24\text{JK}^{-1}\text{g}^{-1}$ ($0,056\text{cal/g}^\circ\text{C}$), a tečnog (156°C) $0,26\text{JK}^{-1}\text{g}^{-1}$ ($0,062\text{cal/g}^\circ\text{C}$). Specifična električna otpornost čvrstog indijuma (0°C) je $8,2 \cdot 10^{-6}\Omega\text{cm}$, a tečnog (156°C) $2,9 \cdot 10^{-5}\Omega\text{cm}$. Normalni elektrodni potencijal iznosi $-0,34\text{V}$. Elektrohemski ekvivalent trovalentnog indijuma je $2,52266\text{C mg}^{-1}$, odnosno $1,42707\text{g/Ah}$. Pri $3,37\text{K}$ indijum postaje superprovodnik. Presek mu je zahvata termičkih neutrona $1,9 \cdot 10^{-26}\text{m}^2$ (190 barna). Čvrstoča na pritisak je oko $2,2\text{MPa}$ ($0,22\text{kpmm}^{-2}$). Pri mehaničkoj deformaciji (valjanju, presovanju, izvlačenju) indijum se praktično ne zagreva, jer rekristališe pri sobnoj temperaturi.

Na vazduhu, pri sobnoj temperaturi, indijum se ne oksidiše. Na temperaturama iznad tačke topljenja oksidacija indijuma odvija se uz obrazovanje indijum-trioksida (In_2O_3). Sa hlorom reaguje uz zagrevanje obrazujući indijum-trihlorid (InCl_3) a sa sumporom obrazujući indijum-trisulfid (In_2S_3). Kompaktan metal praktično ne reaguje sa vodom i alkalijama. Prah ili sunđer indijuma lagano se oksidiše u vodi u prisustvu kiseonika, uz obrazovanje indijum-hidroksida. Indijum se sporo rastvara u razblaženoj sonoj, sumpornoj i azotnoj kiselini, a nešto brže pri zagrevanju. U koncentrovanim mineralnim kiselinama rastvara se brže i potpunije. Indijum obrazuje organska jedinjenja koja lako hidrolizuju ili se oksidišu. Sa životom obrazuje amalgam. Sa selenom, telurom, arsenom i fosforom obrazuje intermetalna jedinjenja, a sa većinom teških obojenih metala (olovo, cink, kadmijum, bakar, kalaj) i rasejanih retkih metala (galijum, talijum, germanijum) obrazuje brojne legure.

Sirovine za dobijanje elementarnog indijuma. Glavni izvori za dobijanje indijuma jesu međuproducti i otpadni produkti prerade cinkovih i olovnih ruda.

Osnovna sirovina za dobijanje indijuma jest mulj od luženja prženca (ZnO) i bakarno-kadmijumov mulj, u kojima se indijum koncentriše za vreme hidrometalurške proizvodnje cinka (v. Cink, TE2, str. 652). U pirometalurškoj proizvodnji cinka (v. Cink, TE2, str. 648) indijum se koncentriše u prašini peći za koksovanje briketa od prženca i u tzv. cinkovom olovu, koje zaostaje nakon rektifikacije sirovog cinka. Kada je prisutan u olovnim rudama, indijum se delimično koncentriše u prašini od redupcionog topljenja olova u šahtnim pećima i u međuproductima rasinacije sirovog olova u bakarnom šlikeru i oksidnoj prašini.

Proizvodni postupci. Međuproducti od proizvodnje cinka i olova, koji služe kao sirovine za dobijanje indijuma, imaju niski sadržaj indijuma kao pratioca i visoki sadržaj glavnih sastavnih komponenata — cinka, olova, kadmijuma, železa i dr.